UNIVERSIDAD TECNOLÓGICA EQUINOCCIAL

FACULTAD DE INGENIERÍA

ESCUELA DE INFORMÁTICA Y CIENCIAS DE LA COMPUTACIÓN

DISERTACIÓN DE GRADO PREVIA A LA OBTENCIÓN DEL TÍTULO DE INGENIERO EN INFORMÁTICA Y CIENCIAS DE LA COMPUTACIÓN

TEMA:

"Sistema computacional para el control digital de temperatura y riego basado en el microcontrolador MC68HC11 (Motorola) para el cultivo del Lycopersicum Sculentum (tomate riñón) en invernadero"

AUTORES:

Joffre Bernardo Arias Guzmán.

Marco Nycolai Moscoso Martínez.

DIRECTOR:

Ing. Juan Carlos Rivera G.

Quito 2002

Dedicatoria

El presente trabajo va dedicado a Dios, a mis padres y mejores amigos Marco y Anita, que con su esfuerzo, ejemplo y apoyo incondicional, me regalaron lo más valioso para el ser humano, ”la Educación”.

Nycolai

Este trabajo va dedicado a mi hijo que fue mi motivo constante de inspiración, también a mis padres que con su apoyo incondicional y ejemplo supieron guiarme durante mi vida.

Joffre

Agradecimientos

Agradezco a Dios por regalarme una familia estupenda, por poner en mí la sabiduría y el entendimiento necesario para culminar con éxito una de las más grandes metas en mi vida, a mis padres y hermanos por el apoyo incondicional durante mis 24 años de vida. Un agradecimiento especial y profundo a nuestro director de tesis, Ing. Juan Carlos Rivera G, por poner a nuestro servicio su gran conocimiento, guía y amistad, a la empresa en la que me encuentro trabajando PC Market, por permitirme practicar y seguir creciendo junto a ellos, ya que se han convertido en mi segundo hogar y al ser especial que ha compartido momentos maravillosos a lo largo de mi vida universitaria.

Nycolai.

Agradezco a Dios y a mi familia por ser siempre mi guía para poder culminar con éxito este proyecto, también a mis familiares y colaboradores diarios en mi trabajo que aportaron con ayuda y paciencia. Un agradecimiento especial a nuestro director de tesis, Ing. Juan Carlos Rivera G, por apoyar con su experiencia, conocimiento y amistad de forma desinteresada. A Nycolai y Esteban por ser unos grandes compañeros de trabajo y por sobre todo mis amigos.

Joffre.

INDICE

Página

CAPÍTULO I 1

MANEJO DEL MICROCONTROLADOR MC 68HC11A8 1

1. SEÑALES UTILIZADAS PARA EL MANEJO Y CONTROL DEL PROCESADOR. 1

1.1 Entrada de voltajes Vdd (entrada) y Vss (tierra). 1

1.2 Reinicio. (RESET). 1

1.3 Controlador de Cristal y reloj de entrada externo. (XTAL, EXTAL). 2

1.4 Reloj de Salida (E). 3

1.5 Solicitud de interrupción (IRQ). 3

1.6 Solicitud de interrupción no mascarable (XIRQ). 3

1.7 Modo A/ Carga del registro de instrucciones y Modo B/ Espera de voltaje. MODA / LIR, MODB / V_{STBY}) 4

1.7.1 Tabla de modos de operación y la configuración de MODA Y MODB. . 5

1.8 Referencia de voltajes para el conversor análogo digital (V_{RL}, V_{RH}) 5

1.9 Señales de los puertos. 5

1.9.1 Tabla de resumen de las señales de los puertos. 6

1.10 Modos de operación. 8

1.10.1 Modo de operación simple. 8

1.10.2 Modo de operación expandido multiplexado. 8

1.11 Memorias incorporadas. 10

1.11.1 RAM – entrada / salida mapping del registro INIT. 10

1.11.2 Read Only Memory (ROM). 10

1.11.3 Electric Erased Programming Read Only Memory (EEPROM). 11

1.12 Mapa de memoria de los modos de operación. 11

1.13 Puertos de entrada salida. 13

1.14 Puertos de propósito general C y D. 14

1.15 Puertos A, B Y E. 15

1.16 Entradas / Salidas simples de STROBED. 15
1.17 Modo de Entrada / Salida para comunicación con el puerto. (FULL HANDSHAKE) 16
1.18 Registro de control del puerto paralelo PIOC. 17
1.19 Interfaz de Comunicaciones Seriales (SCI). 17
1.19.1 Características. 17
1.19.2 SCI Características del sistema dos canales. 17
1.19.3 SCI Características de recepción. 18
1.19.4 SCI Características de transmisión. 18
1.20 Formato del dato. 19
1.21 Recepción de datos (RxD). 20
1.22 Transmisión de datos. 20
1.23 Detección del bit de inicio. 20
1.24 Descripción funcional. 21
1.25 Registros del Microcontrolador MC68HC11A8. 23
1.25.1 Registro D (16 bits). 23
1.25.2 Registros X e Y (16 bits) 23
1.25.3 Registros SP y PC (16 bits). 24
1.25.4 CCR (8 bits) 25
1.26 Registros SCI 25
1.26.1 Registro de Comunicación de Datos Serial. (SCDR) 26
1.26.1.1 Registro de Control de Comunicaciones Seriales 1. (SCCR1) 26
1.26.1.2 Registro de Control de Comunicaciones Seriales 2. (SCCR2) 26
1.26.2 Registro de Estado de Comunicaciones Seriales. (SCSR) 26
1.26.3 Registro de Selección de Velocidad de Transmisión. 27
1.26.3.1 Tabla de baudios Preescalares más significativos con relación a la frecuencia de salida. 27
1.26.3.2 Tabla de transmisión con relación a los Baudios para obtener una salida preescalar. 28
1.27 Interfaz Serial de Periféricos. (SPI) 29
1.28 Descripción de las señales en la Interfaz Serial de Periféricos. 30

1.29 Maestro y esclavo MISO. 30
1.30 Maestro o esclavo MOSI. 30
1.31 Reloj serial (SCK). 31
1.32 Selección de esclavo (SS). 32
1.33 Descripción general de funcionamiento. 32
1.34 Conversor Análogo / Digital. 35
1.35 Proceso de conversión. 36
1.36 Asignación de canales. 36
1.37 Operación de canal simple. 37
1.38 A / D Control / Registro de Estado (ADCTL). 37
CAPÍTULO II 39
2 SET DE INSTRUCCIONES DEL MICROCONTROLADOR MC68HC11A8 MOTOROLA 39
2.1 Operadores: 39
2.2 Registros en la MPU (UNIDAD DE PROCESAMIENTO DE MEMORIA). 40
2.3 Memoria y Direcciones. 41
2.4 BITS del 0 – 7 del Código de Registro. 41
2.5 Estado individual de los bits antes de la ejecución de una instrucción. 42
2.6 Estado individual de los bits después de un resultado, ejecución o instrucción. 43
2.7 Notación utilizada en el resumen de las actividades del CCR. 43
2.8 Notación utilizada en la ejecución de tablas ciclo a ciclo. 44
2.9 Resumen de los Comandos. 45
CAPÍTULO III 61
3 MANEJO DE LA TARJETA MC68HC11EVB 61
3.1 Nociones fundamentales. 61
3.1.1 CPU. 61
3.1.2 Microcontrolador. 61
3.1.3 Placa de Circuito Impreso. (Printed Circuit Board PCB). 62

3.1.4 Programa. 63
3.1.5 Sensor 63
3.1.6 Binario. 63
3.1.7 Milisegundo. 64
3.1.8 Diagrama de Tiempo. 64
3.1.9 EEPROM. 65
3.1.10 Microfaradio. 65
3.2 Evaluación de la tarjeta MC68HC11EVB. 66
3.2.1 Descripción del programa monitor BUFFALO. 68
3.3 Instrucciones de Operación. 72
3.4 Instrucciones del Kermit 73
3.4.1 Tabla de S BR 78
3.5 Descripción del Hardware contenido en la Tarjeta M68HC11EVB. 82
3.5.1 El Microcontrolador. 82
3.5.2 La unidad de reemplazo del puerto. 83
3.5.3 Memoria. 83
3.5.4 Decodificación y Demultiplexación de direcciones. 84
3.6 Mapa de memorias constitutivas en la tarjeta M68HC11EVB 86
3.6.1 Interfaz del Circuito de Comunicación Serial. 87
3.7 Diseño del cable de comunicación serial. 88
3.7.1 Conexión de los cables: 89
3.8 Pasos para ingresar al BUFFALO. 90
3.9 Pasos para ensamblar un programa. 91
3.10 Pasos para enviar un programa desde la máquina hacia el microcontrolador MC68HC11A8. 93
CAPÍTULO IV 95
4 INTERFAZ DE CONTROL 95
4.1 Análisis de requerimientos 95
4.2 Tarjeta para simulación de medición de temperatura, activación de bombas para riego y activación de iluminación. 99

4.3 Descripción de los elementos. 100
4.4 Diseño de los circuitos de Interfaz. 102
4.4.1 Circuito para la simulación de medición de temperatura. 102
4.4.1.1 Circuito de manejo de potenciómetros. 105
4.4.2 Cálculos para manejo de relés. 106
4.4.3 Circuito para activar o desactivar un relé. 108
4.4.3.1 Circuito de manejo de Relés 110
CAPÍTULO V 111
5 DESARROLLO DE SOFTWARE 111
5.1 Análisis de requerimientos. 111
5.2 Desarrollo del código en Assembler. 112
5.2.1 Diagrama de flujo del programa principal. 115
5.2.2 Diagrama de flujo de la subrutina DELAY01. 117
5.3 Desarrollo del código en Visual Basic 6.0 118
5.3.1 Diagrama de flujo del programa principal. 120
CAPÍTULO VI 125
6 MANUAL DE USUARIO 125
6.1 Pantalla Principal. 125
6.2 Control Base Datos. 128
6.2.1 Crear Invernadero. 128
6.2.2 Crear Parámetro. 131
6.3 Sistema. 133
6.3.1 Lectura de Temperatura 133
6.3.1.1 Lectura de Temperatura 135
6.3.2 Activación de Dispositivos. 139
6.4 Reportes. 145
6.4.1 Temperatura por mes. 145
6.5 Ayuda 147
6.5.1 Contenido 147
6.5.2 A cerca de. 147

CONCLUSIONES Y RECOMENDACIONES 148
CONCLUSIONES 148
RECOMENDACIONES 151
BIBLIOGRAFÍA 153
ANEXOS 155

INDICE DE GRÁFICOS

Página

Figura N° 1. Conexión de Cristal Común. 2
Figura N° 2. Dirección y Datos Multiplexados. 9
Figura N° 3. Mapa de Memoria Modos de Operación. 13
Figura Nº 4. Formato del Dato. 19
Figura Nº 5. Diagrama de la Interfaz de Comunicación Serial. 22
Figura Nº 6. Diagrama del Reloj de Datos. 31
Figura Nº 7. Diagrama de la Interfaz Serial de Periféricos. 34
Figura Nº 8. Interfaz Serial de Periféricos de interconexión Master – Esclavo. 35
Figura Nº 9. Diagrama de Bloque de la Tarjeta EVB. 85
Figura N° 10. Conector DB9 Hembra. 88
Figura N° 11. Conector DB 25 Macho. 89
Figura N° 12. Inicio Kermit. 90
Figura N° 13. Comando SET. 91
Figura N° 14. Ensamblar Programa en Assembler. 92
Figura N° 15. Válvula 95
Figura N° 16. Riego por Aspersión. 96
Figura N° 17. Invernadero de Tomates. 97
Figura N° 18. Potenciómetro multivuelta de 10 KΩ 102
Figura N° 19. Circuito para lectura de valores de temperatura. 103
Figura N° 20. Circuito para activación de válvulas. 106
Figura N° 21. Bobina del relé. 108
Figura N° 22. Inicio de sesión. 125
Figura N° 23. Pantalla Principal 125
Figura N° 24 . Salir del sistema. 126
Figura N° 25. Acceso a la Base de Datos. 126
Figura N° 26 . Menú sistema. 127
Figura N° 27. Acceso a Reportes. 127
Figura N° 28. Menú ayuda. 128

Figura N° 29. Crear Invernadero. 128
Figura N° 30. Ingreso de datos. 129
Figura N° 31. Acceso a Crear Parámetro. 131
Figura N° 32. Ingreso parámetros. 131
Figura N° 33. Ingreso medición de Temperatura. 133
Figura N° 34. Selección de valor a medir. 134
Figura N° 35. Ventana de valores de Temperatura. 135
Figura N° 36. Intervalos de Temperatura. 136
Figura N° 37. Error al leer datos de Temperatura. 137
Figura N° 38. Valores promedio de Temperatura. 138
Figura N° 39. Error al leer el buffer. 138
Figura N° 40. Almacenamiento de datos en la base de datos. 139
Figura N° 41. Acceso activación de dispositivos. 140
Figura N° 42. Panel de activación de dispositivos. 140
Figura N° 43. Activación manual. 141
Figura N° 44. Activación automática. 141
Figura N° 45. Ejemplo riego por períodos. 143
Figura N° 46. Distribución de leds. 144
Figura N° 47. Reportes mensual. 145
Figura N° 48. Selección de reportes. 145
Figura N° 49. Mensaje de error de reportes. 146
Figura N° 50. Gráfico estadístico de temperatura. 146
Figura N° 51. Acceso a Contenido. 147
Figura N° 52. Acceso a Acerca de. 147

INDICE DE ANEXOS

Página

Anexo I. Decodificador / Demultiplexor 74LCX138.....I

Anexo II. Inversor DM74LS04.....II

Anexo III. Amplificador Operacional LM324.....III

Anexo IV. Amplificador de Corriente (Driver) ULN2803A.....IV

Anexo V. Adaptador de Interfaz de Comunicación Serial (ACIA).....

MC6850 (Motorola).....V

Anexo VI. Undervoltage Sensing Circuit MC34064.....VI

Anexo VII. Tabla de registros y asignación de bits de control.....VII

CAPÍTULO I

MANEJO DEL MICROCONTROLADOR MC 68HC11A8

1. SEÑALES UTILIZADAS PARA EL MANEJO Y CONTROL DEL PROCESADOR.

El microcontrolador recibe señales las que son diferenciadas y utilizadas específicamente dependiendo de su función.

1.1 Entrada de voltajes Vdd (entrada) y Vss (tierra).

Estas señales, suministran al procesador de energía, las mismas que se encuentran entre 5 voltios para **Vdd** y 0 voltios para **Vss.**

1.2 Reinicio. (RESET).

Señal que configura el registro INIT (dirección $103D)del microcontrolador, poniendo en sus configuraciones iniciales (del bit 7 al 1 en 0 lógico y el bit 0 en 1 lógico), utilizada cuando se pierde la secuencia de un proceso y no se obtienen respuestas deseadas.

1.3 Controlador de Cristal y reloj de entrada externo. (XTAL, EXTAL).

Estos pines provienen de la interfaz de un circuito generador de reloj, que debe ser construido exteriormente y conectado a la tarjeta. Se utilizan resistencias de 10KΩ a 100KΩ para reducir el ruido durante la operación del microcontrolador. Los valores de la capacitancia pueden variar de 5 pico faradios (pf) a 25 pf, los que varían dependiendo de la frecuencia. La figura N° 1 nos da una referencia de lo expuesto anteriormente.

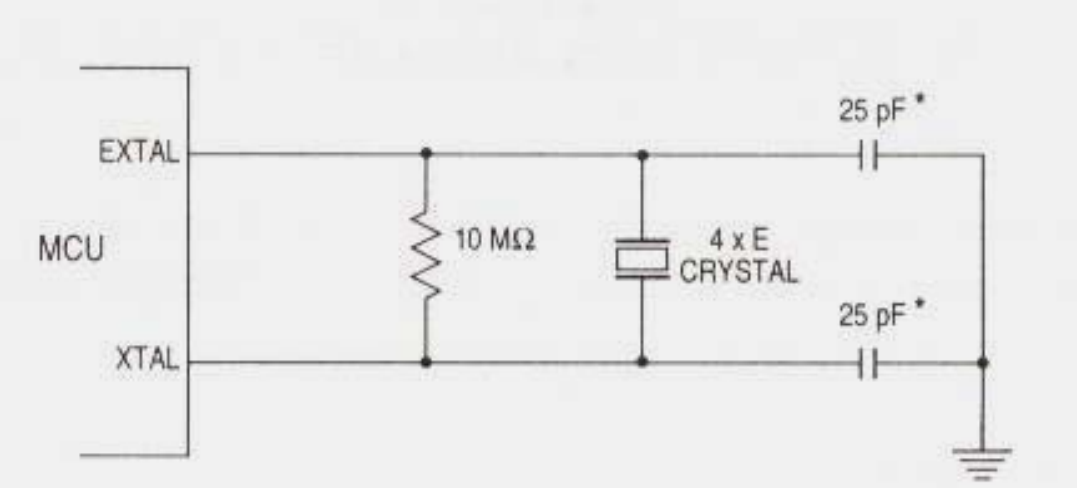


Figura N° 1. Conexión de Cristal Común[1].

[1] **Figura N° 1. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 2-2.

1.4 Reloj de Salida (E).

Conector de salida que genera un reloj (E), el que es usado como tiempo de referencia.

Cuando la señal E del reloj es baja (se encuentra alrededor de los 0 voltios), un proceso está tomando lugar y cuando la señal es alta (se encuentra alrededor de los 5 voltios o un voltaje mayor a 3 voltios), un dato está comenzando a ser transferido.

1.5 Solicitud de interrupción (IRQ).

Las entradas IRQ suministran destinos para las solicitudes de interrupción asincrónicas al MC68HCA11A8.

1.6 Solicitud de interrupción no mascarable (XIRQ).

Esta entrada suministra un destino para las peticiones no mascarables.

Durante el reinicio del microcontrolador, el bit X en su registro de código es configurado con una interrupción de máscara, hasta que el software del microcontrolador (MCU) es habilitado.

1.7 Modo A/ Carga del registro de instrucciones y Modo B/ Espera de voltaje. MODA / LIR, MODB / V_{STBY}).

Durante el reinicio, los bits MODA y MODB son usados para la selección de uno de los cuatro modos de operación.

Después de que hayamos escogido el modo de operación, el bit LIR da una señal de salida para indicar que la instrucción se está ejecutando; durante este proceso, todas las instrucciones se ejecutan según los ciclos que proporciona el reloj E.
La señal V_{STBY} es usada como la entrada para la memoria RAM en espera de la señal para iniciar su operación.

Cuando el voltaje en este pin es mayor a 0.7 voltios, la memoria RAM interna de 256 Bytes y parte del reinicio lógico son habilitados, lo que permite retener los datos que se encuentran en memoria RAM.

1.7.1 Tabla de modos de operación y la configuración de MODA Y MODB[2].

MODB	MODA	Modo seleccionado.
1	0	Single chip
1	1	Expanded multiplexed
0	0	Special Bootstrap
0	1	Special test

1.8 Referencia de voltajes para el conversor análogo digital (V_{RL}, V_{RH})

Estas señales son usadas como límites de lectura para el conversor análogo / digital, donde la señal $\mathbf{V_{RL}}$ debe ser conectada a **0** voltios y $\mathbf{V_{RH}}$ a 5 voltios.

1.9 Señales de los puertos.

Los puertos A, D y las señales E son independientes del modo de operación.

El puerto B suministra señales de salida de propósito general en el modo de operación simple y suministra los ocho bits más significativos de la dirección cuando el microcontrolador está en modo de operación multiplexado.

[2] **Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 2-3.

El puerto C suministra ocho señales de propósito general de entrada y salida cuando el microcontrolador está en modo de operación simple.

Si el microcontrolador se encuentra en modo de operación multiplexado, el puerto C es usado con doble función: bus de direcciones y como bus de datos.

1.9.1 Tabla de resumen de las señales de los puertos.[3]

Port Bit	Modos de operación Simple |	Modo expandido multiplexado
A-0	PA0/IC3	PA0/IC3
A-1	PA1/IC2	PA1/IC2
A-2	PA2/IC1	PA2/IC1
A-3	PA3/0C5/ y o 0C1	PA3/0C5/ y o 0C1
A-4	PA4/0C4/ y o 0C1	PA4/0C4/ y o 0C1
A-5	PA5/0C3/ y o 0C1	PA5/0C3/ y o 0C1
A-6	PA6/0C2/ y o 0C1	PA6/0C2/ y o 0C1
A-7	PA7/PAI/ y o 0C1	PA7/PAI/ y o 0C1
B-0	PB0	A8
B-1	PB1	A9
B-2	PB2	A10
B-3	PB3	A11
B-4	PB4	A12
B-5	PB5	A13

[3] **Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 2-4.

B-6	PB6	A14
B-7	PB7	A15
C-0	PC0	A0/D0
C-1	PC1	A1/D1
C-2	PC2	A2/D2
C-3	PC3	A3/D3
C-4	PC4	A4/D4
C-5	PC5	A5/D5
C-6	PC6	A6/D6
C-7	PC7	A7/D7
D-0	PD0/R*D	PD0/R*D
D-1	PD1T*D	PD1T*D
D-2	PD2/MISO	PD2/MISO
D-3	PD3/MOSI	PD3/MOSI
D-4	PD4/SCK	PD4/SCK
D-5	PD5/SS	PD5/SS
	STRA	AS
	STRB	R/W
E-1	PE0/AN0	PE0/AN0
E-1	PE1/AN1	PE1/AN1
E-2	PE2/AN2	PE2/AN2
E-3	PE3/AN3	PE3/AN3
E-4	PE4/AN4##	PE4/AN4##

E-5	PE5/AN5##	PE5/AN5##
E-6	PE6/AN6##	PE6/AN6##
E-7	PE7/AN7##	PE7/AN7##

1.10 Modos de operación.

Existen cuatro modos de operación para el MC68HC11A8, que los detallaremos a continuación.

1.10.1 Modo de operación simple.

En este modo el microcontrolador opera sin direcciones externas o buses de datos. El puerto B, C, Strobe A, y Strobe B funcionan para el propósito deseado, es decir en un solo sentido.

1.10.2 Modo de operación expandido multiplexado.

En el modo expandido multiplexado, el MC68HC11A8, tiene la capacidad de acceder a 64 Kbytes de memoria, usadas para direcciones que son similares al modo simple.

La expansión del bus es realizada mediante los puertos B y C y las señales de control AS y R / W.

La figura N° 2, presenta como es multiplexado el puerto C para datos y direcciones.

Las direcciones por R / W (señal de escritura y lectura), y las señales AS son activadas por todos los ciclos incluyendo el acceso a las localizaciones de memoria interna.

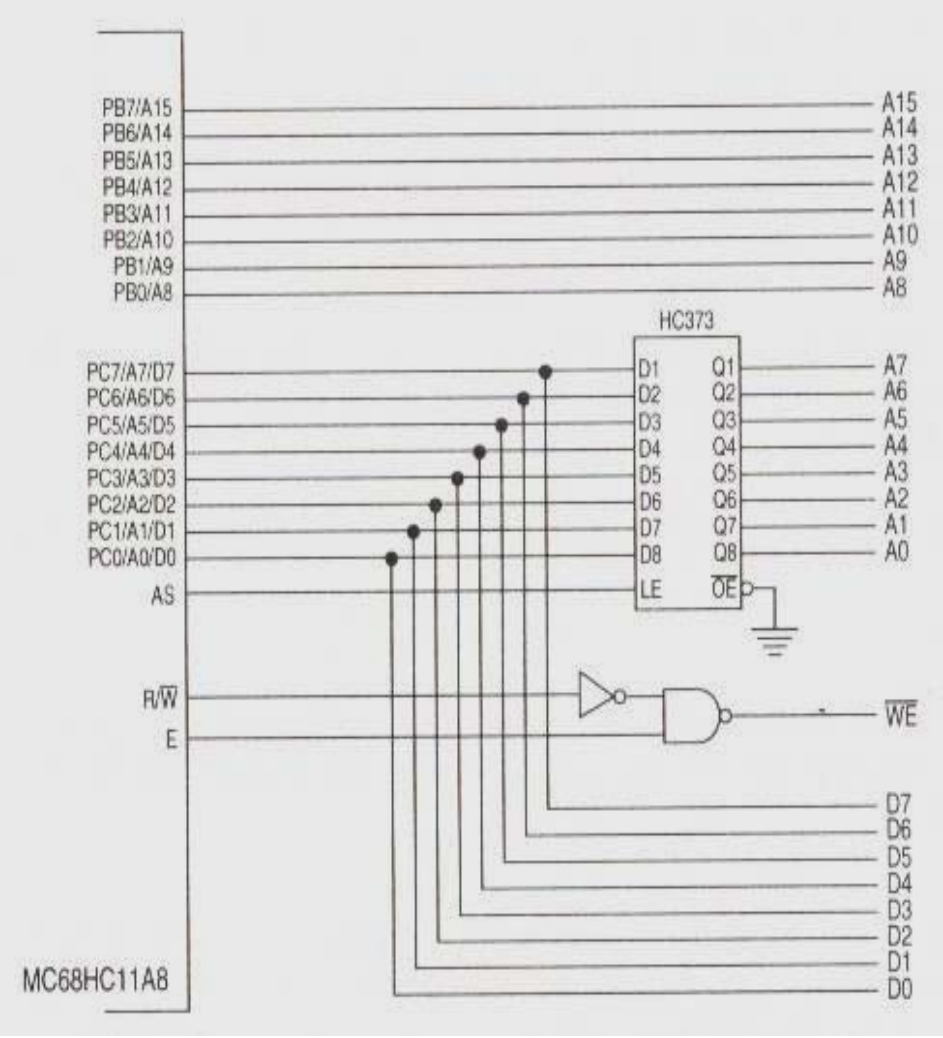


Figura N° 2. Dirección y Datos Multiplexados.[4]

[4] **Figura N° 2. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 2-6.

1.11 Memorias incorporadas.

1.11.1 RAM – entrada / salida mapping del registro INIT.

Existen 64 registros internos los cuales son usados para el control de operaciones del microcontrolador (MCU). Estos registros pueden ser reubicados en 4 Kbytes de espacio de memoria.

Usando el registro INIT, registro de propósito general de 8 bits que debe ser usado durante la inicialización del microcontrolador para cambiar las localizaciones por defecto de la RAM, y el control de registros sin el mapa de memoria del microcontrolador.

1.11.2 Read Only Memory (ROM).

La memoria interna de 8K ROM, ocupa las direcciones iniciales de memoria, correspondientes al mapa de memoria. Esta memoria es deshabilitada cuando el bit ROMON en el registro CONFIG es borrado, es decir puesto en 0L (cero lógico).

1.11.3 Electric Erased Programming Read Only Memory (EEPROM).

La memoria EEPROM tiene 512 Bytes que se encuentran localizados desde las direcciones $B600 hasta la $B7FF y tienen el mismo tiempo de ejecución que la memoria ROM.

Para programar esta memoria, el mecanismo utilizado es controlado por el registro PPROG. La EEPROM es deshabilitada cuando el bit EEON en el registro CONFIG es cero.

Para borrar el estado del Byte EEPROM se utiliza el número hexadecimal $FF. Si algún bit en su localización necesita ser cambiado de cero a uno, el Byte debe ser borrado en operaciones separadas antes de ser reprogramado.

Programar y borrar la EEPROM, requiere un alto voltaje interno. El reloj E con frecuencias bajo los 2 Mhz, necesita de una carga. La eficiencia de esta carga decrece mientras incrementa el tiempo requerido para programar o borrar la localidad.

1.12 Mapa de memoria de los modos de operación.

En el siguiente cuadro podemos observar el mapa de la memoria para cada uno de los modos de operación, éstos son presentados en las áreas con sombra.

El modo de operación simple no genera direcciones externas. En el modo expandido multiplexado, las localizaciones de memoria están en la misma ubicación que en el modo simple, pero a diferencia las localizaciones entre las zonas sombrías son designadas para direcciones externas de memoria y dispositivos de entrada / salida.

Al igual que en el modo simple de operación en el modo Bootstrap la localización de memoria es en el mismo lugar, sin embargo el modo Bootstrap habilita las localizaciones de memoria desde la $BF40 hasta la $BFFF.

En el modo de evaluación especial, el modo de operación de la memoria es el mismo que el modo expandido multiplexado, excepto que el reset y el vector de interrupciones son ubicados en las localidades de memoria externa que están comprendidas en el rango desde la $BFC0 hasta la $BFFF.

La figura N° 3, indica como está distribuido el mapa de memoria.

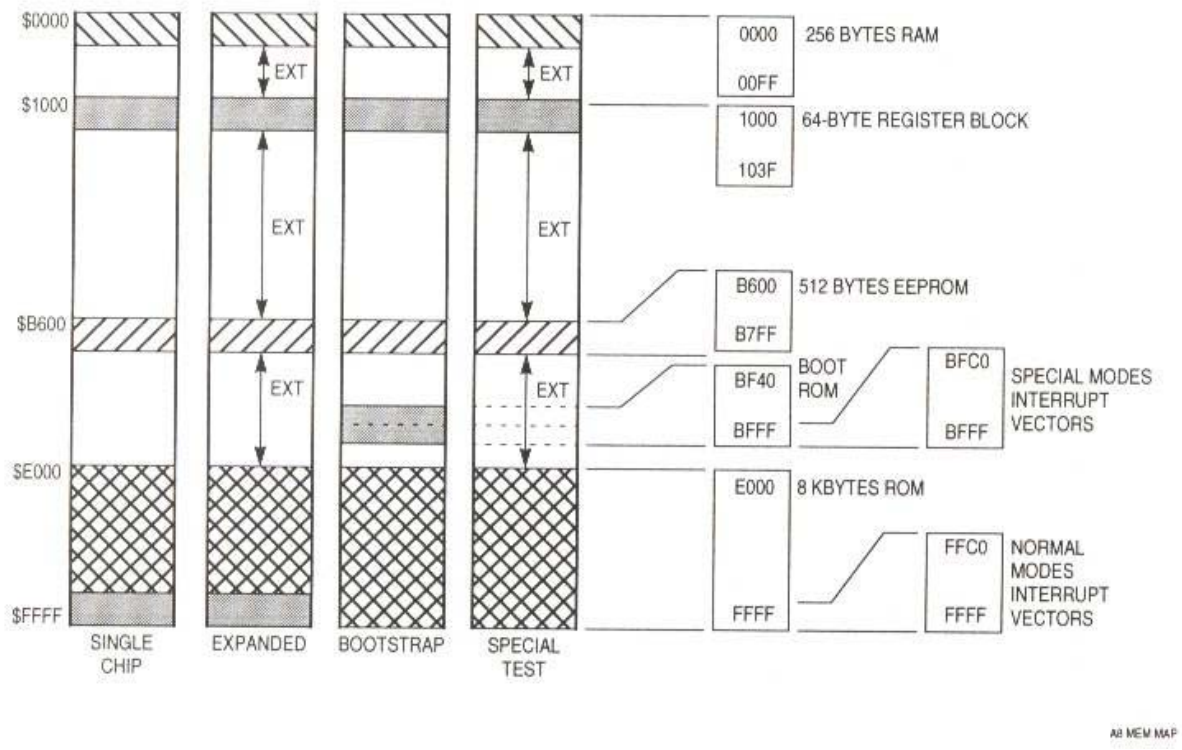


Figura N° 3. Mapa de Memoria Modos de Operación[5].

1.13 Puertos de entrada salida.

El MC68HC11A8 incluye 40 pines de entrada / salida, ubicados en cinco puertos de 8 bits. Todos estos pines sirven para diferentes propósitos dependiendo del modo de operación en el que se desea trabajar.

[5] **Figura N° 3. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 3-1.

Los puertos C y D son de propósito general que tienen pines de entrada y / o salida, cuya configuración está en su propio registro de dirección. Los puertos A, B y E, excepto el pin 7 del puerto A son señales arregladas como direcciones de entrada o salida y no tienen datos en el registro de dirección. Los puertos B y C son usados para la comunicación interna entre el Microcontrolador y los demás dispositivos de la tarjeta.

1.14 Puertos de propósito general C y D.

Cada uno de los puertos son utilizados para especificar la dirección primaria del dato de cada dispositivo de entrada / salida. Cuando una línea es configurada para que funcione como salida, este pin empieza a trabajar en alta impedancia; si la señal de escritura es habilitada, mediante la línea de entrada del puerto, éste valor no afecta en el funcionamiento de los dispositivos de entrada / salida, sino que simplemente nos da una señal de retardo, la cual indica que la señal de escritura ha sido habilitada.

Cuando la línea estuvo como salida, el valor aparece en el pin de entrada / salida. Las líneas AS y R / W son dedicadas para el control del bus en modo de operación multiplexado y para el modo simple se utilizan las líneas STRA y STRB.

1.15 Puertos A, B Y E.

Cuando el puerto A está siendo utilizado para propósito general, los bits 0,1,2 son configurados como entradas únicamente y escribir sobre estas líneas no tiene efecto.

Los bits 3,4,5,6, pueden ser configurados solamente como salidas. El bit 7 del puerto A puede ser configurado para propósito general de entrada o salida, usando el bit DDRAT en el registro acumulador de control.

Cuando el puerto B está siendo utilizado para propósitos generales, éste solo sirve como salida y leer de este puerto no tendrá efecto alguno. El puerto E contiene ocho canales de entrada análogo – digitales (A / D), pero éstos solo pueden ser utilizados para propósitos generales de entradas análogas.

1.16 Entradas / Salidas simples de STROBED.

Este modo es invocado por el registro (PIOC) de control del puerto de entrada / salida. Este modo es seleccionado cuando el bit utilizado para el inicio de comunicaciones entre puertos seriales (HNDS) del registro PIOC es borrado.

1.17 Modo de Entrada / Salida para comunicación con el puerto. (FULL HANDSHAKE[6])

Para esta operación se presentan dos modos básicos (entrada y salida) y una variación adicional en la salida obteniendo tres estados de operación para el puerto C.

Para el manejo de la detección de entrada se utiliza la línea STRA, y para la salida STRB.

Cuando se especifica totalmente el protocolo de comunicación entre puertos de entrada, pueden coexistir simultáneamente los modos de propósito general de entrada y salida.

Cuando se especifica totalmente el protocolo de comunicación entre puertos de salida, el modo de salida de propósito general puede coexistir con las salidas de del puerto C, pero los tres estados de este puerto interfieren con el manejo del propósito general.

[6] **Handshake.** Término utilizado para indicar que se ha establecido la comunicación serial entre el PC y la tarjeta.

1.18 Registro de control del puerto paralelo PIOC.

Las funciones de comunicación entre puertos seriales de entrada / salida solo están disponibles cuando se opera en modo simple. El PIOC es un registro de lectura / escritura excepto por el bit 7 que es solo de lectura.

1.19 Interfaz de Comunicaciones Seriales (SCI).

1.19.1 Características.

La Interfaz de Comunicación Serial (SCI) asincrónica, full duplex, provee un formato estándar NRZ (1 bit de inicio, 8 o 9 bits de datos, 1 bit de parada). El SCI puede funcionar independientemente para enviar y recibir, pero usa el mismo formato NRZ.

1.19.2 SCI Características del sistema dos canales.

- Formato estándar NRZ.
- Método avanzado de detección de errores, incluye detección de ruido.
- Operación full duplex.

- Software de programación para una de 32 diferentes velocidades de transmisión.
- Software que soporta longitud de palabra en 8 o 9 bits.
- Bits separados para transmitir o recibir.
- Capaz de iniciar el controlador de interrupciones.
- Cuatro bits habilitados y separados para el control de interrupciones.

1.19.3 SCI Características de recepción.

- Despertador de recepción.
- Línea de detección para estado inactivo.
- Detección de errores de escritura.
- Detección de ruidos.
- Detección de excesos de tiempo.
- Bandera que indica si el registro de recepción de datos está lleno.

1.19.4 SCI Características de transmisión.

- Bandera que indica si el registro de datos esta vacío.
- Bandera que indica la completa y satisfactoria transmisión.
- Envío de descanso.

1.20 Formato del dato.

El proceso para enviar o recibir un dato, es realizado por el bus interno de recepción (RxD), o desde el bus interno de transmisión de datos de salida (TxD). El formato NZR presentado en la figura Nº 4, utiliza el siguiente criterio para su funcionamiento.

1) La línea inactiva pasa a estado de uno lógico cuando inicia la transmisión / recepción de un caracter.
2) El primer bit es usado para indicar el inicio de la estructura.
3) El dato es transmitido o recibido luego del primer bit.
4) El bit de parada (uno lógico), es usado para indicar el fin de la estructura.
5) La interrupción es definida como transmisión o recepción con un nivel bajo (cero lógico) por lo menos un período completo.

Figura Nº 4. Formato del Dato7.

[7] **Figura N° 4. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 5-2.

1.21 Recepción de datos (RxD).

En la recepción de un dato, se utiliza el bus interno como medio de comunicación para el flujo de información que se da desde la línea de entrada del puerto hacia la Interfaz de Comunicación Serial (SCI).

1.22 Transmisión de datos.

Para transmitir un dato, se envía por el bus interno el cual es trasladado por medio de la Interfaz de Comunicación Serial hacia la línea de salida del puerto respectivo.

1.23 Detección del bit de inicio.

Cuando la entrada RxD es detectada, ésta es verificada por tres tiempos similares como se lo muestra en la figura Nº 5. Si dos de las tres verificaciones detectan un cero lógico, el bit de inicio ha sido detectado, caso contrario se asume que la línea se encuentra en estado inactivo.

1.24 Descripción funcional.

El usuario dispone de selección de bits en el registro de control (SCCR1) para determinar el método conocido como *despertar un proceso* y la longitud del dato.

El registro (SCCSR) suministra bits de control los cuales habilitan o deshabilitan la transmisión o recepción (TE y RE). Habilita las interrupciones del sistema (TIE, TCIE, ILIE), despierta el bit (RWU) y se envía el bit de pausa (break) o descanso (SBK).

La transmisión de datos es iniciada al escribir en el registro serial de comunicaciones (SCDR).

Para transmitir el dato se setea el bit TDRE en el registro de estado (SCSR) y éste generará una interrupción para la respectiva tarea. Al transferir el dato al registro, éste se sincroniza en relación con el bit del reloj. Todo dato transmitido empieza con el bit menos significativo (LSB). Luego de que se termina la transmisión del dato, el bit TC del SCSR es seteado en 1L (uno lógico) y una interrupción va a ser generada indicando la finalización de la transmisión.

Si la transmisión por alguna razón no se completa, el bit TC también va ser seteado en 1L.

El bit RDRF del SCSR es seteado en 1L para indicar que el Byte del dato ha sido transferido desde la entrada del registro serial al SCDR, el cual genera una solicitud de interrupción para indicar tal efecto.

Esta transmisión es sincronizada por el bit del reloj E. Se genera un estado de espera si el bit IDLE del SCSR es puesto en 1L. Ver la figura Nº 5.

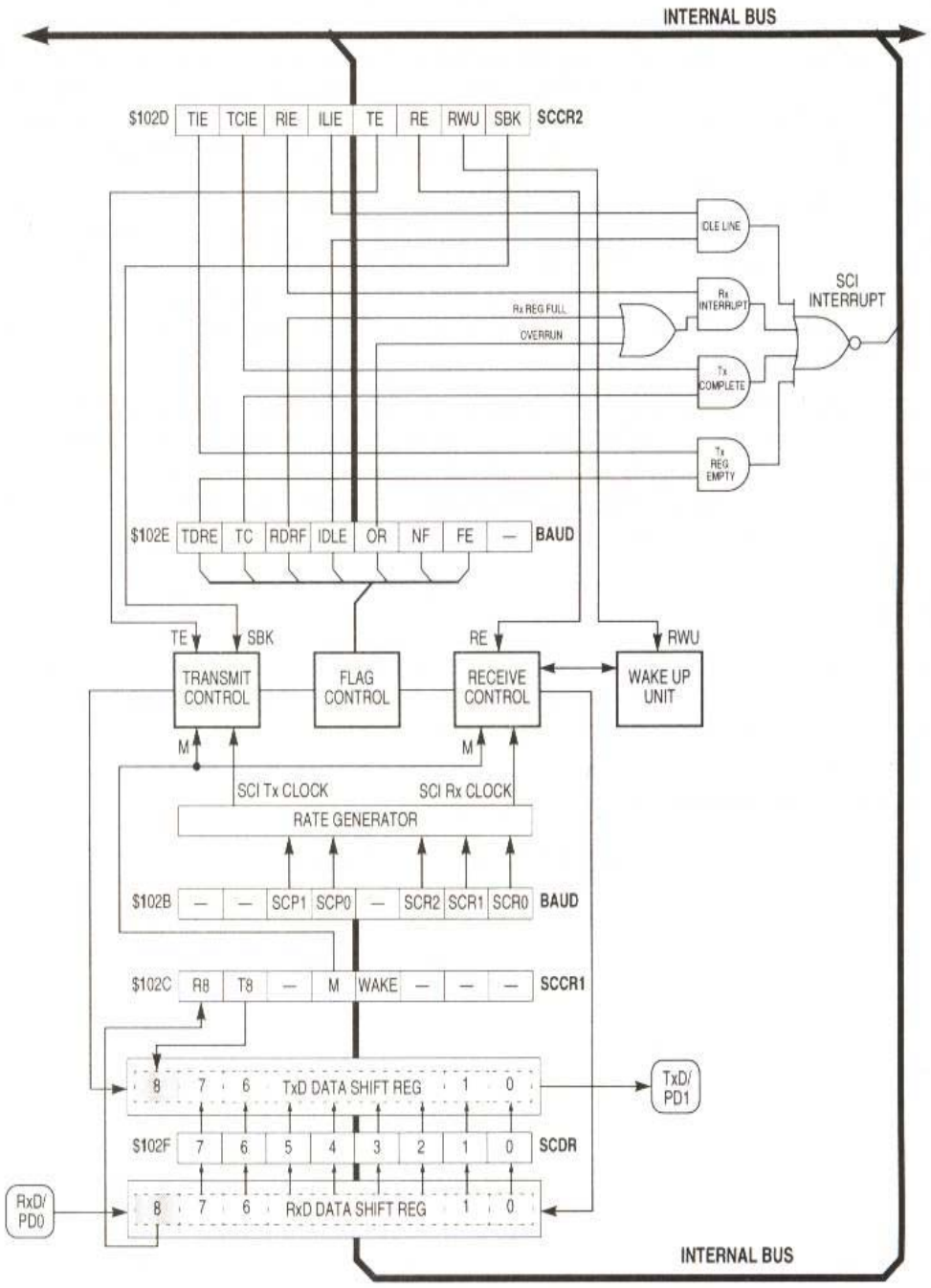


Figura Nº 5. Diagrama de la Interfaz de Comunicación Serial8.

[8] **Figura N° 5. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 2-6.

1.25 Registros del Microcontrolador MC68HC11A8.

La CPU del microcontrolador MC68HC11 dispone de un registro D de 16 bits. La parte alta del registro D es el acumulador A de 8 bits, y la parte baja es el acumulador B de 8 bits:

1.25.1 Registro D (16 bits)

Acumulador A (8 bits)	Acumulador B (8 bits)

Dispone además de 2 registros de 16 bits para direccionamiento indexado denominados X e Y:

1.25.2 Registros X e Y (16 bits)

Registro índice X (16 bits)

Registro índice Y (16 bits)

El puntero de pila (SP) y el contador de programa (PC) son también de 16 bits lo que limita la longitud de un programa a 64KBytes, espacio máximo direccionable por el MC68HC11:

1.25.3 Registros SP y PC (16 bits)

Puntero de pila SP (16 bits)

Contador de programa PC (16 bits)

El puntero de pila (SP) debe ser inicializado por el usuario. El contenido decrece desde direcciones altas hacia direcciones bajas, por lo que al añadir un elemento en la pila, el puntero SP se decrementa en 1 ó 2 Bytes dependiendo del tamaño del dato que se introduce en la pila. Del mismo modo, al sacar un elemento de la pila, SP se incrementa.

El contador de programa (PC) se incrementa para apuntar a la instrucción que se va a ejecutar. Por esto los programas se ejecutan desde direcciones bajas hacia direcciones altas al contrario que el puntero de pila, por lo que tendremos que impedir que la pila se solape con el código (si este se encuentra en RAM y no en la EEPROM). Tendremos que dar pues al puntero SP un valor seguro.

El registro CCR de 8 bits, llamado registro de estado, contiene unos bits que describen el estado de la CPU:

1.25.4 CCR (8 bits)

S	X	H	I	N	Z	V	C

- S: stop deshabilitado
- X: máscara de interrupción especial
- H: acarreo intermedio
- I: máscara de interrupción normal
- N: negativo
- Z: cero
- V: overflow
- C: acarreo o carry

1.26 Registros SCI

Existen cinco registros los cuales son usados en la Interfaz de Comunicación Serial y a continuación indicamos su funcionamiento.

1.26.1 Registro de Comunicación de Datos Serial. (SCDR)

Este registro realiza dos funciones, como receptor cuando es leído y transmisor cuando es escrito.

1.26.1.1 Registro de Control de Comunicaciones Seriales 1. (SCCR1)

Este registro suministra el control de los bits que determinan la longitud de la palabra y selecciona el método característico que será usado.

1.26.1.2 Registro de Control de Comunicaciones Seriales 2. (SCCR2)

Este registro suministra el bit de control el cual habilita o deshabilita las funciones individuales de la interfaz de comunicaciones seriales.

1.26.2 Registro de Estado de Comunicaciones Seriales. (SCSR)

Este registro suministra el estado de las entradas al circuito de interrupción lógica

1.26.3 Registro de Selección de Velocidad de Transmisión.

El registro de selección de velocidad de transmisión, escoge las diferentes velocidades usadas para la transmisión y recepción.

Los pines SCP1, SCP0, SCR0 hasta el SCR2, suministran varias combinaciones para generar la frecuencia.

1.26.3.1 Tabla de baudios Preescalares más significativos con relación a la frecuencia de salida[9].

SCP Bit.		Reloj Dividido X	Frecuencia del Cristal.					
			12.0	**8.3886**	**8.0**	**4.9152**	**4.0**	**3.6864**
1	0		K Baud	K Baud	K Baud	K Baud	K Baud	K Baud
0	0	1	187.50	131.072	125.000	76.80	62.50	57.60
0	1	3	62.50	43.690	41.666	25.60	20.8333	19.20
1	0	4	46.875	32.678	31.250	19.20	15.625	14.40
1	1	13	14.423	10.082	9.600	5.907	4.800	4.430

[9] **Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 5-10.

Las frecuencias expuestas en la tabla anterior, representan las relaciones de los baudios más significativos al realizar la transmisión; se puede obtener únicamente una frecuencia específica usando la división preescalar.

1.26.3.2 Tabla de transmisión con relación a los Baudios para obtener una salida preescalar.[10]

SCP Bit.			Dividido X	Representación de los baudios más significativos Preescalares con relación a la salida.					
				131.072	**32.768**	**78.80**	**19.20**	**9600**	**4800**
2	1	0		K Baud	K Baud	K Baud	K Baud	Baud	Baud
0	0	0	1	131.072	32.768	78.60	19.20	9600	4800
0	0	1	2	65.536	16.384	38.40	9,600	4800	2400
0	1	0	4	32768	8.192	19.20	4,800	2400	1200
0	1	1	8	16.384	4.096	9,600	2,400	1200	600
1	0	0	16	8.192	2.048	4,800	1,200	600	300
1	0	1	32	4.096	1.024	2,400	600	300	150
1	1	0	64	2.048	512	1,200	300	150	75
1	1	1	128	1.024	256	600	150	75	-

[10] **Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 5-11.

Esta tabla ilustra como el registro de comunicaciones seriales puede usar hasta las transmisiones más bajas con relación a las salidas de frecuencia.

1.27 Interfaz Serial de Periféricos. (SPI)

Esta interfaz es asincrónica la cual controla siempre que los dispositivos SPI estén interconectados. Se requieren señales diferentes para el reloj y los datos, el formato utilizado por el reloj no es incluido, la trama del dato debe ser procesado por una señal totalmente separada.

Características.

- Comunicación full duplex, tres vías de transferencia sincrónicas..
- Operación de Maestro o esclavo.
- 1.5 Mhz máxima frecuencia en modo maestro.
- 3 Mhz máxima en modo esclavo.
- Cuatro bits programables en modo maestro.
- Programación de polaridad del reloj y etapa.
- Bandera de indicación de fin de transmisión.
- Bandera para protección de colisiones.
- Maestro-Maestro modo de protección contra averías.
- Interfaz para expansión de partes (PLLs, D/Ss, controladores de pantallas)

1.28 Descripción de las señales en la Interfaz Serial de Periféricos.

Las cuatro señales básicas para esta interfaz son: MISO, MOSI, SCK, y SS, éstas operan en los dos modos maestro y esclavo.

A cada línea de la interfaz serial de periféricos le corresponde un bit en el registro de dirección del dato, si éste es borrado la línea es desconectada de la interfaz lógica y viene a ser una línea de propósito general.

1.29 Maestro y esclavo MISO.

La línea MISO es configurada como una entrada en el dispositivo master y como una salida en el dispositivo esclavo. Ésta es una de las dos líneas que trasmiten datos seriales en una dirección. La línea MISO del dispositivo esclavo es ubicado en estado de alta impedancia si éste no es seleccionado.

1.30 Maestro o esclavo MOSI.

Esta línea es configurada como una salida en el dispositivo maestro y como una entrada en el dispositivo esclavo. Ésta es una de las dos líneas que trasmite datos seriales en una dirección.

1.31 Reloj serial (SCK).

El reloj serial es usado para sincronizar el movimiento del dato entre las líneas de salida del dispositivo y las líneas MOSI y MISO.

El dispositivo en estado maestro o esclavo es capaz de intercambiar un Byte de información durante una secuencia de ocho ciclos.

En la figura Nº 6, tenemos cuatro posibles relaciones de tiempo que van a ser seleccionadas usando los bits de control CPOL y CPHA en el registro de control de periféricos. Los dispositivos maestro y esclavo van a trabajar con la misma señal.

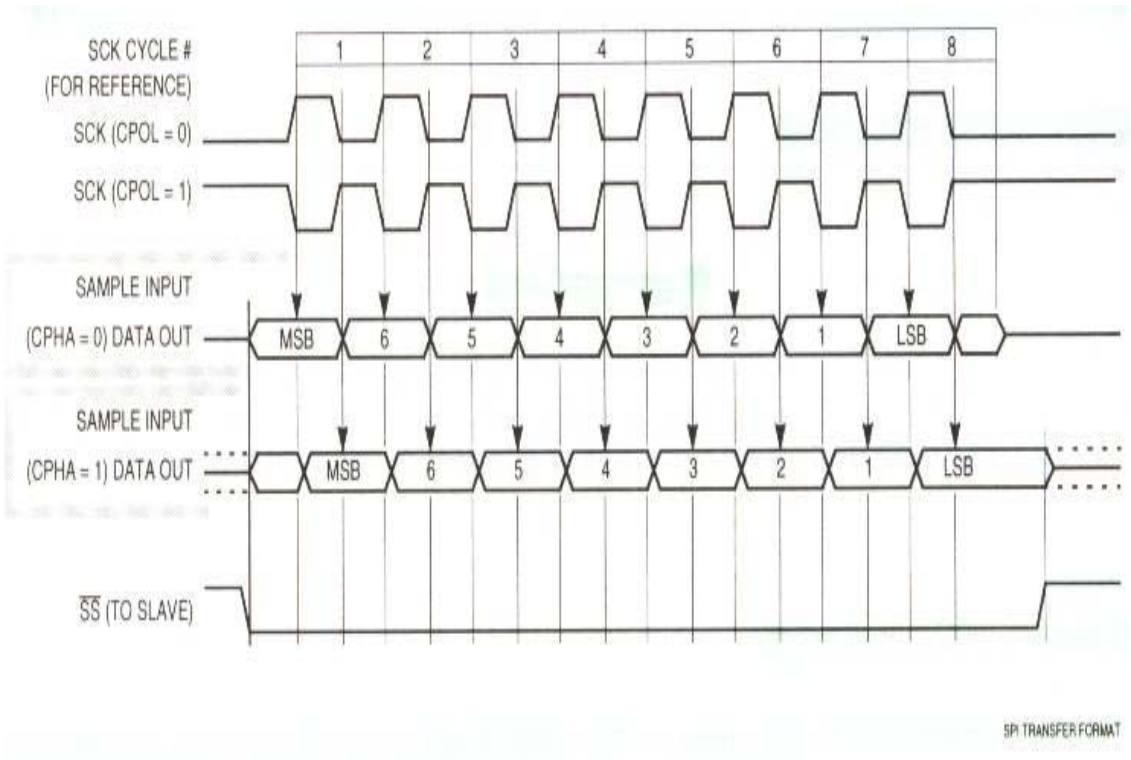


Figura Nº 6. Diagrama del Reloj de Datos[11].

[11] **Figura N° 6. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 6-2.

1.32 Selección de esclavo (SS).

La línea de entrada de esclavo es utilizada para seleccionar el dispositivo como esclavo. Éste tiene una baja prioridad para cualquier proceso u operación.

1.33 Descripción general de funcionamiento.

Cuando el dispositivo maestro envía información al dispositivo esclavo mediante la línea MISO, el dispositivo esclavo responde enviando un dato utilizando la línea MISO. Este modo de transferencia al mismo tiempo y por el mismo canal (Full duplex), es sincronizada la operación por la misma señal de reloj.

El bit enviado es reemplazado por el bit recibido, eliminando así la necesidad de separar los estados de trasmitir – vació, y recibir – lleno.

La Interfaz Serial de Periféricos, actúa como doble buffer al ser leído pero no al ser escrito. Si la escritura es realizada durante la transferencia de un dato, ésta es interrumpida y la escritura no va a ser terminada.

En el modo maestro, el pin SCK es una salida, en el modo de esclavo, éste inicia la recepción en el pin SS y la entrada del reloj al pin SCK, así el esclavo es sincronizado con el master.

El dato desde el maestro es recibido en secuencia con la línea MOSI y ésta carga los 8 bits al registro. Antes de que los 8 bits sean cargados el dato es transferido en paralelo al buffer de lectura.

Durante un ciclo de escritura el dato es escrito en el registro, entonces el esclavo espera un ciclo seguido de reloj desde el master y el dato sale de la línea MISO.

La figura Nº 7, nos indica el funcionamiento de lo expuesto anteriormente.

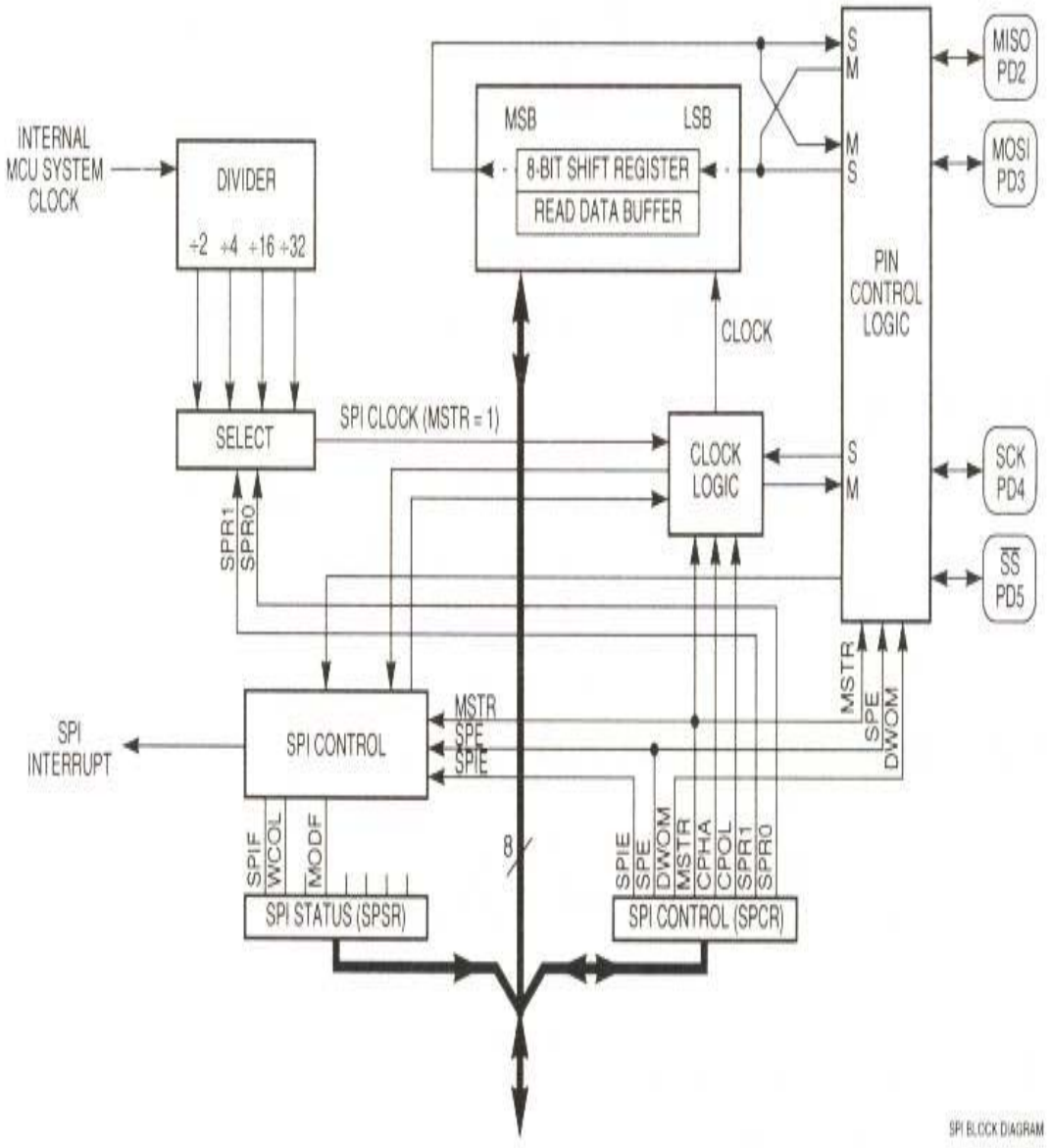


Figura Nº 7. Diagrama de la Interfaz Serial de Periféricos[12].

La figura Nº 8, que ilustra las interconexiones entre el MIS o, MOSI, y SS maestro y esclavo.

[12] **Figura N° 7. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 6-3.

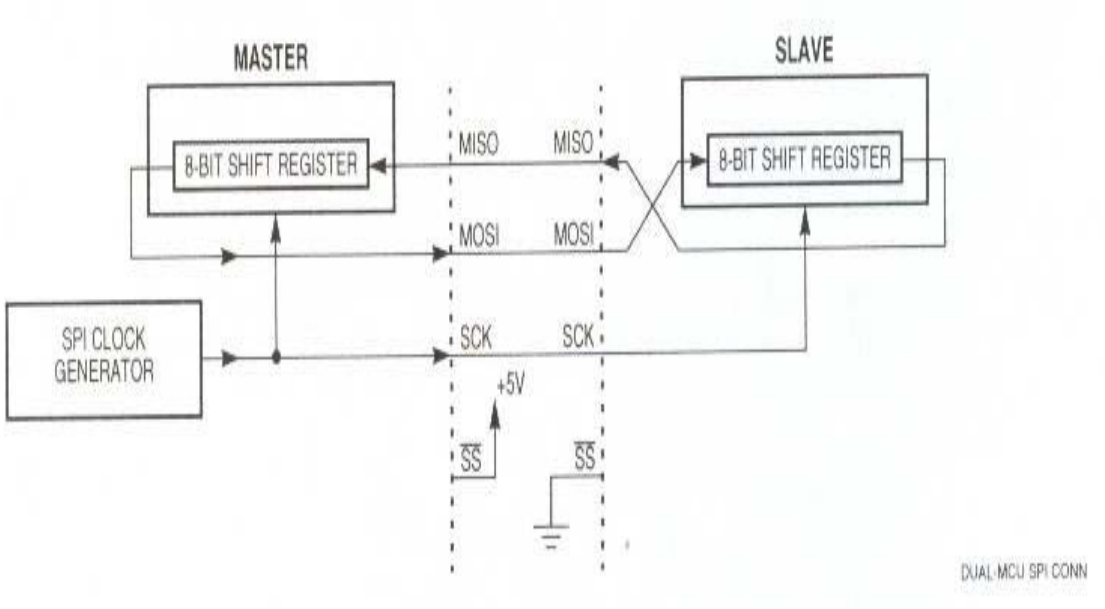


Figura Nº 8. Interfaz Serial de Periféricos de interconexión Master – Esclavo[13].

1.34 Conversor Análogo / Digital.

El microcontrolador MC68HC11A8, incluye 8 canales, los cuales son multiplexados como entradas y tienen aproximaciones sucesivas al conversor análogo / digital (A / D), cuya función es la de minimizar los errores al momento de la conversión, causados por los cambios rápidos de las señales.

Contiene dos líneas dedicadas V_{RL}, V_{RH}, las cuales sirven de referencia para mantener los rangos dentro de los que se encuentra los voltajes de las entradas.

V_{RL} = 0 voltios.

V_{RH} = 5 voltios.

[13] **Figura N° 8. Fuente:** MOTOROLA LITERATURE. Technical Data MC68HC11A8/D. Motorola Inc Publication. Europa. Primera Edición. 1991. Pp: 6-4.

Los pines del conversor A / D, pueden ser conectados de forma individual o conjunta, a los pines del puerto de comunicaciones E hacia la fuente de voltaje o cualquier interfaz, de las cuales se recibirán señales análogas las mismas que serán transformadas a digitales a través de los 8 bits con los que cuenta el conversor A / D.

En esta versión se encuentran disponibles solamente 4 canales, que son utilizados para la entrada.

1.35 Proceso de conversión.

Cuando se presentan señales de voltaje igual al V_{RL}, la conversión es igual al $00 y con señales de voltaje igual a V_{RH}, la conversión es igual a $FF (trabajando con las escalas mínima y máxima), ésto se da siempre y cuando no existan señales de sobrecarga.

1.36 Asignación de canales.

El multiplexor, permite al conversor A / D señalar 1 o 16 señales análogas. 8 de éstos canales, corresponden al puerto de comunicaciones E, las que representan a las señales de entrada que se dirigen desde los pines del microcontrolador, 4 de los canales restantes, están haciendo referencia al test de funciones que tiene el conversor, y los últimos 4 canales son reservados para uso futuro.

1.37 Operación de canal simple.

Existen dos variaciones en éste modo de operación, la primera cuando el valor del SCAN = 0; el canal seleccionado está realizando el proceso de conversión en tiempos consecutivos de 4 canales, donde el primer resultado empieza a almacenarse en el registro ADR1 del conversor A / D y los resultados siguientes son almacenados en los registros ADR2, ADR3 y ADR4.

En la segunda variación cuando el valor del SCAN = 1, tenemos conversiones continuas, donde el rendimiento del canal seleccionado empieza a ser almacenado en el registro ADR1 (sobrescribiendo al resultado de la primera conversión) y las conversiones siguientes son sobrescritas en el registro ADR2, ADR3, ADR4.

1.38 A / D Control / Registro de Estado (ADCTL).

Todos los bits del registro pueden ser leídos o escritos, excepto el bit 7 que puede ser leído solamente, ya que es el indicador del estado y el bit 6 que siempre es leído como la bandera de Cero. (Z).

	7	**6**	**5**	**4**	**3**	**2**	**1**	**0**	
$1030	CCF	0	SCAN	MULT	CD	CC	CB	CA	ADCTL
RESET	**0**	**0**	**U**	**U**	**U**	**U**	**U**	**U**	

CCF.- Bandera Completa de Conversiones. Es leída solamente cuando el indicador de estado es puesto en 1L, se da cuando todos los resultados contenidos en el registro del conversor A / D, son válidos.

SCAN.- Chequeo Continuo de Control.

MULT.- Canal Múltiple / Canal Simple de Control.

CD.- Canal Seleccionado D.

CC.- Canal Seleccionado C.

CB.- Canal Seleccionado B.

CA.- Canal Seleccionado A.

CAPÍTULO II

2 SET DE INSTRUCCIONES DEL MICROCONTROLADOR MC68HC11A8 MOTOROLA

2.1 Operadores:

( ) = contiene los registros dentro del paréntesis.

← = es transferido a.

↑ = es puesto arriba de.

↓ = es puesto abajo de.

● = operación booleana AND.

+ = expresión aritmética de adición, excepto si es usada como compuerta OR en una fórmula booleana.

⊕ = OR exclusivo.

x = multiplicación.

: = concatenación.

- = símbolo aritmético de substracción o símbolo de negación en la lógica booleana.

2.2 Registros en la MPU (UNIDAD DE PROCESAMIENTO DE MEMORIA).

ACCA = Acumula el resultado en el registro A.

ACCB = Acumula el resultado en el registro B.

ACCX = Acumula el resultado en el registro ACCA O ACCB.

ACCD = Doble acumulador. Acumulador A unido con el acumulador de B; donde A es el más significativo.

CCR = Condición del código de registro.

IX = Registro indexado X de 16 bits.

IXH = Registro indexado X, (8 bits más significativos).

IXL = Registro indexado X, (8 bits menos significativos).

IY = Registro indexado Y de 16 bits.

IYH = Registro indexado Y, (8 bits más significativos).

IYL = Registro indexado Y, (8 bits menos significativos).

PC = Contador de Programa de 16 bits.

PCH = Contador de Programa (8bits más significativos).

PCL = Contador de Programa (8bits menos significativos).

SP = Puntero de 16 bits.

SPH = Puntero para los 8 bits más significativos.

SPL = Puntero para los 8 bits menos significativos.

2.3 Memoria y Direcciones.

M = Localidad de memoria de 1 Byte.

M+1 = El Byte de memoria añadido $0001 a la dirección de localidad de memoria indicada por “M”.

Rel = Operación relativa.

(opr) = Operando.

(msk) = Máscara utilizada en el bit de manejo de instrucciones.

(rel) = Operación de uso relativo en instrucciones de segundo orden.

2.4 BITS del 0 – 7 del Código de Registro.

S = Bit 7, parada.

X = Bit 6, máscara de interrupción.

H = Bit 5, carry alto.

I = Bit 4, interrupción de la máscara.

N = Bit 3, indicador negativo.

Z = Bit 2, indicador de cero.

V = Bit 1, indicador de sobrecarga para complemento de dos.

C = Bit 0, carry.

2.5 Estado individual de los bits antes de la ejecución de una instrucción.

An = Bit n del registro ACCA (n = 7,6,5,4,…0).

Bn = Bit n del registro ACCB (n = 7,6,5,4,…0).

Dn = Bit n del registro ACCD (n = 15,14,13,12,…0).

Donde los bits del 15 – 8, hacen referencia al registro ACCA y los bits del 7 – 0 hacen referencia al registro ACCB.

Ixn = El bit n del registro IX (n = 15,14,13…..0).

IXHn = El bit n del registro IXH (n = 7,6,5…..0).

IXLn = El bit n del registro IXL (n = 7,6,5…..0).

Iyn = El bit n del registro IY (n = 15,14,13……0).

IYHn = El bit n del registro IYH (n = 7,6,5…..0).

IYLn = El bit n del registro IYL (n = 7,6,5…..0).

Mn = El bit n del registro M (n = 7,6,5…..0).

SPHn = El bit n del registro SPH (n = 7,6,5…..0).

SPLn = El bit n del registro SPL (n = 7,6,5…..0).

Xn = Bit n del registro ACCX (n = 7,6,5…..0).

2.6 Estado individual de los bits después de un resultado, ejecución o instrucción.

Lazo FOR del resultado de 8 bits.

Rn = El bit n de resultados (n = 7,6,5…….0)

Estas instrucciones de aplicaciones provienen de los resultados contenidos en el Byte de memoria o en los 8 bit del registro.

Lazo FOR del resultado de 16 bits.

RHn = Resultado de los n bits más significativos (n = 7,5,6,…..0).

RLn = Resultado de los n bits menos significativos (n = 7,6,5,….0).

Estas instrucciones de aplicaciones provienen de los resultados contenidos en dos bytes consecutivos de memoria en los 16 bits del registro.

Rn = El bit n de los resultados (n = 15,14,13,…….0).

En éstos bits, se hacen referencia a los más significativos con RHn y, los menos significativos a RLn.

2.7 Notación utilizada en el resumen de las actividades del CCR.

— = Bit no afectado.

0 = Bit forzado a trabajar con cero.

1 = Bit forzado a trabajar con uno.

↕ = Bit borrado o seteado acorde a los resultados de la operación.

↓ = Bit cambiado de uno a cero.

Permanece en cero, o permanece en uno como resultado de la operación, pero no puede cambiar de cero a uno.

2.8 Notación utilizada en la ejecución de tablas ciclo a ciclo.

— = Datos irrelevantes.

ii = Datos inmediatos de un byte.

jj = Datos inmediatos de 16 bits más significativos (MSB).

kk = Datos inmediatos de 16 bits menos significativos (LSB).

hh = Direcciones extendidas de 16 bits más significativos.

ll = Direcciones extendidas de 16 LSB bits menos significativos.

dd = Direcciones directas entre $0000 - $00FF de 8 bits.

(El byte más significativo es asumido como $00)

mm = Máscara de 8 bits.

ff = Reenvío de direcciones desde la $00 hasta la $FF.

rr = Signo relativo de direcciones desde $80 (-128) hasta $7F (+127).

OP = Código de operación.

OP+n = Dirección de la enésima localidad después del byte “OPCODE”.

SP = Dirección del puntero de pila.

SP+n = Direcciones superiores de enésimo orden de la pila.

SP-n = Direcciones inferiores de enésimo orden de la pila.

Sub = Direcciones de llamadas a subrutinas.

Nxt op = Código de operación (OPCODE) de la siguiente instrucción.

Rtn hi = Byte de direcciones de orden superior de regreso.

Bits más significativos (MSB).

Rtn lo = Byte de direcciones de orden inferior de regreso.

Bits menos significativos (LSB).

Svc hi = Byte de direcciones de orden superior para servicio a rutinas.

Bits más significativos. (MSB).

Svc lo = Byte de direcciones de orden inferior para servicio a rutinas.

Bits menos significativos. (LSB).

Vec hi = Byte de interrupciones de orden superior.

Bits más significativos. (MSB).

Vec lo = Byte de interrupciones de orden inferior.

Bits menos significativos. (LSB).

2.9 Resumen de los Comandos.

ABA. Suma el contenido del acumulador B con el acumulador A, y se almacena en el acumulador A.

ABX. Suma el contenido del acumulador B con el índice del registro X, y se almacena en le registro X.

ABY. Suma el contenido del acumulador B con el índice del registro Y, y se almacena en el registro Y.

ADC. Suma con carry, y se almacena en el acumulador.

ADD. Suma sin carry, y se almacena en el acumulador.

ADDD. Suma con doble acumulador, y se almacena en el acumulador doble D.

AND. Operación lógica AND, y se almacena en el acumulador.

ASL. Desplazamiento hacia la izquierda. Se cambian todos los bits del registro ACCX o M y se desplazan un lugar hacia la izquierda, en este momento el bit 0 es seteado en 0L.

ASLD. Desplazamiento hacia la izquierda con doble acumulador. Se cambian todos los bits del registro ACCD un lugar hacia la izquierda, aquí el bit 0 es seteado en 0L.

ASR. Desplazamiento hacia la derecha. Se cambian todo el registro ACCX o M un lugar hacia la derecha, aquí el bit 7 está en constante ayuda y el bit 0 es cargado en el bit C (carry) en el registro CCR.

BCC. Verifica el estado del bit de carry (C) dentro del registro CCR y provoca un salto si éste es borrado. (0).

BCLR. Borra el / los bit / s de la memoria. (0).

BCS. Verifica el estado del bit de carry (C) en el registro CCR y provoca un salto si éste bit es igual a 1.

BEQ. Verifica el estado del bit de cero (Z) en el registro CCR, provoca un salto si éste bit es igual a 1.

BGE. Salto si el resultado de hacer un OR exclusivo $\oplus$ entre los bits N y V es igual a cero. Si la instrucción BGE es ejecutada inmediatamente después de la ejecución de algunas instrucciones como: CBA, CMP(A, B o D), CP(X o Y), el salto ocurrirá sí y solo sí, se encuentra representando el complemento de 2.

BGT. Salto si al hacer la operación entre los bits {(Z)+[(N) $\oplus$ (V)]} es igual a 0. Si la instrucción BGT es ejecutada inmediatamente después de la ejecución de algunas instrucciones como: CBA, SBA, entre otras, el salto ocurrirá sí y solo sí, se encuentra representando el complemento de 2, los que son representados por M.

BHI. Salto si al realizar un OR (+) entre los bits C y Z es igual a 0. Si la instrucción BHI es ejecutada inmediatamente después de la ejecución de algunas

instrucciones como: CBA, SBA, entre otras, el salto sucederá sí y solo sí el número binario sin signo representado por ACCX es más grande que el número binario sin signo representado por el registro M.

BHS. Salto si el bit de carry es igual a 0. Si la instrucción BHS es ejecutada inmediatamente después de la ejecución de alguna instrucción como: CBA, SBA, entre otras, el salto ocurrirá sí y solo sí el número binario sin signo representado por el registro ACCZ es más grande o igual que el número binario sin signo representado por el registro M.

BIT. Bit de test. Realiza una operación punto (AND) entre el contenido del acumulador y el contenido de la localidad de memoria. Nunca son afectados los contenidos de los registros ACCX o M.

BLE. Salto si al hacer la operación $\{(Z) + [(N) \oplus (V)]\}$, el resultado es igual a 1. Si la instrucción BLE es ejecutada inmediatamente después de algunas instrucciones como: CBA, SBA entre otras, el salto ocurrirá sí y solo sí el complemento entre dos números representados por ACCX era menor o igual que el complemento del número representado por M.

BLO. Salto si el bit de carry es igual a 1. Si la instrucción BLO es ejecutada inmediatamente después de la ejecución de algunas instrucciones como: CBA, SBA, entre otras, el salto ocurrirá sí y solo sí el número binario sin signo

representado por ACCX es menor que el número binario sin signo representado por M.

BLS. Salto si al hacer un OR (+) entre los bits C y Z, el resultado es igual a 1. Si la instrucción BLS es ejecutada inmediatamente después de la ejecución de algunas instrucciones como: CBA, SBA, entre otras, el salto ocurrirá sí y solo sí el número binario sin signo representado por ACCX es menor o igual que el número binario sin signo representado por M.

BLT. Salto si al hacer un OR exclusivo entre los bits N y V, el resultado es igual a 1. Si la instrucción BLT es ejecutada inmediatamente después de la ejecución de algunas instrucciones como: CB, CMP(A, B o D), CP(X o Y), entre otras, el salto ocurrirá sí y solo sí el complemento de 2 del número representado por ACCX era menor que los dos complementos del número representado por M.

BMI. Salto si el bit N es igual a 1. Verificación del estado del bit N del registro CCR y causa un salto si el bit N es seteado en 1L.

BNE. Salto si el bit Z no es igual a 0. Verificación del estado del bit Z en el registro CCR y causa salto si el bit Z no es igual a 0.

BPL. Salto si el bit N es igual a 0**.** Verificación del estado del bit N en el registro CCR y causa un salto si el bit N es borrado.

BRA. Salto incondicional de direcciones otorgadas por la precedencia de una fórmula, como **Rel** es un compensamiento relativo de almacenamiento entre el complemento de 2 en el segundo byte del código de máquina correspondiente al salto de la instrucción.

BRCLR. Salto si el bit es borrado. El salto ocurre si el resultado de la operación AND efectuado entre la localidad de memoria y la máscara de la instrucción es igual a 0. (Solamente si todos los bits correspondientes son unos y el byte de la máscara son ceros en el testeo del byte).

BRN. Sin salto. En efecto, esta instrucción puede ser considerada como dos bytes en modo de no operación NOP, que requieren de tres ciclos para su ejecución. La instrucción es utilizada durante la barrida del programa con un efecto negativo para otro salto de instrucción y el disturbio provocado por el salto del byte.

BRSET. Salto si el bit o bits es o son seteados. Al realizar la operación lógica AND entre la localidad de memoria M invertida y la máscara suplida con la instrucción, donde el resultado sea igual a cero, entonces sólo ahí se producirá el salto.

BSET. Seteo de los bits de memoria. Seteo múltiple de los bits de la localidad de memoria. Los bits son seteados y son especificados por unos en el byte de la máscara. El resto de los bits de M no son afectados.

BSR. Salto a una subrutina. El contador de programa es incrementado en dos. El bit menos significativo del byte y el contenido del contador de programa es puesto en el puntero. El puntero es decrementado en uno.

BVC. Verifica el estado del bit V en el CCR y causa un salto si el bit V es borrado, es decir es puesto en 0L. Es usado después de la operación del complemento 2 de dos valores binarios, ésta instrucción puede causar un salto si no hay sobrecarga.

BVS. Salto si el bit de overflow es seteado. Verifícale estado del bit V en el CCR y causa salto si el bit V es puesto en 1L.

CBA. Compara en contenido entre dos registros y se setea según la condición de los códigos, puede ser usado en la resolución aritmética y lógica.

CLC. Borrado del bit de carry. Se borra el bit C en el CCR.

CLI. Borrado de la máscara de interrupción. Borra el contenido de los bits de la máscara en el CCR. Cuando el bit I es borrado, las interrupciones son habilitadas.

CLR. Borrado. El contenido de los registros ACCX o M son reemplazados por ceros.

CLV. Borrado al realizar el complemento de 2 con el bit de overflow. Se borra el contenido de los dos complementos del bit de overflow en el registro CCR.

CMP. Comparación. Compara el contenido entre el acumulador y el contenido de M y son seteados según los códigos, que pueden ser usados para operaciones aritméticas o lógicas.

COM. Complemento. Reemplaza el contenido del acumulador o memoria con los valores del complemento de 1.

CPD. Comparador de doble acumulador. Compara los contenidos del acumulador D con los valores de los 16 bits de las direcciones específicas y son seteados según los códigos acordados.

CPX. Comparador del registro index X. compara los contenidos del registro index X con los valores de los 16 bits de las direcciones especificadas y son seteadas según los códigos acordados.

CPY. Comparador del registro index Y. compara los contenidos del registro index Y con los 16 bits de direcciones específicas y son seteados según las condiciones acordadas.

DAA. Ajuste decimal ACCA. Si el contenido del registro ACCA y el estado del bit de carry / borrow del bit C y el estado del carry mayor el bit H son el resultado de la aplicación y de las operaciones entre ABA, ADD O DCC que son operandos en código binario – decimal, con o sin carry inicial.

DEC. Decremento.

DES. Decremento del puntero.

DEX. Decremento del registro index X.

DEY. Decremento del registro index Y.

IDIV. División de enteros. El rendimiento de la división de un entero sin signo con los 16 bits del numerador del acumulador D por los 16 bits del denominador del registro index X y el seteo de los códigos de las condiciones acordadas.

INC. Incremento.

INS. Incremento del puntero.

INX. Incremento del registro index X.

INY. Incremento del registro index Y.

JMP. Salto. El salto ocurre cuando las instrucciones almacenadas están en direcciones vigentes.

JSR. Salto de subrutinas. El contador de programa es incrementado en dos o tres, dependiendo del modo de direccionamiento y de lo que esté puesto en el puntero, 8 bits de tiempo, primero desde el bit menos significativo.

LDA. Carga del acumulador. Carga el contenido de la memoria en los 8 bits del acumulador. La condición de los códigos son seteados de acuerdo al dato.

LDD. Carga del doble acumulador. Carga el contenido de las localidades de memoria M y M+1 en el doble acumulador.

LDS. Carga del puntero. Carga los bits más significativos desde el puntero hacia el byte de memoria con las direcciones especificadas en el programa.

LDX. Carga del registro index X. Carga los bits más significativos desde el registro index X hacia el byte de memoria y las direcciones especificadas en el programa.

LDY. Carga del registro index Y. Carga los bits más significativos desde el registro index Y hacia el byte de memoria con las direcciones especificadas en el programa.

LSL. Desplazamiento a la izquierda. Mueve todos los bits del registro acumulador o memoria un lugar a la izquierda. El bit 0 es cargado con cero. El bit C es cargado desde el bit más significativo al acumulador o a memoria.

LSLD. Doble cambio lógico a la izquierda. Cambia todos los bits del registro ACCD un lugar a la izquierda. El bit 0 es cargado con cero. El bit C es cargado desde el bit más significativo del doble acumulador D.

LSR. Desplazamiento hacia la derecha. Mueve todos los bits del registro ACCX o M un lugar a la derecha. El bit 7 es cargado con cero. El bit C es cargado desde el bit menos significativo del registro ACCX o M.

LSRD. Desplazamiento de doble acumulador a la derecha. Mueve todos los bits del registro ACCD un lugar a la derecha. El bit 15 es cargado con cero. El bit C es cargado desde el bit menos significativo del registro ACCD.

MUL. Multiplicador sin signo. Multiplica los 8 valores binarios sin signo del acumulador A con los 8 valores binarios del acumulador B, de donde se obtienen 16 resultados que son almacenados en el doble acumulador D.

NEG. Negación. Reemplaza el contenido del registro ACCX o M con los dos complementos; el valor $80 está sin cambio a la derecha.

NOP. No operación. Provoca un incremento en el contador de programa.

ORA. OR exclusivo. Es una operación lógica del OR exclusivo entre los contenidos del registro ACCX, y los contenidos del registro M donde los resultados son puestos en el registro ACCX.

PSH. Poner el dato sobre el puntero. El contenido del registro ACCX es almacenado en la dirección contenida en el stack pointer.

PSHX. Poner el registro index X sobre el puntero. El contenido del registro X es almacenado en la dirección contenida en el stack pointer.

PSHY. Poner el registro index Y en el puntero. El contenido del registro Y es almacenado en la dirección contenida en el stack pointer.

PUL. Descargar los datos del puntero. El puntero es incrementado. El registro ACCX es cargado desde el puntero con las direcciones contenidas en el stack pointer.

PULX. Descargar el registro index X del puntero. El registro index X es descargado del puntero, empezando con las direcciones contenidas en el puntero de una a una.

PULY. Descarga del registro Y desde el puntero. El registro Y es descargado desde el puntero, empezando con las direcciones contenidas en el puntero una a una.

ROL. Rotar a la izquierda. Cambia todos los bits del registro ACCX o M un lugar hacia la izquierda. El bit 0 es cargado desde el bit C.

ROR. Rotar a la derecha. Cambia todos los bits del registro ACCX o M un lugar a la derecha. El bit 7 es cargado desde el bit C.

RTI. Regresar de la interrupción.

RTS. Regresar de la subrutina.

SBA. Restar acumuladores.

SBC. Restar con carry.

SET. Setear el carry.

SEI. Setear la máscara de interrupciones.

SEV. Setea los dos complementos del bit overflow.

STA. Almacenamiento del acumulador.

STD. Almacenamiento del doble acumulador.

STOP. Detener un proceso.

STS. Almacenar el stack pointer.

STX. Almacenar el registro index X.

STY. Almacenar el registro index Y.

SUB. Restar.

SUBD. Resta del doble acumulador.

SWI. Interrupciones de software.

TAB. Transfiere el contenido desde el acumulador A al Acumulador B.

TAP. Transfiere el contenido desde el acumulador A a la condición del código de registro.

TBA. Transfiere el contenido desde el acumulador B al acumulador A.

TEST. Operación de prueba.

TPA. Transferir desde la condición del código de registro al acumulador A.

TST. Prueba.

TSX. Transferir desde el stack pointer al registro index X.

TSY. Transferir desde el stack pointer al registro index Y.

TXS. Transferir desde el registro index X al stack pointer.

TYS. Transferir desde el registro index Y al stack pointer.

WAI. Espera de la interrupción. El contador de programa es incrementado en uno. El contador de programa, los registros index X e Y, y los acumuladores A y B son puestos en el puntero. El CCR es puesto sobre el puntero. El stack pointer es decrementado en uno después de cada byte de dato que es almacenado en el puntero.

XGDX. Intercambio de doble acumulador y el registro index X.

XGDY. Intercambio de doble acumulador y el registro index Y.

CAPÍTULO III

3 MANEJO DE LA TARJETA MC68HC11EVB

3.1 Nociones fundamentales.

3.1.1 CPU.

Unidad Central de Procesamiento. Éste término se refiere de manera específica al circuito integrado que lo encontramos dentro del CASE de una computadora, la que tiene como función principal realizar los verdaderos cómputos; sin embargo el término CPU, es utilizado para mencionar al conjunto de partes que se encuentran dentro del CASE, incluyendo a los componentes como: disco duro, unidad de CD ROM, floppy (drive de lectura / escritura de discos de 3 ½), la fuente, memoria, el motherboard, y demás elementos.

3.1.2 Microcontrolador.

Es un circuito integrado que posee varias de las mismas cualidades que las de una computadora de escritorio (PC)**,** tales como la CPU, memoria, etc., pero no incluye ningún dispositivo de comunicación con los seres humanos como lo es el monitor, teclado o mouse.

Los microcontroladores son diseñados para realizar aplicaciones de control en las máquinas, antes que para interactuar con los seres humanos.

Dentro de un microcontrolador, podemos escribir código, de tal forma que éste opere de la forma en como nosotros queremos y necesitamos, es decir tratamos de que funcione de una forma similar a la que actúa nuestro cuerpo humano; por tal virtud al microcontrolador se lo puede programar de tal forma en que se encuentren datos a través de los cuales nos ayude a tomar decisiones; es por eso que puede actuar como un agente de acción – reacción, ya que se puede enviar información, el microcontrolador la procesa y nos envía un resultado, es decir trabajaría de la siguiente forma:

Entrada / proceso / reacción (salida), que se resume en una entrada / salida de información.

3.1.3 Placa de Circuito Impreso. (Printed Circuit Board PCB).

Los circuitos electrónicos complejos, requieren de diversas conexiones eléctricas entre sus componentes para que operen de la forma en como desea el usuario. Una PCB, es simplemente una pieza rígida, normalmente de fibra de vidrio, que posee muchos cables sobre su superficie (o algunas veces dentro).

Éstos cables, llevan las señales dentro de los componentes que forman el circuito.

3.1.4 Programa.

Es una secuencia de instrucciones que son ejecutadas por un computador o un microcontrolador, en una secuencia específica, para realizar una tarea. Los programas son escritos en diferentes tipos de lenguajes, tales como “C”, Fortran, Assembler, BASIC, programas visuales, entre otros.

3.1.5 Sensor.

Es un dispositivo de entrada usado para detectar o medir presencia física. Los ejemplos incluyen sensores que detectan luz, calor, temperatura, curvamiento y compuestos químicos (tales como monóxido de carbono).

3.1.6 Binario.

Es el sistema de numeración usado por todos los microcontroladores (así como los sistemas de computadoras). Normalmente usamos el sistema decimal (de 0 a 9). Los sistemas electrónicos digitales sólo trabajan (en los sistemas más básicos) con dos dígitos: 0 y 1.

3.1.7 Milisegundo.

Los sistemas de microcontroladores y computadoras, operan a velocidades muy altas. Como humanos, estamos acostumbrados a usar para mediciones de tiempo, el rango de segundos, o en el caso de competencias atléticas, décimas o centésimas de segundos. Un milisegundo es 1 / 1000 de segundo, es decir hay 1000 milisegundos en 1 segundo. Esto se ve como una pequeña cantidad de tiempo, pero es realmente bastante largo en el mundo de la microelectrónica de las computadoras.

3.1.8 Diagrama de Tiempo.

Las computadoras funcionan con una serie de pulsos, normalmente entre 0 y 5 voltios. Un diagrama de tiempo es simplemente una forma de visualizar los pulsos. Se "lee" un diagrama de tiempo de izquierda a derecha.

La lectura la podemos hacer por medio del osciloscopio, quien interpreta y nos despliega en pantalla los valores de las variaciones de voltaje, mediante la interpretación de ondas o líneas.

3.1.9 EEPROM.

Ésta es la sigla de 'Electrically Erasable, Programmable, Read Only Memory"(memoria sólo de lectura, eléctricamente borrable y programable). Aunque es un desarrollo sofisticado en la "industria de la memoria", es bastante simple de usar. Podemos grabar nuestros programas y datos en la EEPROM con comandos muy simples. Luego, cuando la alimentación es quitada, el programa y los datos son retenidos. ¿En qué se diferencia la EEPROM de los otros tipos de memoria de "estado sólido"? en que pueden ser muy fácilmente borradas ("automáticamente") y re-escritas, una y otra vez.

3.1.10 Microfaradio.

Una unidad de medida para la cantidad de "carga" que puede ser almacenada en un capacitor. Similar al valor de "Ohm" para los resistores, el microfaradio (para los capacitores), está disponible en un amplio rango de valores. 1 microfaradio es igual a 1/1.000.000 de un Faradio. A menor valor, menor capacidad de carga tiene el capacitor, lo que da como resultado una oscilación más rápida.

3.2 Evaluación de la tarjeta MC68HC11EVB.

La tarjeta MC68HC11EVB, es desarrollada por la empresa Motorota, base fundamental del desarrollo de la presente Tesis, la misma que tiene las siguientes características:

- Medios factibles para la compilación del código realizado por el usuario y la evaluación de los sistemas incorporados en la tarjeta como el microcontrolador MC68HC11.

- Ensamblado y desamblado de los programas en línea.

- Terminal para la conexión con la computadora para la carga o transferencia de datos.

- Un circuito para la evaluación del microcontrolador MC68HC11.

- Un circuito para la expansión del puerto a través del MC68HC24.

- Un Adaptador de Interfaz para Comunicación Asíncrona (ACIA), basada en el terminal del puerto de entrada / salida.

- Interfaz para Comunicación Serial (RS-232).

Como parte integral de la tarjeta, se encuentra el programa monitor llamado BUFFALO, el que sirve para demostrar las capacidades y características que posee el microcontrolador; es decir actúa como un sistema operativo propio de la tarjeta para poder interactuar entre la computadora (PC) y el microcontrolador.

El programa monitor, es almacenado en la memoria EPROM, la misma que no es parte del microcontrolador.

La tarjeta es diseñada para poder trabajar en ocho diferentes operaciones, tales como:

- El programa monitor BUFFALO, es utilizado para la compilación del código assembler creado por el usuario.

- Permite al usuario evaluar su código, empleando el circuito impreso de la tarjeta utilizando la memoria del microcontrolador MC68HC11.

- El control de la tarjeta, reside en el programa monitor que se encuentra en la EPROM.

- Permite la comunicación serial RS-232, entre el computador y la tarjeta.

- Permite la selección de diferentes tipos de velocidad para la comunicación serial, los mismos que varían en el rango de 300 a 9600 baudios, los que provienen de la Interfaz para Comunicación Asíncrona (ACIA).

- La tarjeta necesita de voltajes para su correcto funcionamiento tales como: +5V, -12V, +12V y GND (0V); éstos voltajes son compatibles con los que necesita la interfaz RS-232.

3.2.1 Descripción del programa monitor BUFFALO.

El programa se comunica por medio del MC6850 a través de la Interfaz para Comunicación Asíncrona (ACIA) y de la Interfaz de Comunicación Serial (SCI) que presenta el microcontrolador.

Como se explica anteriormente, éste programa se encuentra alojado en la memoria EPROM, donde el microcontrolador lo hace referencia desde las localidades de memoria $E000 hasta la $FFFF, lo que permite a los usuarios, seguir añadiendo las instrucciones mediante el lenguaje assembler, según sus requerimientos para el manejo de los diversos controles y acciones que se pueden realizar mediante el manejo del microcontrolador.

El módulo principal del programa monitor, incluye las partes requeridas para el manejo del mismo como lo son los diversos comandos; por lo tanto el módulo principal es el KERNEL del programa monitor BUFFALO, y consta de lo siguiente:

- Inicialización.
- Intérprete de comandos.

- Rutinas de entrada / salida.
- Subrutinas.
- Tabla de comandos.

- Inicialización. En esta parte contempla todos los códigos utilizados para la configuración inicial o reset; aquí las localidades de la memoria RAM interna son puestas en marcha al igual que los diversos canales de entrada / salida. El inicio del puerto de entrada / salida, se realiza a través de la ejecución del programa monitor BUFFALO, el cual es conectado a través de la Interfaz de Comunicación Serial (SCI) enlazada con la Interfaz para Comunicación Asíncrona (ACIA).

Al momento de realizarse la conexión con la tarjeta a través del BUFFALO, se deben ejecutar los comandos como:

- Configuración de la velocidad de comunicación. Por lo general la velocidad de comunicación de la tarjeta es de 9600 baudios, velocidad que debe ser puesta de igual forma en el computador.

- Configuración del puerto de comunicaciones. Escoger el puerto de Comunicación Serial de la Computadora, como lo es el COM1, COM2, entre otros; todo esto se realiza según las bondades de cada (PC) máquina o computador.

- Y por último el comando de CONEXIÓN, el mismo que dará las características de seteo como las explicadas anteriormente, a lo que se añadirá el PROMT del BUFFALO, bajo el que se realizarán la ejecución de los diversos comandos.

Dentro de las subrutinas tenemos:

- UPCASE. Si el caracter que se encuentra en el acumulador A, tiene caracteres en minúsculas, los convierte todos a mayúsculas.

- WCHEK. Verifica los caracteres que se encuentran en el acumulador A y retorna información para el bit de ZERO del código de registro para indicar si son caracteres como la coma, espacio, entre otros.

- DCHEK. Verifica los caracteres que se encuentran en el acumulador A y retorna información para el bit de ZERO, si el caracter está delimitado como por ejemplo el retorno del carry, entre otros.

- INIT. Inicialización de los dispositivos de entrada / salida.

- INPUT. Lectura de los dispositivos de entrada / salida.

- OUTPUT. Escritura de los dispositivos de entrada / salida.

- OUTLHLF / OUTRHLF. Convierte el contenido del acumulador A en ASCII y los envía por el puerto de salida.

- OUTA. Salida de los caracteres que se encuentran en el acumulador A en forma de código ASCII.

- OUT1BYT. Conversión del byte binario en dirección del registro indexado X a dos caracteres ASCII para ser enviados. Retorna las direcciones en el registro indexado X, indicado por el siguiente byte.

- OUT1BSP. Conversión del byte binario en dirección del registro indexado X a dos caracteres ASCII y en la salida es permitido que se lo haga con un espacio. Retorna la dirección del registro indexado X, indicado por el siguiente byte.

- OUT2BSP. Convierte los dos bytes binarios consecutivos iniciados en direcciones indexadas para el registro X, indicado por el siguiente byte.

- OUTCRLF. Salida ASCCI de retorno de carry permitido por el final de línea.

- OUTSTRG. Salida de un caracter tipo string o ASCII de los bytes indicados por las direcciones del registro indexado X, bajo los caracteres que se encuentran en el final de la transmisión.

- INCHAR. Entrada de caracteres ASCII al acumulador A. ésta rutina tiene lazos para la recepción de caracteres que están actualmente siendo recibidos.

- VECINIT. Es utilizado durante la inicialización del vector de interrupción que se encuentra en el área de la memoria RAM; ésta rutina hace referencia a la dirección $B600 del programa monitor, que nos es más que las localidades de la memoria RAM adicional que se le pone a la tarjeta, para grabar datos o código.

Para el desarrollo de la presente Tesis, se controlarán: la activación de la iluminación, la activación de las válvulas para el riego, y el tiempo para la medición de los valores de temperatura, con la finalidad de ayudar a la toma de decisiones para la obtención de un producto de calidad, con el uso de las respectivas técnicas, métodos y procedimientos, y con ayuda de la automatización de procesos para la optimización de recursos.

3.3 Instrucciones de Operación.

La tarjeta contiene un switch, que cumple con las funciones del reset; éste switch es pulsado momentáneamente para permitir que la tarjeta empiece a trabajar desde un estado conocido.

Dentro de las limitaciones que posee, debemos tener mucho cuidado y darnos cuenta de que el programa ensamblador no sea borrado de las localidades de memoria EEPROM.

A las configuraciones de la tarjeta se pueden accesar mediante el comando CONFIG que configura el registro ROMON, donde si éste es borrado, deshabilita la memoria ROM interna del microcontrolador, lo que no permitirá que el programa monitor BUFFALO, pueda mantener el control sobre los dispositivos de la tarjeta y sus operaciones. La velocidad de transmisión puede ser configurada para 9600 baudios, utilizando los 2 MHz que posee el bus del reloj externo; ésta configuración de velocidad, puede ser cambiada mediante software a través de la reprogramación del registro BAUD en la subrutina ONSCI del programa monitor BUFFALO.

El programa monitor utiliza las localidades de memoria RAM desde la $0036 hasta la $00ff. El registro de control está localizado entre las direcciones $1000 y $103F.

Dentro de las bondades de la tarjeta, es que le permite al usuario evaluar todas sus características por medio del programa monitor BÚFALO.

3.4 Instrucciones del Kermit

ASM. Es el comando ensamblador o desamblador, que se encuentra interactuando con el editor de assembler. Cada línea de comando es convertida en el propio lenguaje de máquina y es guardado en memoria previa a la sobre escritura de los datos línea por línea. Permite convertir todos los códigos del lenguaje assembler, para una mejor comprensión del usuario.

Las reglas del assembler son las siguientes:

- Todos los valores numéricos son asumidos como valores en base hexadecimal.

- Los operandos deben ser separados por uno o más espacios como por ejemplo con un TAB.

- Ningún caracter después de que sea validado y asociado a un operando, son asumidos como comentarios y peor aún ignorados.

Los modos de direccionamiento son los siguientes:

- Direccionamiento inmediato.

  La instrucción contiene el dato al que hacemos referencia por lo cual no tenemos que acceder a la memoria. Este dato puede ser de 1 ó 2 bytes y debe ser precedido por el símbolo # (almohadilla, sostenido).

  Ejemplo:

  - LDAA #01

    Carga en el acumulador A el valor 01

- Direccionamiento Extendido.

  En este caso tenemos que buscar el dato en una dirección de memoria que se obtiene de la instrucción. La dirección de memoria ocupa 2 bytes y puede tomar valores entre $0000 (0 en decimal) y $FFFF (65535 en decimal).

Ejemplo:

- LDAA $FA0E

  Carga en el acumulador A el valor almacenado en la posición de memoria $FA0E (el contenido de la dirección $FA0E).

❖ Direccionamiento Directo.

Igual que el modo anterior (direccionamiento extendido) salvo que utiliza direcciones comprendidas entre $00 y $FF (256 bytes de memoria). Este modo tiene como ventaja que sólo necesita 1 byte para determinar la dirección del dato.

Ejemplo:

- LDAA $0E

  Carga en el acumulador A el valor almacenado en la posición de memoria $0E (el contenido de la dirección $0E).

❖ Direccionamiento Indexado.

Este modo de direccionamiento es utilizado para acceder a tablas en la memoria. Para obtener la dirección de memoria donde está almacenado el dato se toma la dirección del registro índice (X o Y) y se le suma un desplazamiento de 8 bits.

Ejemplo:

- LDAB 5,X

  Carga en el acumulador B el valor almacenado en la posición de memoria especificada por X más el desplazamiento 5.

❖ Direccionamiento Relativo.

Este modo de direccionamiento se utiliza sólo para las instrucciones de bifurcación. Sirve para indicar a la CPU que efectúe un salto de cierto número de bytes hacia delante o hacia detrás. Este desplazamiento tiene signo y es de un byte por lo que las bifurcaciones sólo se pueden realizar de 128 bytes hacia detrás ó 127 bytes hacia delante.

No tienes que especificar explícitamente la dirección de salto pues de esto se encarga automáticamente el ensamblador. Sin embargo has de tener en cuenta que sólo se pueden realizar saltos con instrucciones BR (Branch) hacia direcciones de memoria que estén a menos de 128 bytes por debajo y a menos de 127 bytes por arriba. En caso de no respetar este rango el ensamblador deberá dar un mensaje de error.

Ejemplo:

- *correcto*:

```
bucle   ...             ;dirección 0
        ...
        ...
        BE bucle        ;dirección 10 (bytes)
```

- *incorrecto*:

```
bucle   ...             ;dirección 0
        ...
        ...
        BE bucle        ;dirección 255 (bytes)
```

❖ Direccionamiento Inherente.

Los operandos no se encuentran en memoria sino en registros. Por el código de la instrucción la CPU sabe de qué registros se trata.

Ejemplo:

- INCA

  Incrementa el valor del acumulador A en una unidad.

- INX

  Incrementa el valor del registro índice X en una unidad.

BF. Block Fill. Éste comando permite al usuario repetir un byte específico en todas partes, determinando los rangos de memoria por parte del usuario. Si la dirección de memoria a la que se está haciendo referencia es incorrecta, aparecerá un mensaje de error como el siguiente "rom-xxxx".

BR. Breakpoint Set. Éste comando activa las direcciones en la tabla de direcciones del breakpoint. Pueden existir un máximo de cuatro breakpopints, los que pueden ser activados.

3.4.1 Tabla de comandos BR[14]

FORMATO DE LOS COMANDOS	DESCRIPCIÓN
BR	Despliega todos los puntos de ruptura actuales
BR<addres>	Asigna puntos de ruptura
BR <addr1> <addr2>…..	Asigna varios puntos de ruptura
BR -	Remueve todos los puntos de ruptura
BR - <addr1> <addr2>….	Remueve los puntos de <addr1> y agrega los de <addr2>
BR <aadr1> - <addr2>…	Agrega los puntos de <addr1>, borra todas las entradas y agrega los puntos de <addr2>

[14] **Fuente:** MOTOROLA LITERATURE. Evaluation Borrad M68HC11EVB. User's Manual. Motorola Inc Publication. Europa. Primera Edición. 1986. Pp: 4-9.

BR <addr1> - <addr2>…	Agrega los puntos de <addr1> y remueve los puntos de <addr2>

BULK. Bulk. El comando BULK, permite al usuario borrar todas las localidades de la EEPROM. El retraso del lazo es construido, de tal forma que el tiempo de borrado está alrededor de los 10 mili segundos, cuando el reloj se encuentra a una rapidez de 2 MHz.

BULKALL. El comando BULKALL, permite al usuario borrar todas las localidades de la EEPROM, incluyendo el registro de configuración (CONFIG), ubicado en la localidad $103F. El lazo de retardo es construido en tal forma que el tiempo de borrado es alrededor de 10 mili segundos cuando el reloj trabaja a una rapidez de 2 MHz.

CALL. Call. El comando CALL, permite al usuario ejecutar las subrutinas del programa de usuario. La ejecución inicia cuando el contador de las direcciones de localidades del programa actual (PC), se encuentran bajo el inicio de las direcciones especificadas. Dos bytes extras son puestos sobre la pila antes de que retorne una interrupción (RTI) emitida por el primer retorno de la subrutina (RTS), encontrada de un retorno de control del programa monitor.

G. Go. El comando G, permite al usuario iniciar la ejecución del programa del usuario. El usuario opcionalmente puede especificar una dirección inicial, donde comienza la ejecución. La ejecución del programa actual inicia con el conteo de las localidades de dirección (PC), bajo una dirección inicial especificada. La ejecución del programa

continúa bajo el encuentro de un punto de interrupción o al pulsar el botón reset de la tarjeta.

HELP. Help. El comando HELP permite al usuario manipular la información disponible en la tarjeta a través de la ejecución de los diversos comandos.

LOAD. Load. El comando LOAD permite al usuario descargar los datos que se tiene en el computador hacia la memoria que se encuentra en la tarjeta.

MD. Memory Display. El comando MD, permite al usuario seleccionar un bloque de memoria y presentar los datos que se encuentra grabados en dichas localidades; es conveniente dar la dirección de inicio desde la que se quiere desplegar los datos, aquí aparecerán los datos de la dirección seleccionada más nueve líneas de 16 bytes, las mismas que son las subsecuentes a la escogida por el usuario.

MM. Memory Modify. El comando MM, permite al usuario examinar o modificar el contenido de memoria, mediante la selección de direcciones realizadas por el usuario.

MOVE. Move. El comando MOVE, permite al usuario copiar, mover los datos almacenados en la memoria hacia una nueva localidad. Si el destino no es especificado, el bloque de datos correspondiente a la dirección de inicio y fin, a penas podrán ser desplazados un Byte. Mediante la utilización del comando MOVE, las localidades de la EEPROM podrán ser llamadas desde el código del programa.

P. Proceed / Continue. Éste comando es utilizado para proceder o continuar con la ejecución de un programa sin tener que remover los puntos de ruptura asignados. Éste comando es utilizado como una desviación de los puntos de ruptura asignados en la ejecución del programa mediante el comando G.

RM. Register Modify. El comando RM, es utilizado para modificar el Contador de Programa (P), el registro indexado Y (Y), el registro indexado X (X), el acumulador a (A), el acumulador B (B), el acumulador C (C) y el indicador de pilar (S) contenido en el registro.

T. Trace. El comando T, permite al usuario ejecutar el programa monitor instrucción por instrucción en su modo más elemental. El usuario puede ejecutar de modo opcional varias instrucciones a tiempo por la entrada de valores a ser contados. La ejecución inicia con la llamada al Contador de Programa (PC). El Contador de Programa (PC) presenta los eventos de mensaje o la siguiente instrucción que va a ser ejecutada. El comando TRACE opera por la configuración de la interrupción OC5, que se encuentra fuera del primer ciclo de reloj o el primer código sacado.

TM. Transparent Mode. El comando TM, conecta el puerto de la tarjeta con el del computador, el que permite la conexión directa entre el terminal de la tarjeta y el computador. Todas las entradas o salidas entre los puertos, son ignoradas por la tarjeta bajo la salida del caracter que es enviado desde la terminal o PC.

VERIFY. Verify. El comando VERIFY, es similar al comando LOAD, excepto que las instrucciones del comando VERIFY de la tarjeta, son comparadas con las descargas de datos para ser guardados en memoria.

3.5 Descripción del Hardware contenido en la Tarjeta M68HC11EVB.

El conjunto de evaluaciones y la puesta a punto de los controles provistos en la tarjeta mediante el programa monitor, residen en la EPROM que se comunica a través de las terminales que posee. La interfaz del sistema proviene de los dispositivos del microcontrolador; la interfaz de Comunicación Serial RS – 232, mediante los puertos de entrada / salida, provienen de la comunicación y transferencia de operaciones que se realizan entre la tarjeta y el puerto de la computadora.

3.5.1 El Microcontrolador.

El microcontrolador M68HC11A1, conocido dentro de la tarjeta con la codificación U10, opera en modo extendido. Este opera con un voltaje de 5 Voltios, aplicados al microordenador a través de los pines MODA y MODB.

El registro de configuración del microordenador es programado cada vez que el bit ROMON es borrado por medio de las operaciones que posee la tarjeta; cuando éste bit es borrado, la memoria ROM es deshabilitada, dando lugar a que los espacios de memoria comiencen a ser accesados de forma externa;

permitiendo así que en las localidades de memoria desde la $E000 hasta la $HFFF, sea cargado el programa monitor BUFFALO en la memoria EPROM.

El programa monitor utiliza las localidades de memoria RAM desde la $0036 hasta la $00FF; el Registro de Control se encuentra ubicado desde la dirección $1000 hasta la $103F.

3.5.2 La unidad de reemplazo del puerto.

Permite a la tarjeta trabajar en modo extendido multiplexado. En el microcontrolador MC68HC24, conocido dentro de la tarjeta con el código U1, es utilizado para reemplazar a los puertos de entrada / salida del microordenador como son los puertos A y C, incluyendo las líneas de control STRA y STRB, ocupadas en el modo de operación simple.

Para que se dé la expansión del puerto de comunicaciones, se utilizan los pines del conector P1 de la tarjeta que consta de 60 pines para tal efecto.

3.5.3 Memoria.

El mapa de memoria que posee la tarjeta es un mapa sencillo. La RAM del usuario tiene diferentes direcciones de localidades que las del microordenador. Cualquier código puesto a punto en la memoria RAM que no se encuentre, éste requerirá de una modificación antes de empezar a ser transferida a la EPROM y ejecutada de forma inmediata por el programa monitor.

El acceso a las localidades de memoria, se encuentra en el orden de los 250 nanosegundos aproximadamente, los cuales corresponden a la frecuencia con la que se encuentra trabajando el reloj que es de 2.1 MHz.

3.5.4 Decodificación y Demultiplexación de direcciones.

La decodificación de las direcciones, se realizan por medio del dispositivo MC74HC138, conocido con el código U6 en la tarjeta y los bloques de segmentos de 8K Bytes. Las direcciones de orden menor y las líneas de datos son demultiplexadas mediante el dispositivo MC74HC373, conocido con el código U2 de la tarjeta, a demás que ayuda para la comunicación con las memorias ROM, RAM y ACIA. El microordenador utiliza las entradas multiplexadas en forma directa desde el microcontrolador.

En la figura Nº 9, se indican cada uno de los elementos constitutivos respecto al hardware que presenta la tarjeta M68HC11EVB, utilizada para el desarrollo de la presente Tesis.

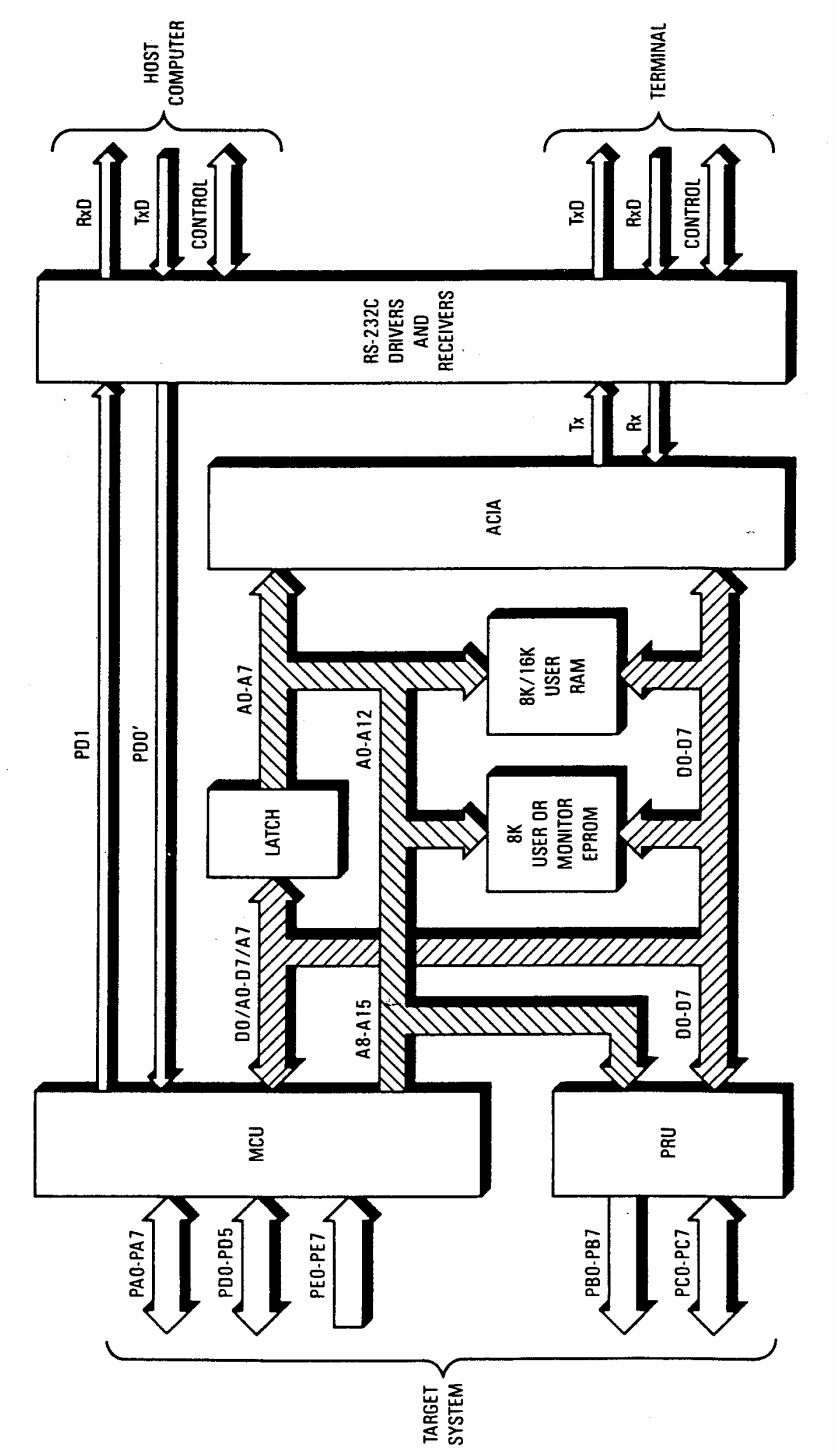


Figura Nº 9. Diagrama de Bloque de la Tarjeta EVB[15].

[15] **Figura Nº 9. Fuente:** MOTOROLA LITERATURE. Evaluation Borrad M68HC11EVB. User's Manual. Motorola Inc Publication. Europa. Primera Edición. 1986. Pp: 5-2.

3.6 Mapa de memorias constitutivas en la tarjeta M68HC11EVB

PARTES DE LA MEMORIA	DIRECCIONES DE LA MEMORIA
MEMORIA RAM INTERNA (Reservada para el microcontrolador)	$0000 - $00FF
NO UTILIZADO	$0100 - $0FFF
MICROPROCESADOR REGISTRO DE DESCIFRADO	$1000 - $17FF
NO UTILIZADA	$1800 - $3FFF
DESCIFRADO DEL FLIP FLOP	$4000 - $5FFF
8K CORRESPONDIENTES A RAM OPCIONAL	$6000 - $7FFF
NO UTILIZADO	$8000 - $97FF
TERMINAL DE LA ACIA	$9800 - $9FFF
NO UTILIZADO	$A000 - $B5FF
RAM ADICIONAL	$B600 - $B7FF
NO UTILIZADO	$B800 - $BFFF
RAM DE USUARIO	$C000 - $DFFF
PROGRAMA MONITOR	$E000 - $HFFF

Diagrama de Mapa de Memoria de la Tarjeta EVB[16].

[16] **Fuente:** MOTOROLA LITERATURE. Evaluation Borrad M68HC11EVB. User's Manual. Motorola Inc Publication. Europa. Primera Edición. 1986. Pp: 5-3.

Es preciso hacer énfasis que para poder utilizar la tarjeta M68HC11EVB, tuvimos que realizar modificaciones en el programa monitor (programa en assembler) contenido en la EPROM de la tarjeta, que va desde las direcciones de memoria $E000 hasta la $HFFF, en vista a que se hizo indispensable la utilización de la memoria RAM interna adicional que va desde las localidades $B600 hasta la $B7FF, espacio utilizado para el almacenamiento del programa principal realizado en código assembler para el desarrollo de la presente Tesis.

3.6.1 Interfaz del Circuito de Comunicación Serial.

La tarjeta utiliza el dispositivo ACIA conocido con el código U9, para realizar la comunicación serial mediante sus puertos de entrada / salida, donde la velocidad de transferencia de datos puede ser configurada mediante el jumper J5; las velocidades varían desde los 300 baudios hasta los 9600 baudios. Éste es el puerto P2.

Las entradas y salidas utilizadas para el puerto del computador, tienen para el efecto de la descarga de datos el programa monitor BUFFALO que se lo realiza a través de la ejecución de sus comandos.

3.7 Diseño del cable de comunicación serial.

Para construir el cable de comunicación serial, es necesario tener 2 conectores, uno DB 9 hembra para conectarle al PC y un DB 25 macho para conectarle al terminal de entrada / salida de la tarjeta (P2); adicionalmente necesitamos cable UTP categoría cinco.

Se conoce que la comunicación serial se realiza a través de 3 hilos (cables) siendo éstos: Transmisión, Recepción y Tierra.

A continuación, detallamos como debe construirse (soldarse) el cable para la comunicación serial entre la interfaz DB 9 y DB 25.

Conector DB 9 hembra:

Conector a ser instalado en el terminal COM1 / COM2 de la computadora, cuenta con nueve pines distribuidos así:

Pin 2 Recepción.

Pin 3 Transmisión.

Pin 5 Conexión a tierra (GND)

Los pines: 1, 4, 6 y 8 deben cortocircuitarse.

Figura N° 10. Conector DB9 Hembra[17].

[17] **Fuente:** Tomado de la dirección electrónica: www.microaxial.com.ar/Acoplador_RS232.html

Conector DB 25 macho:

Conector a ser instalado en el terminal P2 correspondiente a la tarjeta, el mismo que cuenta con 25 pines distribuidos así:

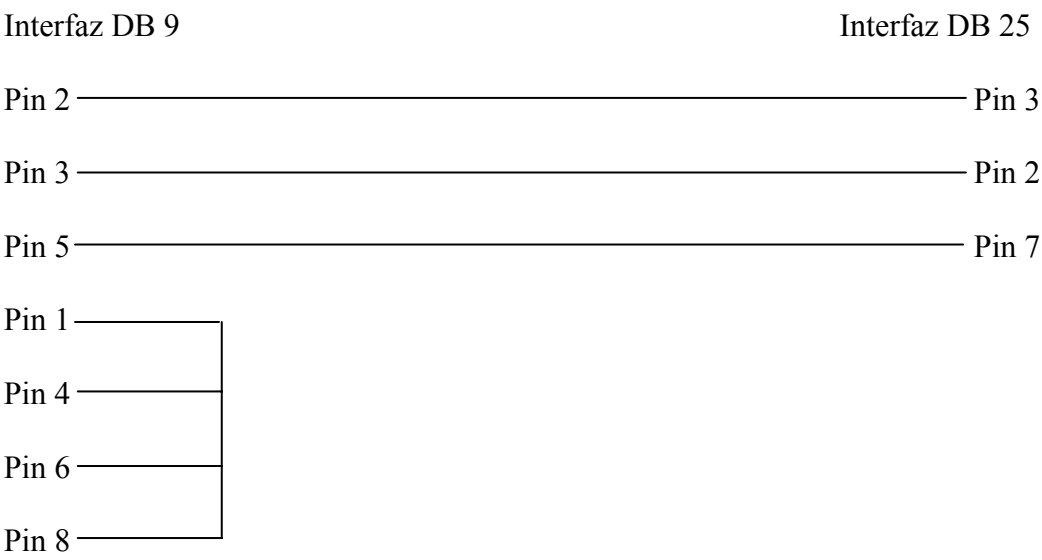
Pin 2 Transmisión

Pin 3 Recepción

Pin 7 GND

Figura N° 11. Conector DB 25 Macho[18].

3.7.1 Conexión de los cables:



[18] **Fuente:** Tomado de la dirección electrónica: www.microaxial.com.ar/Acoplador_RS232.html

3.8 Pasos para ingresar al BUFFALO.

1. Ejecutar el programa Kermit, al hacerlo aparecerá el prompt. Figura N° 12.

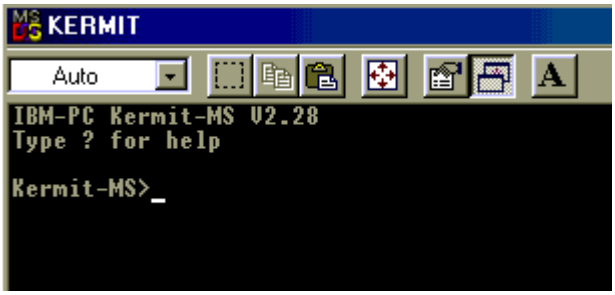


Figura N° 12. Inicio Kermit.

2. Dentro del prompt del Kermit, setear la velocidad, mediante el comando SET BAUD. Ej:

   >SET BAUD 9600

   Figura N° 13.

3. Dentro del prompt del Kermit, setear el puerto de comunicaciones mediante el comando SET PORT. Ej:

   >SET PORT COM1.

   Figura N° 13.

4. Dentro del prompt del Kermit, conectarse al programa monitor BUFFALO, mediante el comando CONNECT. Ej:

   >CONNECT

   Figura N° 13.

Figura N° 13. Comando SET.

5. Pulse el botón de reset de la tarjeta y recibirá una respuesta del programa monitor.

6. A continuación de un enter desde teclado para ingresar al prompt del Búfalo.

   >_

   Ahora podemos ejecutar cualquier comando del Buffalo.

7. Para salir, ejecute el comando EXIT, dentro del prompt del Búfalo y presione la tecla enter.

   >_EXIT

3.9 Pasos para ensamblar un programa.

1. Escribir el programa, bajo cualquier editor de texto, por ejemplo Bloc de Notas, guardando las normas que rige al assembler como mantener la tabulación al momento de escribir cada una de las sentencias, etiquetas, etc.

2. Una vez concluido el código o programa en assembler, se debe bautizarle con un nombre al archivo y la extensión deberá ser **.ASM**, para indicar que pertenece al assembler. Ej:

   main.ASM

   Si el Bloc de Notas no me permite cambiar de extensión, lo debemos hacer utilizando el comando EDIT de Windows.

3. Abrir el programa Kermit y ejecutar el comando RUN AS11.EXE. Ej:

   >RUN AS11.EXE main.ASM

   Si el programa no tiene ningún problema en la compilación, aparecerá nuevamente el prompt del Kermit, caso contrario se indicará que el código contiene errores.

   Figura N° 14.

   El programa AS11.EXE, es el compilador de assembler.

   El archivo se grabará con el siguiente nombre: **main.S19**

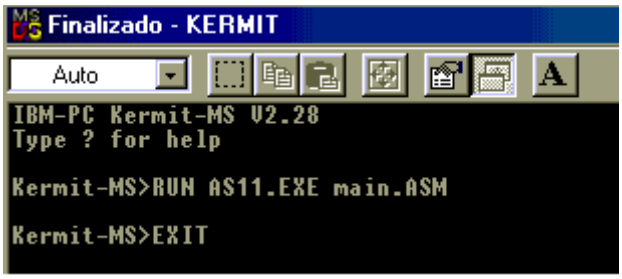


Figura N° 14. Ensamblar Programa en Assembler.

3.10 Pasos para enviar un programa desde la máquina hacia el microcontrolador MC68HC11A8.

1. Conectarse con la tarjeta mediante los pasos anteriores.

2. Cuando ya se encuentre dentro del prompt del Buffalo, debo ejecutar el comando LOAD T. Ej:

   >LOAD T

3. A continuación, debe pulsar de forma simultánea las teclas Ctrl +] + C, y aparecerá el prompt del Kermit. Ej:

   Kermit-MS>_

4. En el prompt del Kermit, se debe ejecutar el comando PUSH. EJ:

   Kermit-MS>PUSH

   A continuación aparecerá: Microsoft(R) Windows 98

   (C) Copyright Microsoft Corp 1981-1999

   C:\Kermit>

5. Aquí deberá ejecutar el comando TYPE. Ej:

   C:\Kermit>TYPE main.S19 > COM1

Aquí se realiza el paso del programa **main** al microcontrolador; no tendrá respuesta unos instantes, esto dependerá del tamaño de código que se esté transmitiendo.

6. Luego de concluida la transferencia del programa, debemos ejecutar el comando EXIT. Ej:

   C:\Kermit>EXIT.

   Aquí aparecerá nuevamente el prompt del Kermit. Ej:

   Kermit-MS>

7. Luego deberá ejecutar el comando CONNECT. Ej:

   Kermit-MS>CONNECT

8. En éstos momentos aparecerá el prompt del Buffalo sin ninguna respuesta, a lo que debemos pulsar de forma continua las teclas Ctrl +] + C. Al hacer esto, regresaremos al prompt del Kermit.

9. Se deberá ejecutar el comando EXIT en el prompt del Kermit para salir y cerrar éste programa. Ej:

   Kermit-MS>EXIT.

   Nota:

   No es necesario escribir los comandos o instrucciones con letras mayúsculas al igual que el nombre de los programas.

CAPÍTULO IV

4 INTERFAZ DE CONTROL

4.1 Análisis de requerimientos.

En la entrevista que mantuvimos con el Ingeniero Agrónomo Miguel Chávez, responsable de la Plantación (PYGANFLOR S.A), manifestó que actualmente cuenta con equipos proporcionados por ISRARIEGO, los que le ayudan a controlar el riego, factor indispensable para el correcto desarrollo de las plantas.

El riego, se realiza a través de la activación de válvulas que permiten el paso del flujo de agua para el cultivo; para tal efecto, es muy importante la experiencia que tenga la persona responsable, ya que es la más indicada para ejecutar y aplicar los diversos métodos, acordes a las condiciones climáticas y del suelo.

Figura N° 15. Válvula

Adicionalmente acotó que para la producción del Lycopersicum Sculentum (tomate riñón) bajo invernadero, es importante mantener un control sobre el riego, el que se da por medio de tiempos y empleando la técnica de riego por Aspersión le ha dado mayor y mejores resultados.

Figura N° 16. Riego por Aspersión.

Otro de los factores que influyen en el proceso de cultivo es el control de la temperatura, elemento ideal para establecer una temperatura promedio dentro del invernadero y así ayudar a que el producto se desarrolle en las mejores condiciones mediante la activación de ventiladores o la activación de la iluminación, de tal forma que en combinación con el riego y los fertilizantes, se asegure un producto de calidad; la Hacienda no emplea equipamiento alguno para las producción del Lycopersicum Sculentum.

Además de los factores mencionados también inciden en la producción el control de la electroconductividad y la medición del PH del suelo.

Dentro del riego por aspersión, se utilizan mangueras de 1 cm. de diámetro aproximadamente en la que tiene orificios localizados a una distancia de 20 cm.,

donde cada uno de ellos contienen dispositivos especiales que aseguran un riego uniforme con la misma presión y cantidad desde el punto más cercano a la válvula hasta el punto más lejano.

La longitud de la manguera depende del tamaño de las camas con las que se cuente y el tiempo de riego depende de la fase en la que se encuentre el producto; generalmente se la ha dividido en 4 fases: Siembra, Crecimiento, Florecimiento y Cosecha, cada una de éstas etapas tiene su tiempo de riego, ya que al momento de sembrar, la planta necesita de mayor cantidad de agua y al momento de la cosecha la cantidad es menor.

Figura N° 17. Invernadero de Tomates.

Como se sabe, esta tecnología que ayuda a la producción y mejor explotación del suelo es prácticamente nueva en el país, motivo por el que se van realizando modificaciones a la parte de hardware y software, con la finalidad de acoplarle a las necesidades de la producción; haciendo una analogía con el desarrollo del PC, nos encontramos en sus inicios donde no existía interfaz gráfica y

utilizábamos como sistema operativo al tan conocido DOS que en la actualidad ha sido reemplazado por el famoso Windows, Unix, Linux etc.; la Plantación para su producción cuenta con 60 válvulas las mismas que deben ser programadas una a una, donde la zona de aplicación llega hasta las 10 hectáreas por válvula, haciendo que la programación por válvula dure una semana (7 días); como alternativa de solución presentamos el manejo de una interfaz gráfica, amigable y acoplable a las necesidades del usuario, dependiendo de la forma como desea controlar, permitiéndole realizar programaciones diarias si el caso lo amerita.

Una de las mayores bondades que presenta el sistema propuesto en la presente Tesis, es la fácil adaptación para cualquier tipo de cultivo, cuenta con programaciones manuales o automáticas, es acoplable para la recepción de hasta 8 señales diferentes dentro de las que podemos tener: la electroconductividad, el PH, la velocidad del viento, temperatura, etc.; facilidades que nos presenta el conversor análogo / digital incluido en la tarjeta, y para añadir un nuevo control en el sistema es necesario hacer pequeñas modificaciones en el programa principal que se ha grabado en la memoria del microcontrolador y adjuntar a la tarjeta diseñada el componente necesario para el efecto del nuevo control, es posible realizar aquello porque las señales se encuentran estandarizadas entre los 4 y 20 miliamperios que pueden ser traducidas a señales de voltaje entre 0 y 5 voltios, como es el caso de la medición de temperatura.

La práctica dice que: *"Mientras más elementos de juicio se tengan, podemos sacar mejores conclusiones y tomar decisiones adecuadas"*.

El sistema propuesto en la presente Tesis, cuenta con la visión de poder expandirlo por toda la Plantación, en vista a que la Plantación está dedicada al cultivo de flores como la Ghypsophilia, producto de exportación y otras variedades.

4.2 Tarjeta para simulación de medición de temperatura, activación de bombas para riego y activación de iluminación.

Para el desarrollo de la presente tarjeta, se utilizaron los siguientes elementos:

- 1 placa perforada 10 x 15, cm.
- 3 zócalos de 8 pines.
- 3 zócalos de 10 pines.
- 1 resistencia de 160 Ω.
- 4 resistencias de 470 Ω.
- 4 resistencias de 1 KΩ.
- 2 diodos.
- 4 transistores 2N3904.
- 1 Amplificador operacional LM324N.
- 1 Decodificador / Demultiplexador DM74LS138N.
- 1 Inversor DM74LS04N.
- 1 ULN2803A.
- 1 potenciómetro multivuelta de 10 KΩ.
- 2 relés de 6 voltios.

- 4 leds.

4.3 Descripción de los elementos.

- **Placa perforada 10 x 15, cm.** Placa utilizada para el desarrollo del presente trabajo.

- **Amplificador operacional LM324N.** Utilizado para acoplar las señales entre 0 y 5 voltios que entrega el potenciómetro multivuelta de 10 KΩ, el mismo que simulará los diversos valores de temperatura que se pueden obtener a través de un divisor de tensión; como se trabaja con la escala de grados Celsius, los valores están entre 0 y 100 grados centígrados, obviamente el potenciómetro nos entregará señales que serán leídas por el microcontrolador, que serán entendidas en el rango hexadecimal de 00 a FF.

- **Decodificador / Demultiplexador DM74LS138N.** A éste integrado se ingresarán cuatro señales, las mismas que servirán para habilitar cualesquiera de las señales Y_0, Y_1, Y_2, Y_3, señales que se utilizan para habilitar de manera independiente cada uno de los relés y leds de la tarjeta.

- **Inversor DM74LS04N.** Invierte la señal ingresada, con la finalidad de proceder a habilitar cada uno de los cuatro leds que tenemos en la tarjeta, siendo éstos: el

led amarillo que representa al relé 1 (iluminación), el led verde que representa al relé 2 (ventilador), el led rojo (válvula 1) o el led anaranjado (válvula 2).

- **Potenciómetro multivuelta de 10 KΩ.** Es el dispositivo que simulará los diversos valores de temperatura comprendidos de 0 a 5 voltios que transformados a la escala Celsius es de 0 a 100 grados centígrados y sus valores en base hexadecimal son: 00 a FF.

- **Relés de 6 voltios.** Estos relés, representarán la iluminación de forma independiente, con los que se podrán activar un contactor que controlará un número de lámparas, simulando así la iluminación de cada área del invernadero. Cada relé estará representado por los leds: amarillo y verde respectivamente.

- **Led.** Es un diodo, que al momento de ser polarizado directamente, emite luz visible. Los LED usan muy poca energía para su funcionamiento.

  Los 2 leds representarán de forma independiente la activación de cada bomba para el riego a efectuarse dentro del invernadero. Para tal efecto se los reconocerá por su color: rojo y anaranjado.

La finalidad del circuito, es la simulación de datos y con ello probar las bondades del microcontrolador MC68HC11A8 de la familia Motorola, objeto de la Tesis, ya que permitirá mantener un control sobre la activación de las diversas bombas empleadas para el riego, iluminación entre otras; de igual forma poder realizar lecturas de

temperatura que se puede tener dentro del cultivo del **Lycopersicum Sculentum** (Tomate Riñón) para tener un histórico de datos sobre la producción del tomate, poder establecer el método más adecuado y de mayor productividad y, brindar un producto de calidad a los consumidores.

4.4 Diseño de los circuitos de Interfaz.

4.4.1 Circuito para la simulación de medición de temperatura.

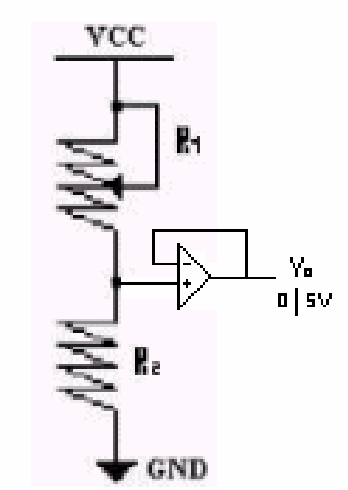


Figura N° 18. Potenciómetro multivuelta de 10 KΩ.

Se requiere tener una variación de voltaje, comprendido entre los valores de 0 a 5V, que equivale a un rango de temperatura entre 0- 100 grados centígrados. Para tal efecto utilizamos un divisor de tensión.

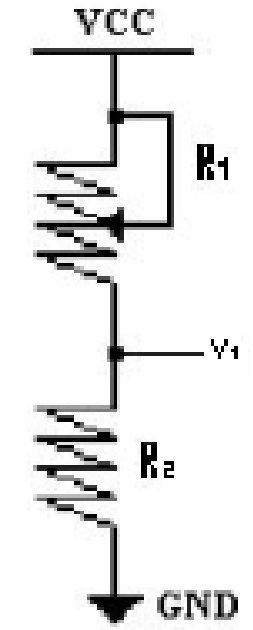


Figura N° 19. Circuito para lectura de valores de temperatura.

$$V_1 = VCC * \frac{R_2}{R_1 + R_2}$$

$$V_1 = 5V * \frac{160\Omega}{160\Omega + R_1}$$

Si R1 = 0Ω, el potenciómetro se encuentra cortocircuitado, tendremos:

$$V_1 = 5V * \frac{160\Omega}{160\Omega}$$

$$V_1 = 5V$$

Si R1 = 10KΩ, que es el valor máximo alcanzado por el potenciómetro, tendremos:

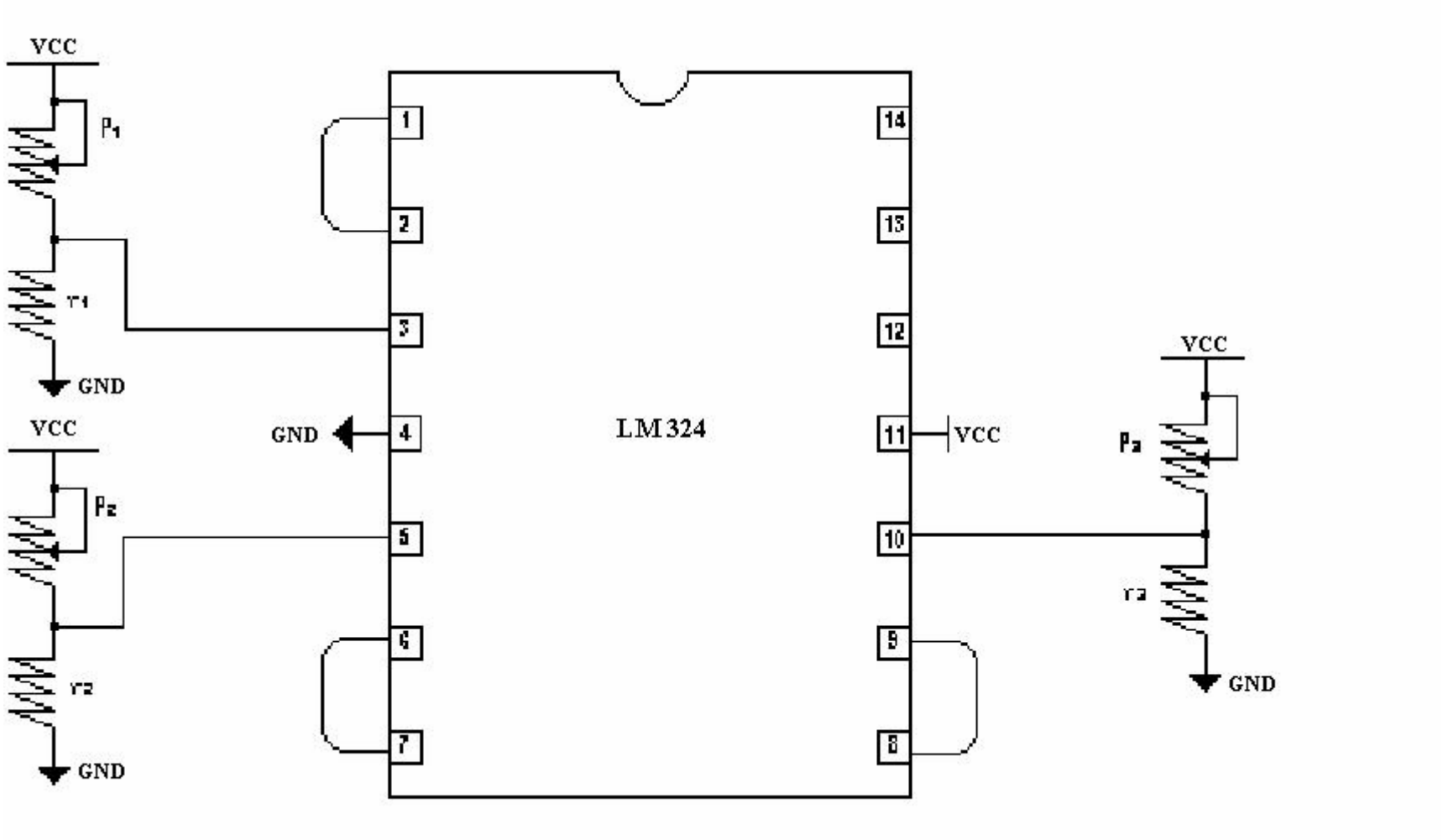
$$V_1 = 5V * \frac{160\Omega}{160\Omega + 10000\Omega}$$

$$V_1 = 0.0787V$$

Es el valor mínimo de voltaje que se obtiene. Éste valor no influye en el rango indicado, ya que la temperatura que se tiene dentro de un invernadero, nunca alcanza una temperatura de cero grados centígrados.

La configuración del circuito para la medición de temperatura, utiliza un seguidor de emisor realizada en base a un amplificador operacional (1/4 LM324), que sirve para desacoplar el circuito de control y los de potencia (los que actúan directamente sobre las válvulas de riego), por la alta impedancia que presenta la entrada positiva del amplificador operacional.

4.4.1.1 Circuito de manejo de potenciómetros.



4.4.2 Cálculos para manejo de relés.

Este circuito simula un relé mediante el uso de un led, que se enciende cuando el relé está activado, y el led está apagado cuando el relé está desactivado.

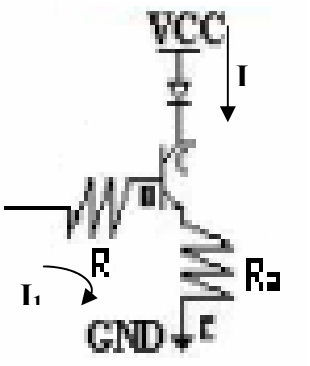


Figura N° 20. Circuito para activación de válvulas.

En el circuito, se utiliza un transistor que trabaja en corte y saturación, (ON / OFF), simulando el trabajo de un switch que permita activar o desactivar dispositivos.

Cuando un transistor trabaja en saturación, el voltaje entre Colector y Emisor (Vce) es 0.2 V.

Para activar un led es necesario que circule por éste, una corriente (**I**) entre 5 y 10 mA, para el diseño se asume un valor de **10 mA.** Por la base se asume que deberá circular una corriente ($\mathbf{I_1}$) de **3 mA**, la cual cumple la condición de diseño que $\mathbf{I_1 << I}$.

$$I = \frac{Vcc - 0.6V - 0.2V}{R_a}$$

$$R_a = \frac{5V - 0.6V - 0.2V}{10mA}$$

$$R_a = \frac{4.2V}{10mA}$$

$$R_a = 420\Omega$$

Como no es un valor de resistencia estándar, se emplea la de 470 Ω

La corriente que circula por el circuito, es la necesaria para poder encender un led, su cálculo es:

$$I = \frac{Vcc - 0.6V - 0.2V}{R_a}$$

$$I = \frac{5V - 0.6V - 0.2V}{470\Omega}$$

$$I = \frac{4.2V}{470\Omega}$$

$$I = 8.9mA$$

4.4.3 Circuito para activar o desactivar un relé.

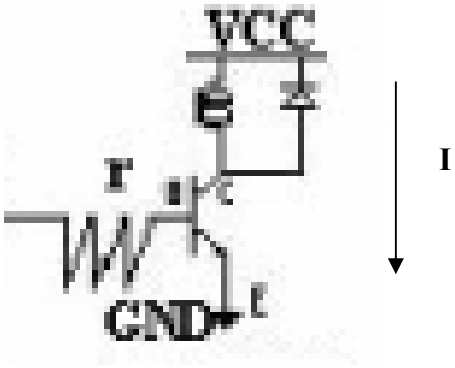


Figura N° 21. Bobina del relé.

El relé tiene una resistencia de 150 Ω (medida experimentalmente).

La corriente necesaria para activar el relé es en promedio de 40 mA (dato del fabricante).

$$I = \frac{Vcc}{R.bobina}$$

$$I = \frac{5V}{150\Omega}$$

$$I = 33.33mA$$

La cantidad de corriente que circula por el relé, es la suficiente para poder activarlo, lo cual se comprobó experimentalmente.

El diodo se usa para cuando la bobina se desactiva, el transistor entra en la zona de corte. Dado que la bobina es un dispositivo que almacena energía, el momento en que el transistor se corta, no hay camino para que la energía almacenada pueda disiparse; entonces el diodo colocado con el cátodo a VCC (es decir para forzar a que esté en polarización inversa cuando el transistor está saturado), permite que se consuma esta energía , ya que éste se polariza directamente una vez que el transistor se corta, teniéndose una malla formada por el diodo y la bobina (únicamente).

Por criterios prácticos, se asume el valor de la corriente en la base del transistor igual a 5mA.

$$r = \frac{Vcc - 0.6V}{5mA}$$

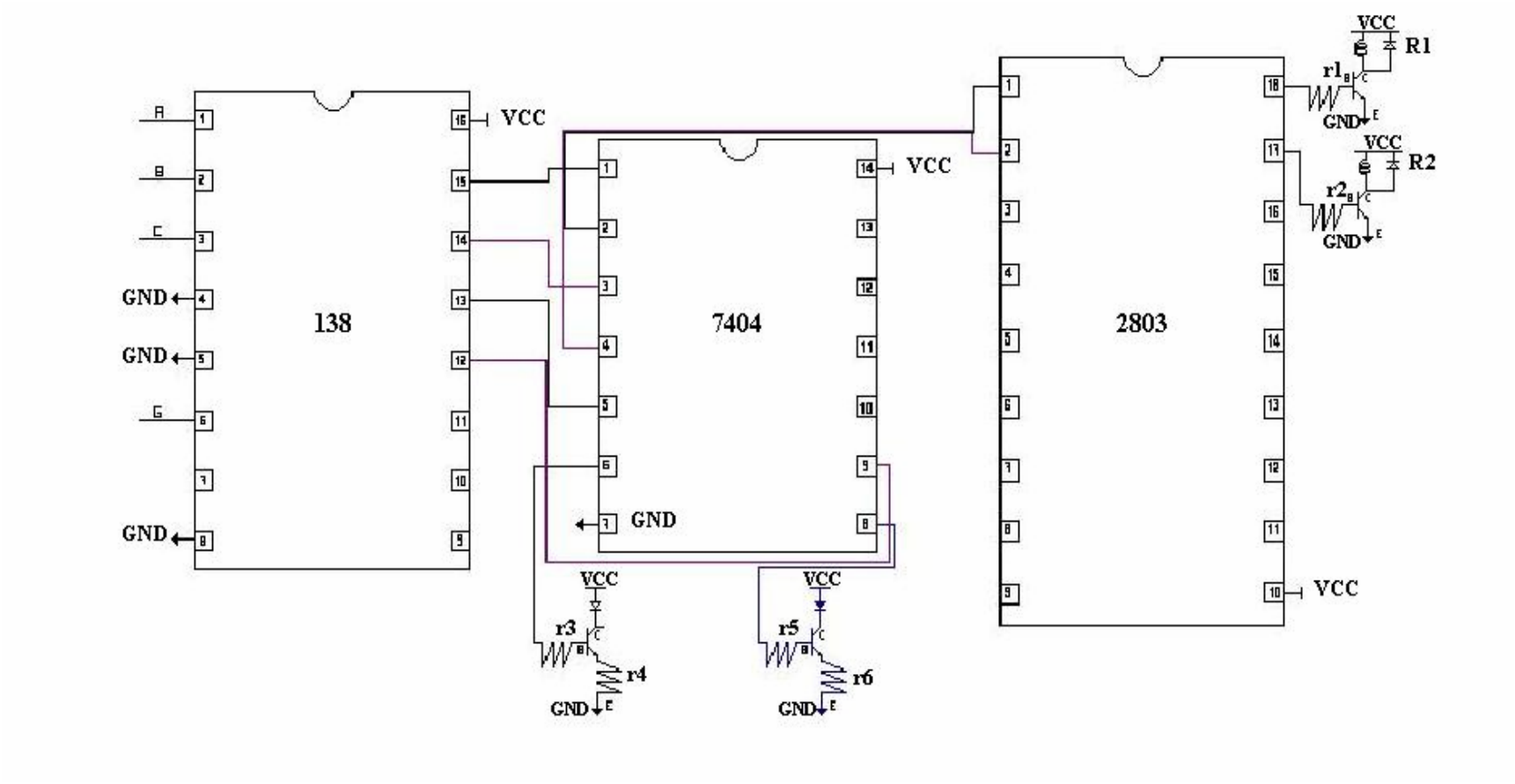
$$r = \frac{5V - 0.6V}{5mA}$$

$$r = \frac{4.4V}{5mA}$$

$$r = 880\Omega$$

El valor de la resistencia estandarizada es: 1 KΩ.

4.4.3.1 Circuito de manejo de Relés



CAPÍTULO V

5 DESARROLLO DE SOFTWARE

5.1 Análisis de requerimientos.

Ante las necesidades presentadas para el control de la temperatura y riego en el cultivo bajo invernadero, es importante la utilización de las siguientes herramientas:

- Lenguaje de máquina. (Assembler). Herramienta empleada en la elaboración del código fuente sobre el que funcionará el microprocesador MC68HC11A8 de la familia Motorola para el control de riego y monitoreo de temperatura, que se lo realiza mediante la activación y desactivación de dispositivos comprendidos en la tarjeta construida por nuestra parte.

  El compilador de assembler utilizado es el AS11.exe que es parte de la tarjeta M68HC11EVB, el editor para código assembler es el Shadow11 que se obtuvo de manera gratuita del Internet de la dirección electrónica:

  http://www.geocities.com/SiliconValley/Peaks/4125

- Lenguaje visual. (Visual Studio 6.0 – Visual Basic 6.0). Herramienta empleada para la construcción visual de la interfaz donde se plasman los controles de temperatura y riego; se maneja adicionalmente una base de datos creada en Microsoft Access 2000 para almacenar el tipo de

invernadero con su respectivo nombre, el tipo de lectura que se puede realizar sean éstos: temperatura, PH, electroconductividad, etc., también para mantener un histórico de la temperatura promedio por día, mes y año.

El uso de las herramientas se da por la facilidad en la adquisición del software, es así que la herramienta de Visual Studio 6.0, fue facilitada por el IDIC – Área Académica, la licencia de Microsoft Access 2000 es propiedad nuestra, y más que nada por la facilidad y compatibilidad que brindan las herramientas mencionadas para la elaboración del software de control y trabajan bajo sistemas operativos basados en la plataforma distribuida por Microsoft a partir de Windows 98.

Son herramientas que se encuentran disponibles en el mercado y a precios módicos.

5.2 Desarrollo del código en Assembler.

El código en assembler desarrollado para la presente Tesis, contiene en primera instancia un listado de etiquetas utilizadas para su funcionamiento.

Además cuenta con subprogramas como:

- INIT. Subrutina para la inicialización de los dispositivos especificados (configuración de los diversos puertos).

- INACIA. Subrutina para la comunicación serial. Permite la lectura de datos existentes en el puerto.

- VEFI. Subrutina para verificación de datos existentes en el puerto.

- OUTACIA. Subrutina para enviar un dato al puerto.

- DELAY01. Subrutina que contiene cada uno de los códigos que permiten activar los controles de riego, temperatura e iluminación.

- GRABAR. Subrutina utilizada para grabar los datos que son leídos desde el potenciómetro en la memoria RAM. (Localidades C103 – C6A3).

- ENVIAR. Subrutina utilizada para el envío de los datos guardados en memoria, correspondientes a los valores de temperatura hasta la PC.

- ONL01. Subrutina empleada para la activación del LED N° 1, que representa a una válvula para el riego.

- ONL02. Subrutina empleada para la activación del LED N° 2, que representa a una segunda válvula para el riego.

- ONR01. Subrutina empleada para la activación del Relé N° 1, que representa a la activación de la iluminación.

- ONR02. Subrutina empleada para la activación del Relé N° 2, que representa la activación de los ventiladores en el invernadero.

- APAGAR. Subrutina empleada para desactivar cada uno de los controles.

- BTOAL. Subrutina empleada para la conversión de los cuatro bits menos significativos a ser enviados para la recepción de la lectura de la temperatura.

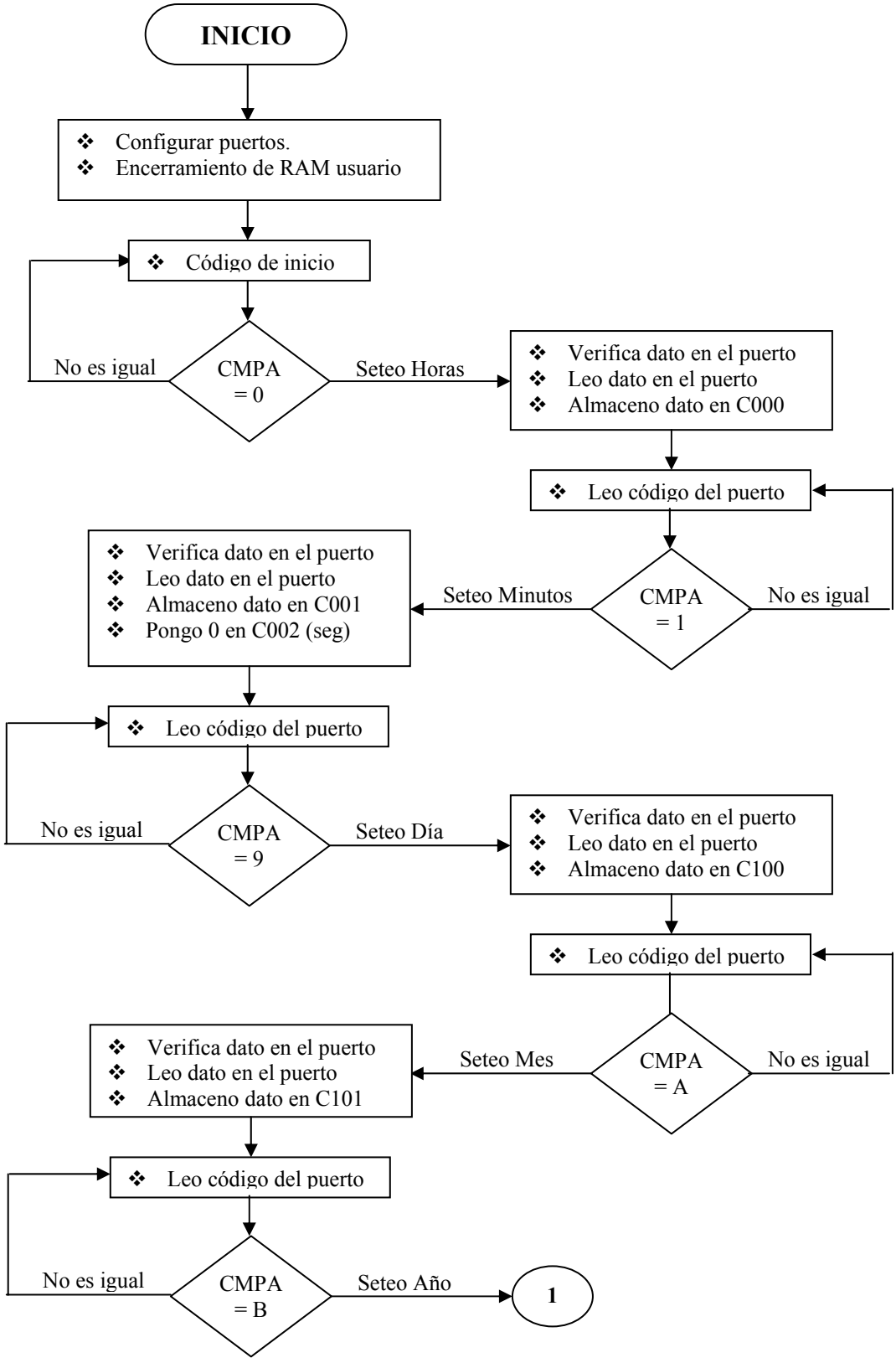
- BTOAR. Subrutina empleada para la conversión de los cuatro bits más significativos a ser enviados para la recepción de la lectura de la temperatura.

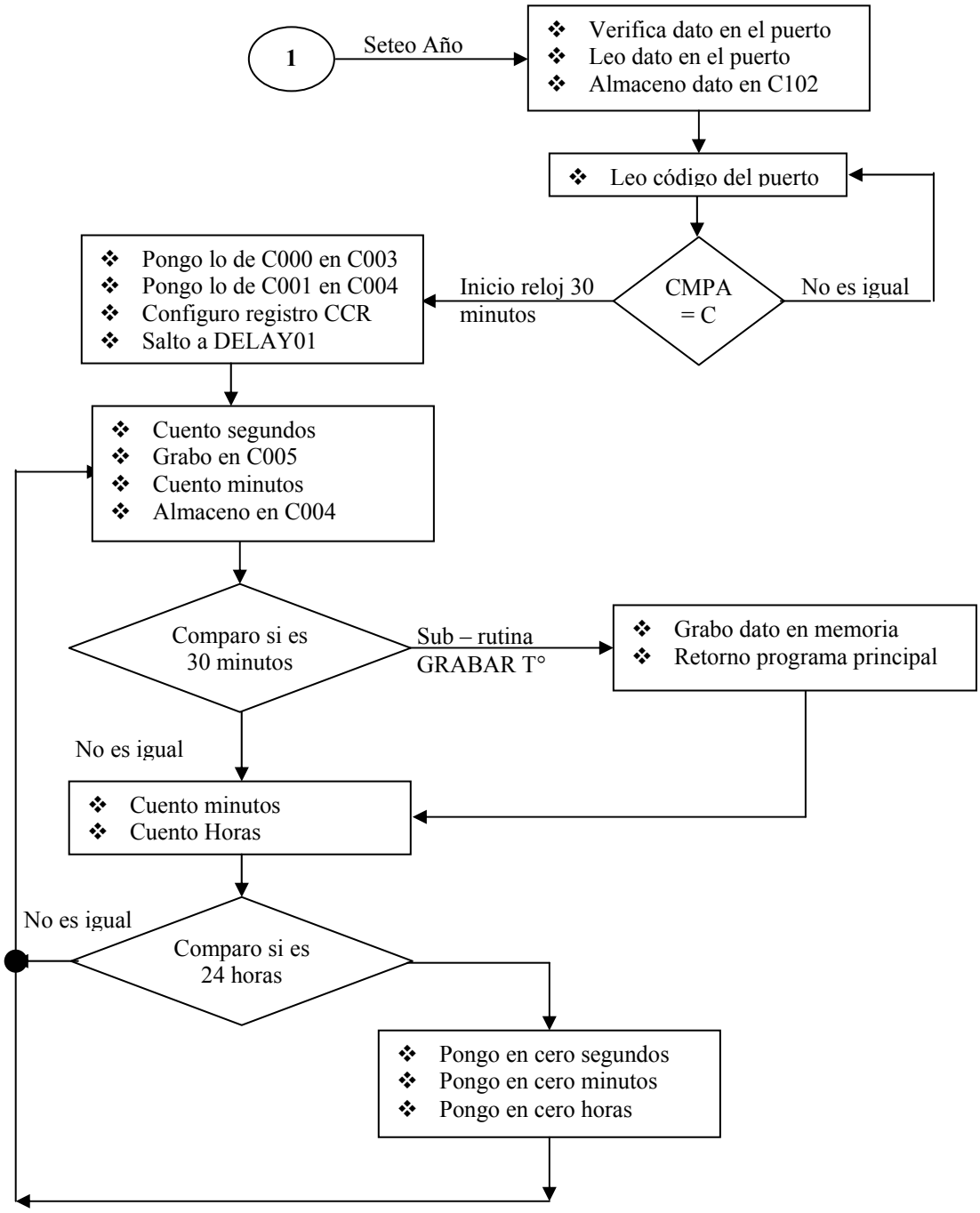
- ONACIA. Subrutina empleada para la inicialización de la comunicación serial. (Configuración del formato de envío del dato: 8 bits de datos, 1 bit de parada).

- ONSCI. Subrutina empleada para la configuración de la velocidad de comunicación a 9600 baudios y la frecuencia del reloj a 8 Mhz.

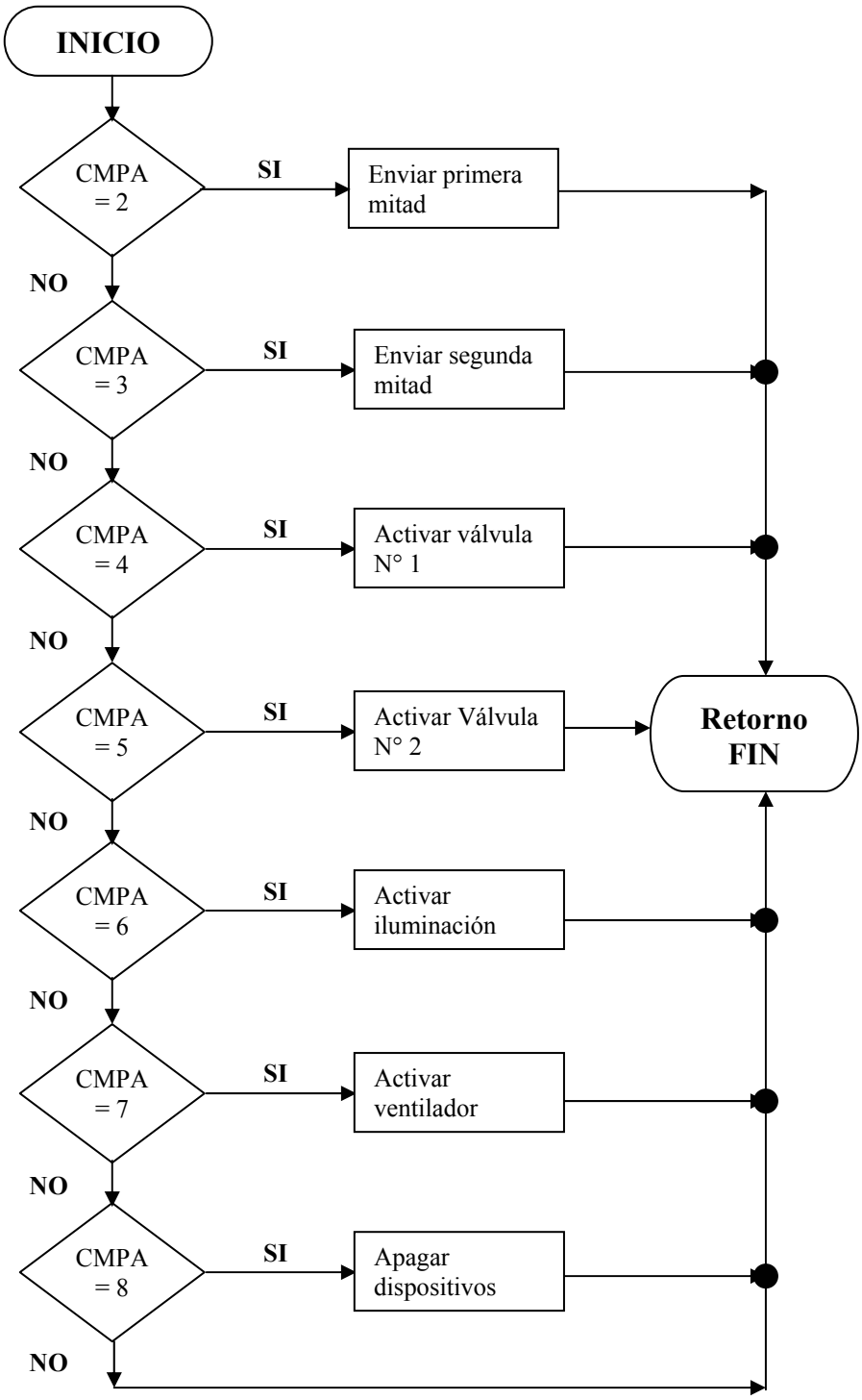
El programa elaborado en código assembler, cumple con la función de obedecer órdenes emitidas por el computador por medio de códigos distintos en los que se representa cada uno de los controles que se desea activar, a parte de que es el lenguaje que conoce el microcontrolador MC68HC11A8.

5.2.1 Diagrama de flujo del programa principal.


INICIO
❖ Configurar puertos.
❖ Encerramiento de RAM usuario
❖ Código de inicio
No es igual
CMPA = 0
Seteo Horas
❖ Verifica dato en el puerto
❖ Leo dato en el puerto
❖ Almaceno dato en C000
❖ Leo código del puerto
❖ Verifica dato en el puerto
❖ Leo dato en el puerto
❖ Almaceno dato en C001
❖ Pongo 0 en C002 (seg)
Seteo Minutos
CMPA = 1
No es igual
❖ Leo código del puerto
No es igual
CMPA = 9
Seteo Día
❖ Verifica dato en el puerto
❖ Leo dato en el puerto
❖ Almaceno dato en C100
❖ Leo código del puerto
❖ Verifica dato en el puerto
❖ Leo dato en el puerto
❖ Almaceno dato en C101
Seteo Mes
CMPA = A
No es igual
❖ Leo código del puerto
No es igual
CMPA = B
Seteo Año
1


1
Seteo Año
Verifica dato en el puerto
Leo dato en el puerto
Almaceno dato en C102
Leo código del puerto
CMPA = C
No es igual
Inicio reloj 30 minutos
Pongo lo de C000 en C003
Pongo lo de C001 en C004
Configuro registro CCR
Salto a DELAY01
Cuento segundos
Grabo en C005
Cuento minutos
Almaceno en C004
Comparo si es 30 minutos
Sub – rutina GRABAR T°
Grabo dato en memoria
Retorno programa principal
No es igual
Cuento minutos
Cuento Horas
No es igual
Comparo si es 24 horas
Pongo en cero segundos
Pongo en cero minutos
Pongo en cero horas

5.2.2 Diagrama de flujo de la subrutina DELAY01.



5.3 Desarrollo del código en Visual Basic 6.0

La aplicación desarrollada en Visual Basic 6.0, consta de subprogramas en los que se van delineando cada uno de los diversos controles que presenta el trabajo basado en los requerimientos y necesidades del usuario, en éste caso la Hacienda Pyganta.

El sistema tiene las siguientes siglas: SCINV (Sistema de Control de Invernaderos), el que en estado inicial envía todas las configuraciones para setear la hora y fecha de inicio.

Cuenta con subrutinas que corresponden a las aplicaciones de los controles, así es el caso del control de temperatura, donde el programa envía por medio de la interfaz gráfica un código, el mismo que es receptado por el microcontrolador y efectúa la acción, para el caso es la recepción de los datos leídos y almacenados por el microcontrolador en memoria que son enviados por el puerto serial hacia el computador, receptados momentáneamente por el buffer quien espera que la aplicación recoja los datos para ser procesados, teniendo como resultado las lecturas ocurridas en el día, es decir tendremos 48 lecturas que corresponden a un día. El sistema está delimitado para almacenar un total de 1440 lecturas, correspondientes a 30 días.

Al momento de realizar lecturas antes de que se cumplan las 48 pertenecientes a un día o las 1440 correspondientes a un mes, no alterará el curso normal del sistema, ya que éste se mantendrá leyendo por el tiempo programado (30 días = 1440 lecturas); efecto que permite presentar los datos almacenados hasta el instante en que se mandó a leer de memoria y las localidades que no guardaron

un dato de lectura se mantendrán en su estado inicial (cero) que serán presentadas de igual forma.

Los datos almacenados en memoria permanecerán hasta que el usuario presione el botón RESET, se apague o se quite la polarización de la tarjeta M68HC11EVB.

Una vez recibido los datos, podemos seleccionar para una mejor comprensión las lecturas almacenadas cada 1, 2, 3, 4, 6, 8, 12 o 24 horas, de tal forma que facilite la manipulación y visualización de los datos por parte del usuario.

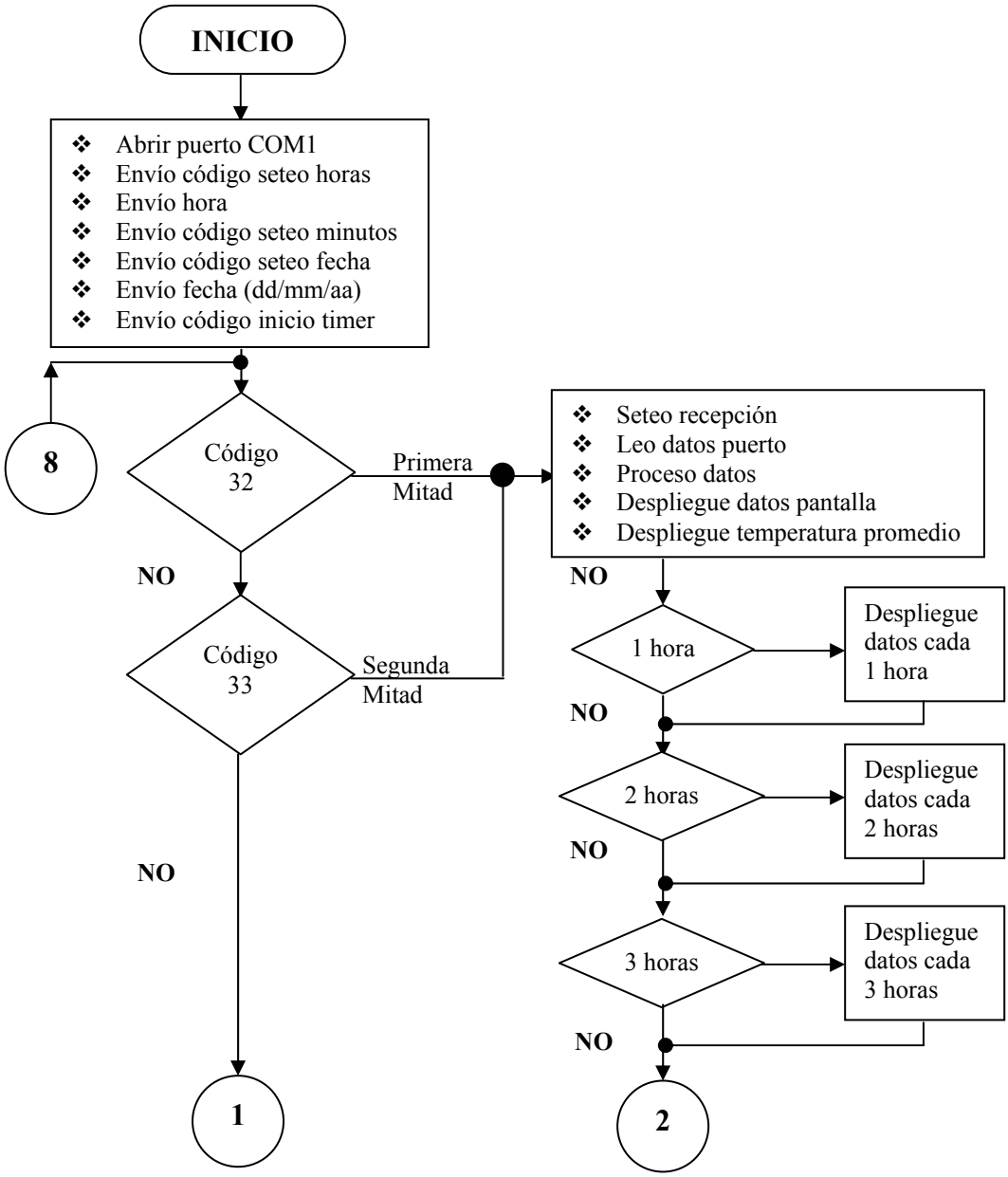
Luego de ésto se almacena la temperatura promedio ocurrida en el día y la fecha, ya que éstos datos son guardados en una base de datos para ir armando un historial de la producción en curso y poder tener mejores elementos de juicio para incrementar la productividad y la calidad del producto.

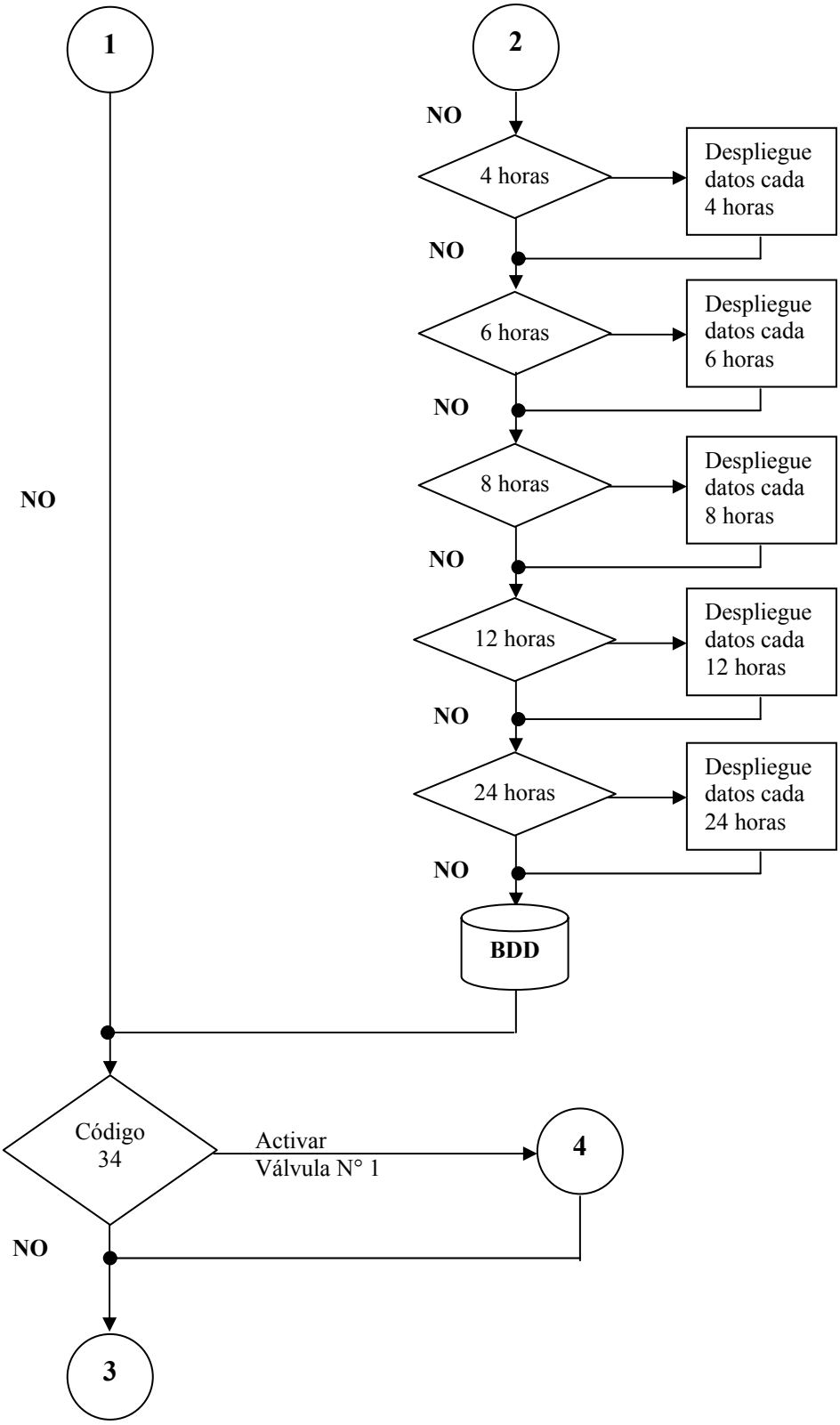
La temperatura permite la activación de la iluminación y la ventilación, es así que dependiendo de los datos de temperatura leídos por el microcontrolador, se puede activar la ventilación si la temperatura del invernadero está sobrepasando el límite máximo permitido para el cultivo, y se activará la iluminación si la temperatura del invernadero se encuentra bajo el nivel mínimo permitido para el cultivo; el sistema presenta una sola ventana en la cual se podrán mantener visibles los controles de: iluminación, ventilación y riego.

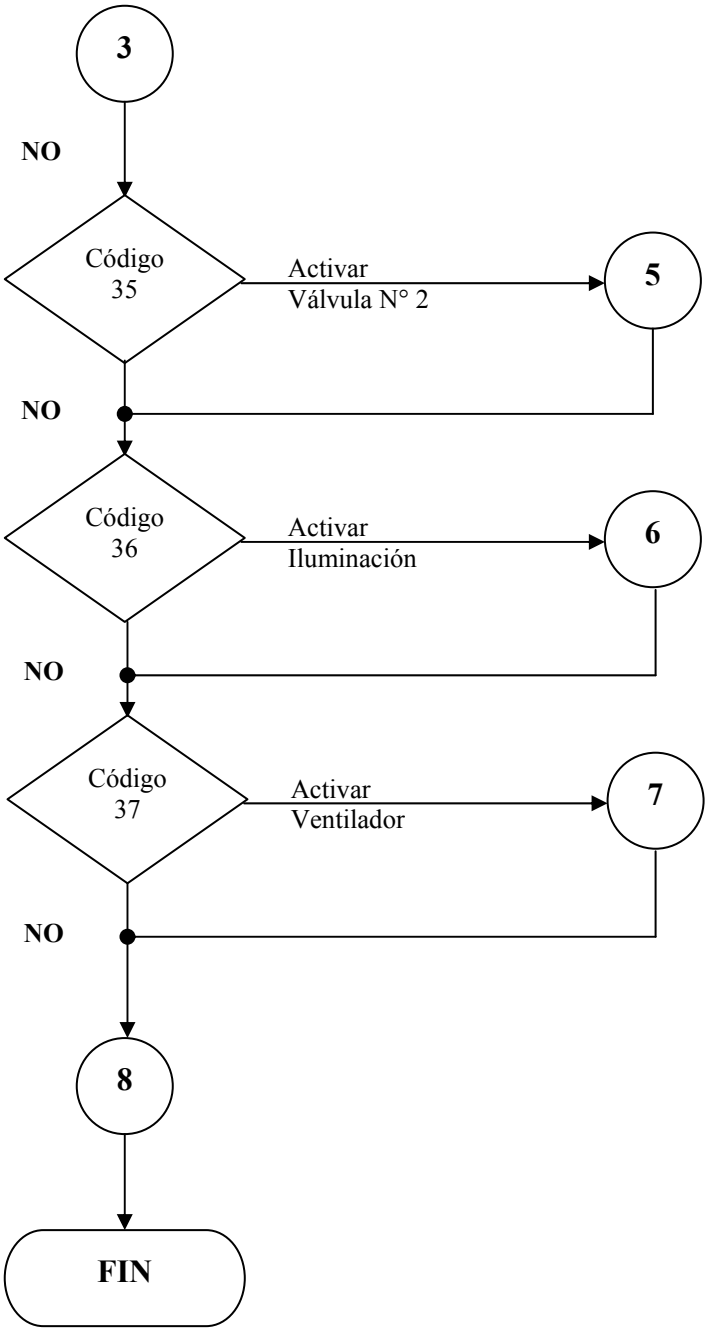
Como se ha mencionado anteriormente, el riego actualmente depende de factores como la cantidad de PH del suelo, la electroconductividad y de la fase de crecimiento en que se encuentre la planta; para tener un control estricto, se realizan pruebas de las condiciones del suelo en laboratorios cada semana, de tal

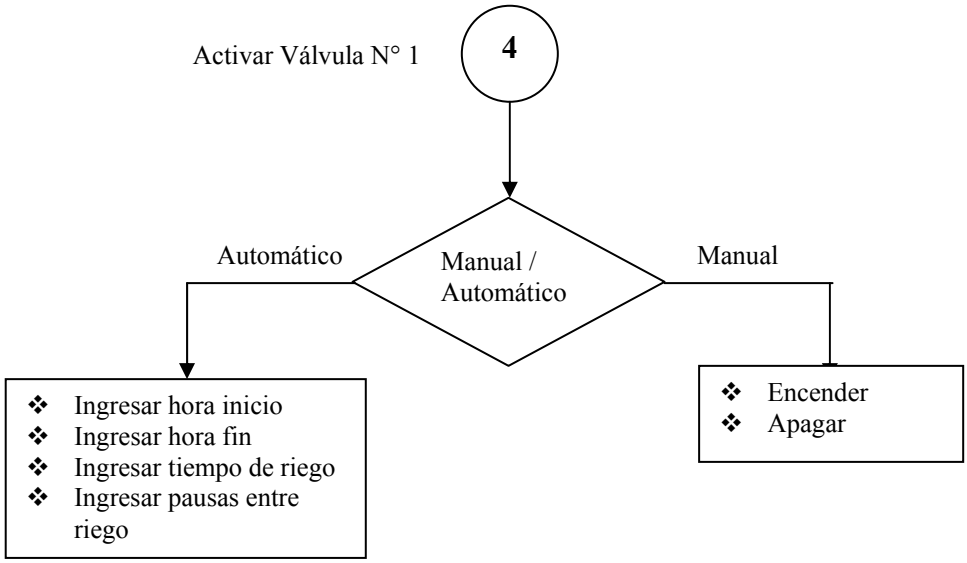
forma que ayuda a la programación semanal e indica si el suelo está en perfectas condiciones o no, si es el caso contrario se procede a tratar el suelo por medio de fertilizantes, brindando así el alimento apropiado para que la planta se mantenga en niveles adecuados de producción.

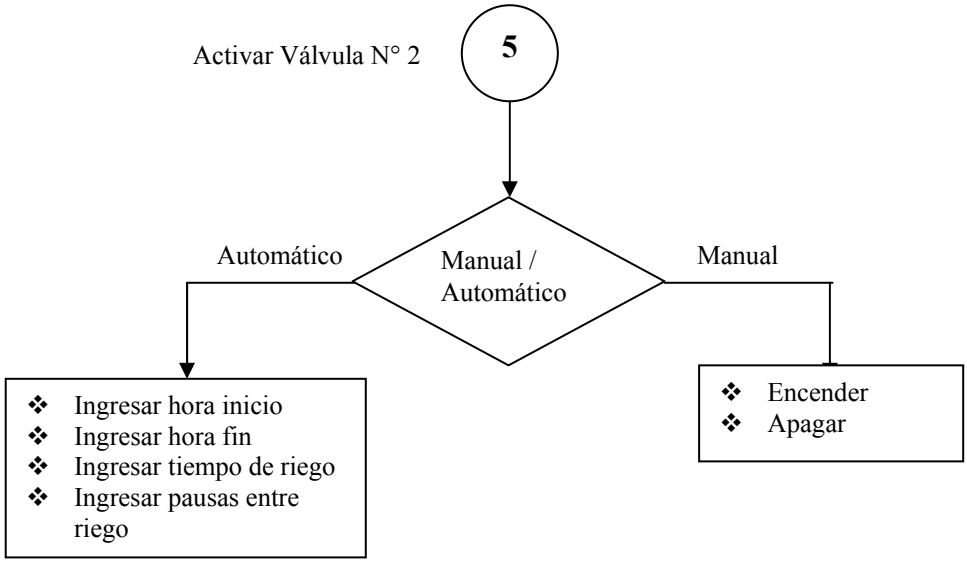
5.3.1 Diagrama de flujo del programa principal.

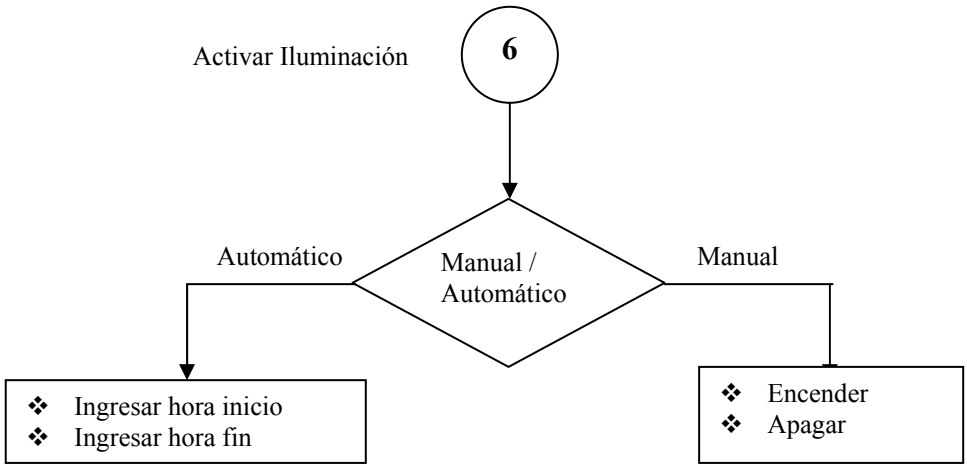


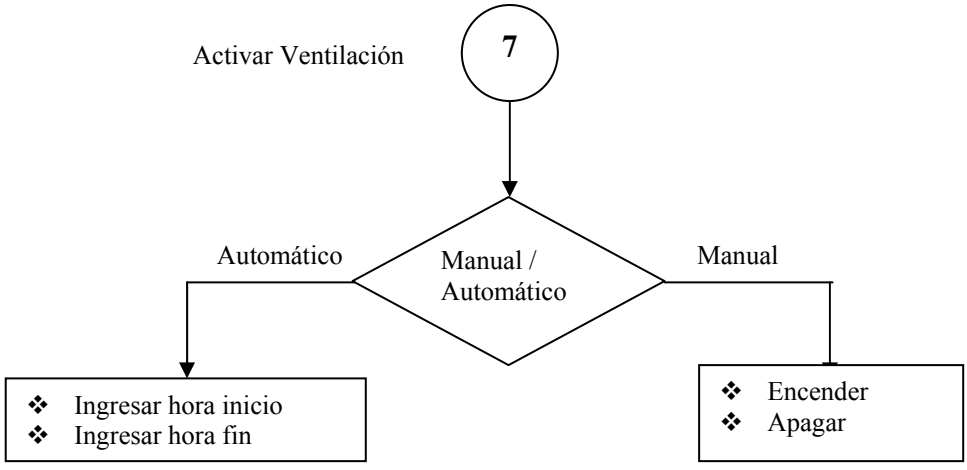

1
2
NO
4 horas
Despliegue datos cada 4 horas
NO
6 horas
Despliegue datos cada 6 horas
NO
8 horas
Despliegue datos cada 8 horas
NO
12 horas
Despliegue datos cada 12 horas
NO
24 horas
Despliegue datos cada 24 horas
NO
BDD
NO
Código 34
Activar Válvula N° 1
4
NO
3


3
NO
Código
35
Activar
Válvula N° 2
5
NO
Código
36
Activar
Iluminación
6
NO
Código
37
Activar
Ventilador
7
NO
8
FIN


Activar Válvula N° 1
4
Manual / Automático
Automático
Manual
❖ Ingresar hora inicio
❖ Ingresar hora fin
❖ Ingresar tiempo de riego
❖ Ingresar pausas entre riego
❖ Encender
❖ Apagar


Activar Válvula N° 2
5
Manual / Automático
Automático
Manual
❖ Ingresar hora inicio
❖ Ingresar hora fin
❖ Ingresar tiempo de riego
❖ Ingresar pausas entre riego
❖ Encender
❖ Apagar


Activar Iluminación
6
Manual /
Automático
Automático
Manual
❖ Ingresar hora inicio
❖ Ingresar hora fin
❖ Encender
❖ Apagar


Activar Ventilación
7
Manual /
Automático
Automático
Manual
❖ Ingresar hora inicio
❖ Ingresar hora fin
❖ Encender
❖ Apagar

CAPÍTULO VI

6 MANUAL DE USUARIO

El sistema cuenta con una pantalla de ingreso que tiene contraseña de inicio, para brindar seguridad y saber quien es el usuario que está manipulando.

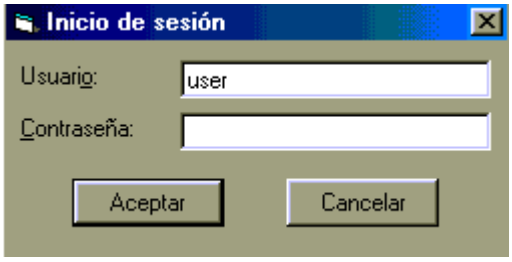


Figura N° 22. Inicio de sesión.

6.1 Pantalla Principal.

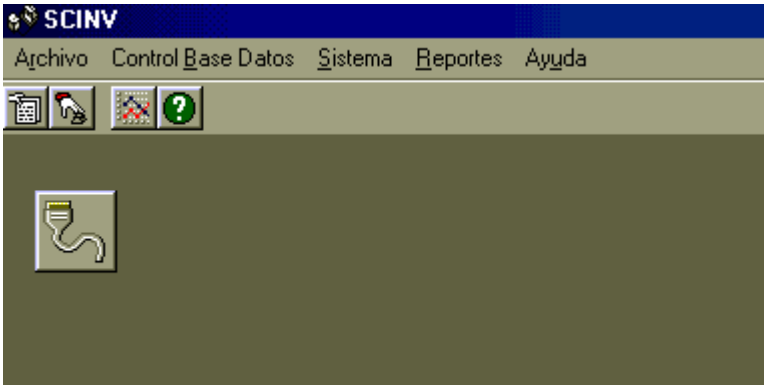


Figura N° 23. Pantalla Principal

El menú principal cuenta con las opciones:

Archivo: Como parte de él, tiene la opción de Salir. Es utilizado para finalizar de la ejecución del sistema, es decir para cerrar la aplicación.

Figura N° 24 . Salir del sistema.

Control Base Datos: Tiene como submenús a:

Crear Invernadero, que brinda la opción de poder añadir a la base de datos nuevos nombres para invernaderos, de tal forma que se pueda tener una identificación del lugar donde se está manteniendo u ocupando el sistema.

Crear Parámetro, Permite ingresar los valores máximo y mínimo de la medición de un elemento, por ejemplo en el caso de la temperatura el valor mínimo es 0 grados y el valor máximo es 100 grados Celsius.

Figura N° 25. Acceso a la Base de Datos.

En resumen, brinda la facilidad al usuario para la creación de nuevos invernaderos y guardarlos en la base de datos, en vista a que podemos acoplar 8

tipos de lecturas distintas; de igual forma se puede modificar los campos, e incluso eliminarlos si el usuario así lo desea.

Sistema: Tiene como submenús a:

Lectura datos, permite descargar los datos de temperatura almacenados por el microcontrolador y presentarlos en pantalla, con la finalidad de poder manipularlos a conveniencia del usuario.

Activación dispositivos, permite poner en marcha cada uno de los controles programados como los son: riego, iluminación y ventilación.

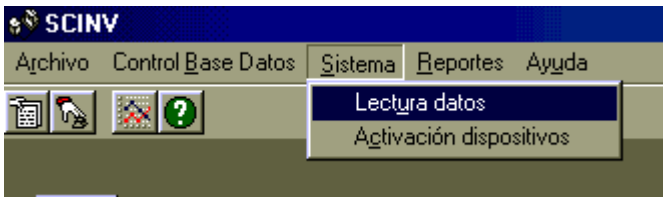


Figura N° 26 . Menú sistema.

Reportes: Cuenta con la opción de sacar estadísticas, referentes a los valores de temperatura medidos por el microcontrolador.

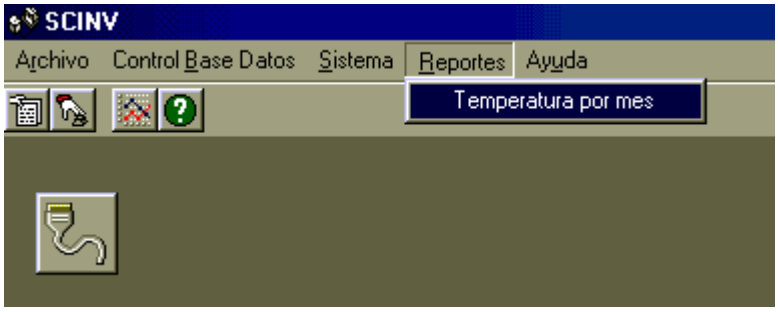


Figura N° 27. Acceso a Reportes.

Ayuda: Cuenta con:

Contenido, es la ayuda para el manejo del sistema e información *Acerca de*, referente a datos de los autores y responsables de la creación del sistema.

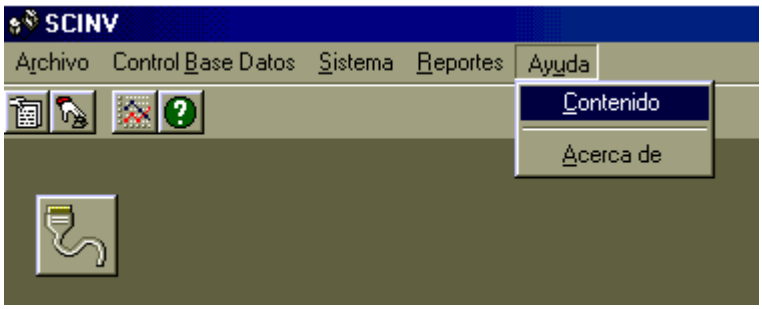


Figura N° 28. Menú ayuda.

6.2 Control Base Datos.

6.2.1 Crear Invernadero.

Para acceder a la opción *Crear Invernadero*, se deberá escoger del menú principal la opción *Control Base Datos*, seguidamente *Crear Invernadero*, y ejecutarla selección haciendo clic en el botón izquierdo del mouse.

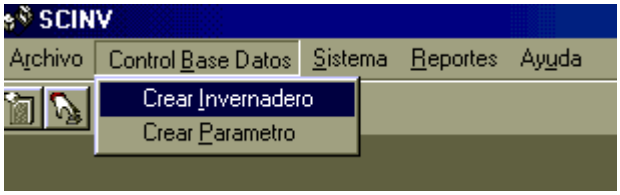


Figura N° 29. Crear Invernadero.

A continuación se desplegará la pantalla:

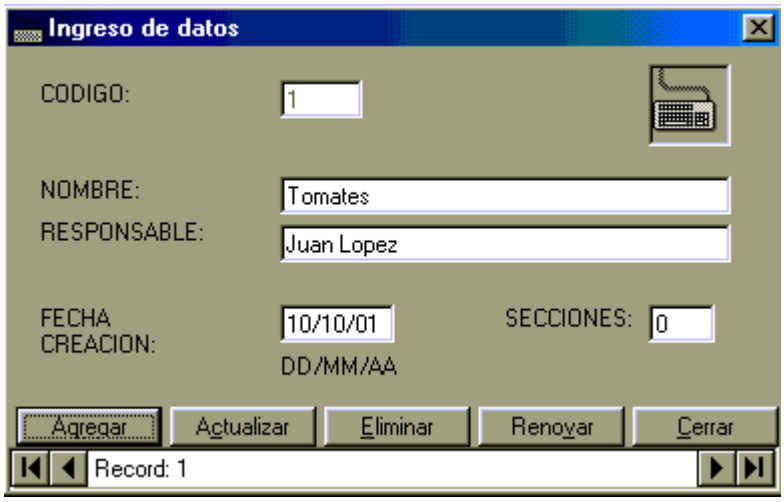


Figura N° 30. Ingreso de datos.

Para ingresar un nuevo invernadero debemos seguir los siguientes pasos:

- Se deberá presionar el botón *Agregar*, todos los campos aparecerán en blanco.
- Se procede a llenar ***todos los campos***.
- El primer campo, perteneciente al código, no se puede accesar para manipularlo, ya que lo controla de forma directa la base de datos; en primera instancia aparecerá en blanco, motivo por el que se procederá a llenar desde el campo de nombre.
- El campo de *Nombre*, deberá ser llenado con el nombre que se le bautice al nuevo invernadero.
- En el campo de responsable se deberá llenar con el nombre de la persona que se hará cargo del funcionamiento correcto del invernadero.

- El campo de fecha de creación, se escribirá la fecha con el siguiente formato: ***día / mes / año***, el año contendrá los dos últimos dígitos; ej: si es el caso de 2002, se deberá poner 02.

  El formato de la fecha, se ingresará con el caracter **"/"** luego de digitar el día y el mes así:

  11/11/02

- El campo de secciones pertenece al número de divisiones internas del invernadero.
- Luego de haber culminado con el ingreso de todos los datos, se procede a pulsar el botón *Actualizar*, y si se desea ver el nuevo ingreso se pulsará el botón *Renovar*.

  Nota:

  Si los datos no son llenados de forma completa y correcta, aparecerán mensajes de error.

El botón eliminar, servirá para quitar los elementos no necesarios de la base de datos, es decir los invernaderos que ya no se utilicen o si existió algún error por cualquier motivo.

Para eliminar un registro, se deberá localizar el registro (invernadero), navegando mediante la utilización de las flechas ubicadas en la parte inferior de la ventana, una vez localizado el registro (invernadero) a ser eliminado, pulsaremos el botón *Eliminar*.

6.2.2 Crear Parámetro.

Para acceder a la función *Crear Parámetro*, seleccionaremos del menú principal la opción *Control Base Datos*, seguidamente *Crear Parámetro*.

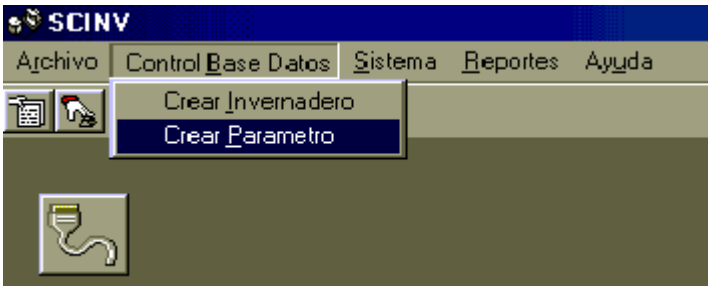


Figura N° 31. Acceso a Crear Parámetro.

Para la ejecución de la acción, se deberá hacer clic con el mouse (botón izquierdo) y nos presentará la siguiente ventana:

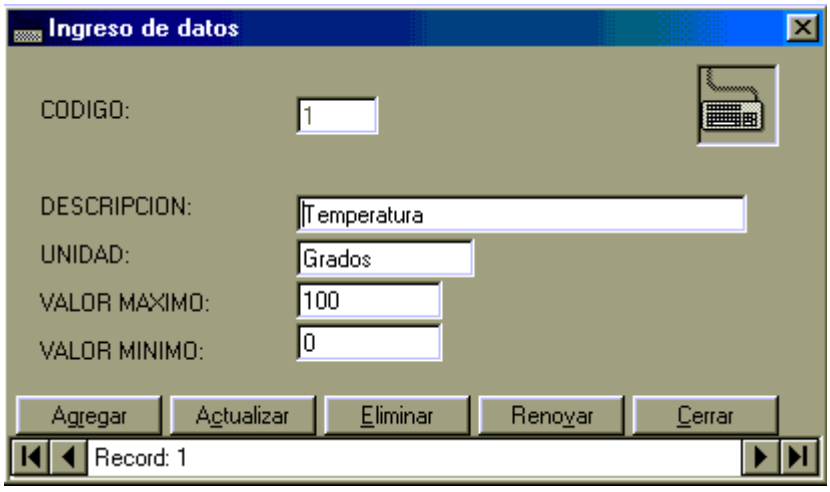


Figura N° 32. Ingreso parámetros.

Se procede a llenar ***todos los campos*** que contiene la ventana así:

- Para agregar un parámetro, se deberá pulsar el botón *Agregar*; en primera instancia, aparecerán los registro en blanco.
- El *campo* de código, no puede ser manipulado por el usuario, ya que el control lo tiene la base de datos, motivo por el que se proseguirá a ingresar los datos desde el campo de *descripción.*
- En el campo de *descripción*, se pondrá el nombre del nuevo valor a ser medido, por ejemplo: PH, Electroconductividad, etc.
- El campo de *unidad*, corresponde a la unidad de medida en la que viene establecida dicha lectura.
- El campo *valor máximo*, deberá contener el valor límite de la lectura.
- El campo *valor mínimo*, deberá contener el valor más pequeño que se podrá medir.
- Una vez concluido el ingreso de datos, se procede a pulsar el botón *Actualizar*; si se desea ver si el nuevo ingreso se ha realizado, se pulsará el botón *Renovar*.

El botón eliminar, servirá para quitar los elementos no necesarios de la base de datos, es decir los valores que ya no se utilicen o si existió algún error por cualquier motivo.

Para eliminar un registro, se deberá localizar el registro (parámetro), navegando mediante la utilización de las flechas ubicadas en la parte inferior de la ventana,

una vez localizado el registro (parámetro) a ser eliminado, pulsaremos el botón *Eliminar*.

Nota:

Si algún campo durante el ingreso no es llenado, aparecerán mensajes de error.

6.3 Sistema.

6.3.1 Lectura de Temperatura

Para acceder a esta opción, se deberá escoger dentro de la pantalla principal en el menú Sistema, Lectura datos.

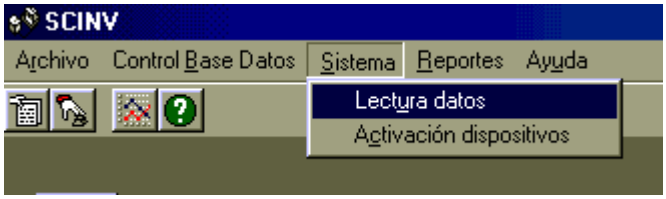


Figura N° 33. Ingreso medición de Temperatura.

Al momento de realizar la selección, aparecerá una ventana principal la misma que consta de dos partes:

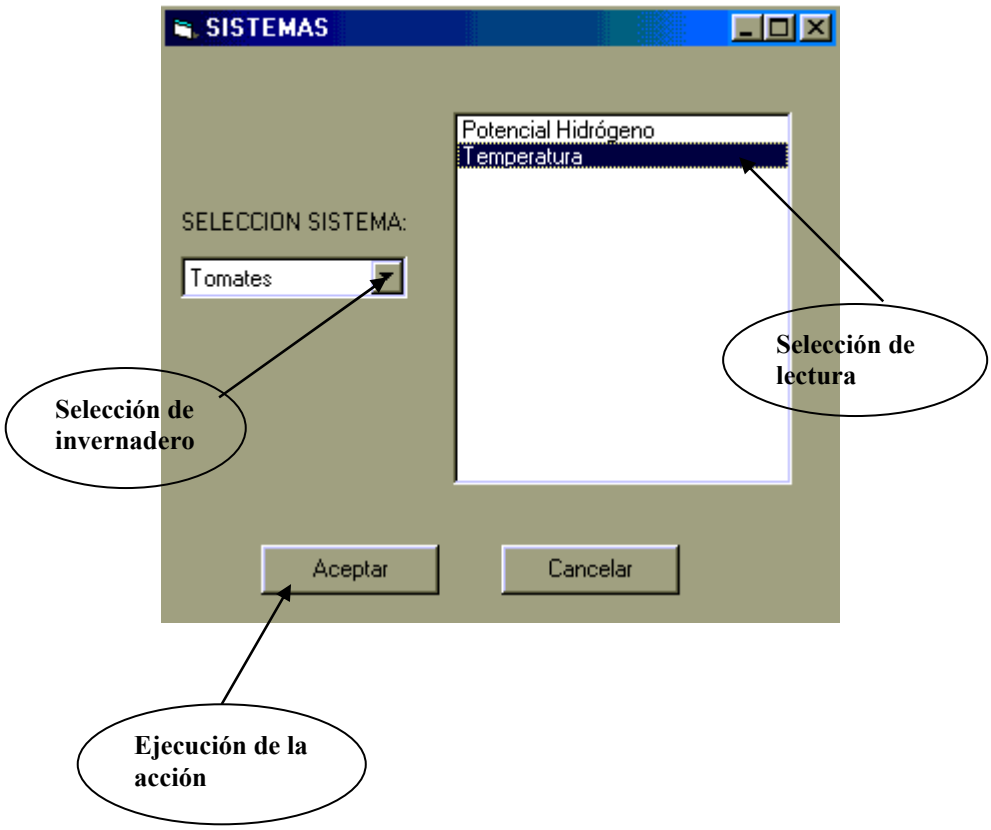


Figura N° 34. Selección de valor a medir.

Al lado izquierdo tenemos la SELECCIÓN SISTEMA, donde se escogerá cada uno de los invernaderos existentes, éstos serán previamente creados en la base de datos del sistema.

Para seleccionar deberemos hacer clic (botón izquierdo) con el mouse sobre el cuadro de selección y escogeremos el título de "Tomates".

Al lado derecho contamos con una pantalla en la que se escogerá el tipo de lectura a realizarse, para el efecto seleccionaremos dando un clic (botón izquierdo) con el mouse sobre TEMPERATURA.

Para ejecutar la acción pulsaremos sobre el botón aceptar.

Nota:

Mientras se carga la siguiente pantalla, se deberá aguardar unos pequeños segundos hasta que se descarguen los datos almacenados en memoria.

6.3.1.1 Lectura de Temperatura

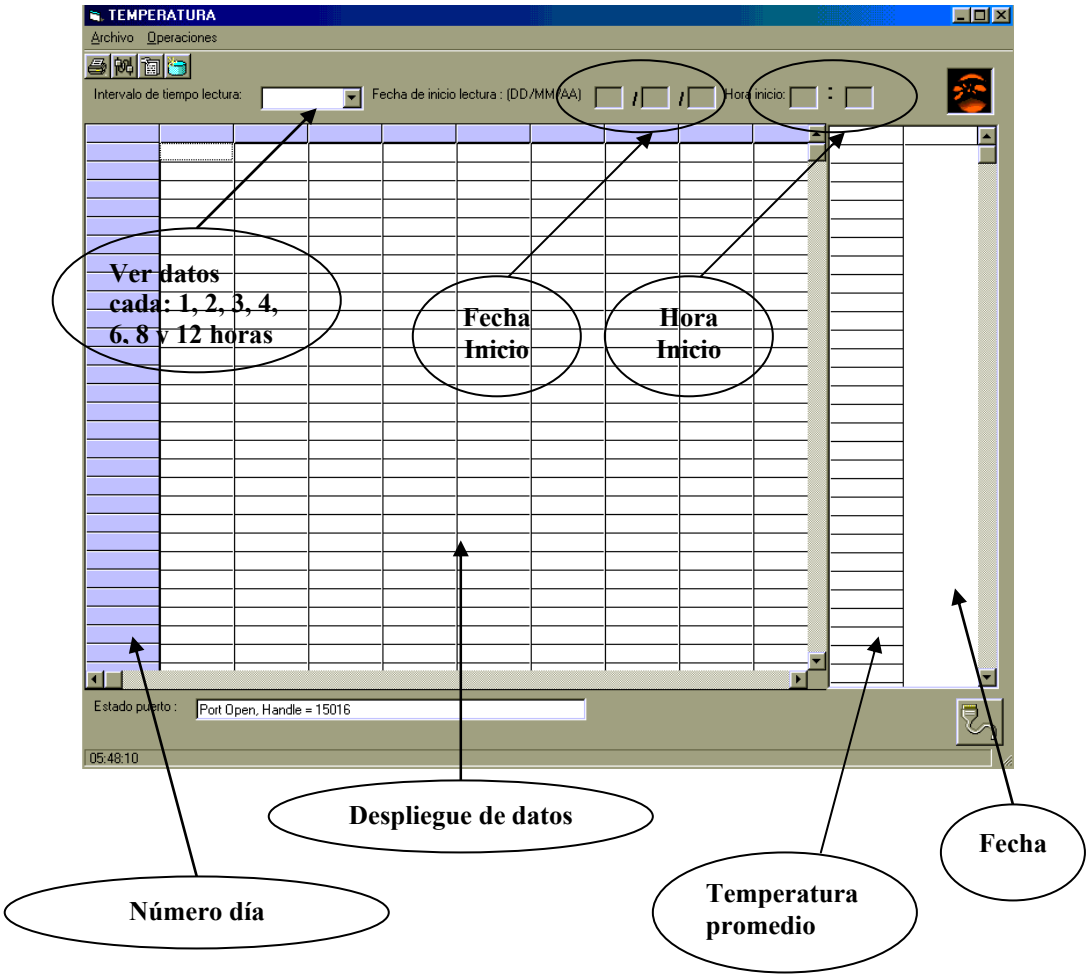


Figura N° 35. Ventana de valores de Temperatura.

Se presentarán las siguientes opciones:

Menú Archivo con el submenú:

Salir.

Menú Operaciones con los submenús:

Lectura de datos, Promedio Temperatura y Almacenar.

Lectura de datos: Representado por el ícono , ubicado en la barra de herramientas, bajo el menú principal. Permite recuperar los datos almacenados en la memoria RAM de la tarjeta M68HC11EVB y desplegarlos en pantalla.

La operación tomará escasos segundos (5 segundos como máximo), nos presentará los 48 datos correspondientes a cada día, que ocuparán toda una fila.

Para una mejor comprensión, una vez que se desplieguen los 48 datos, podremos escoger las lecturas realizadas cada: 1, 2, 3, 4 , 6 , 8, 12 y 24 horas, haciendo clic en el cuadro de selección donde se tiene los valores mencionados predeterminados.

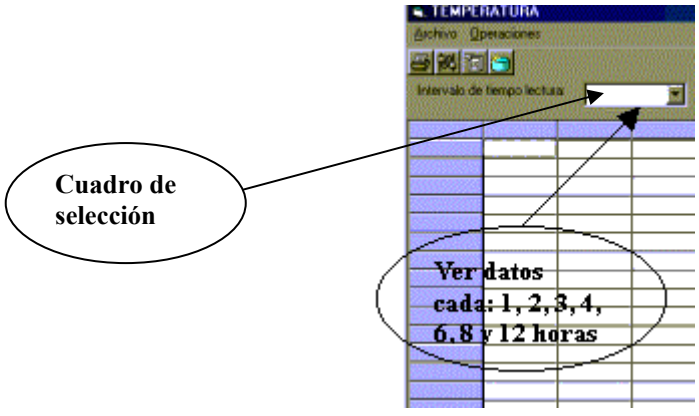


Figura N° 36. Intervalos de Temperatura.

Si no se han descargado los datos almacenados en la memoria de la tarjeta y se desea desplegarlos, aparecerá un mensaje de error:

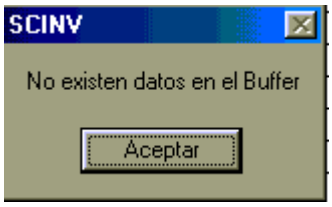


Figura N° 37. Error al leer datos de Temperatura.

Posibilidades de generación de error:

- No existe comunicación entre el PC y la tarjeta.
- La tarjeta no está funcionando, (está apagada la fuente de voltaje).
- El cable no está debidamente conectado.
- Existen averías en el cable.

Nota:

Si no es ninguno de los casos anteriores, favor comunicarse con el proveedor.

Promedio Temperatura: Representado por el ícono , ubicado en la barra de herramientas, bajo el menú principal. Realiza el cálculo de la temperatura promedio obtenida de los datos leídos por el microcontrolador. Los datos serán presentados en la ventana contigua al despliegue de las lecturas.

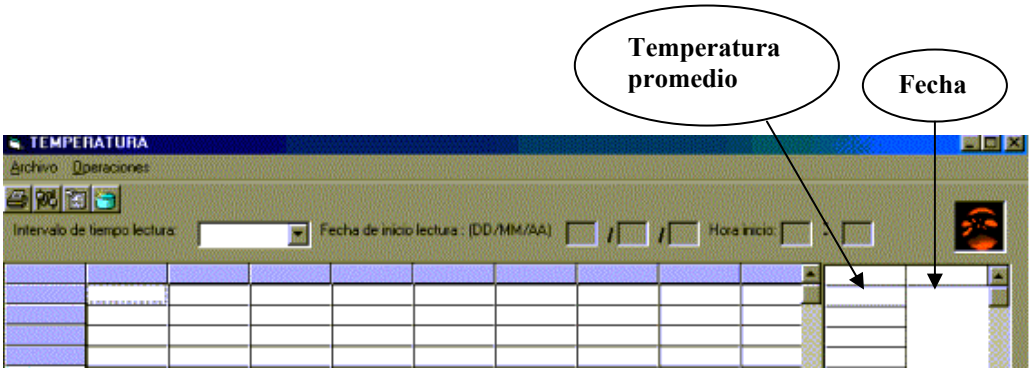


Figura N° 38. Valores promedio de Temperatura.

Almacenar. Representado por el ícono , ubicado en la barra de herramientas, bajo el menú principal. Permite guardar las temperaturas promedio de cada día, mediante la opción Almacenar.

Antes de proceder a la ejecución de almacenar en la base de datos, se deberá realizar el cálculo de la temperatura promedio realizada en el día, descrita en el paso anterior, ya que son los datos que guarda nuestra base de datos y si no se realiza lo solicitado previamente, nos dará un error.

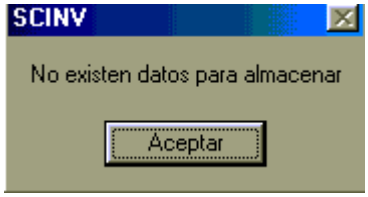


Figura N° 39. Error al leer el buffer.

Para mayor seguridad se desplegará una ventana en la que se pide la seguridad de la acción a realizar.

Si se encuentra seguro de la acción, puede pulsar el botón Almacenar.

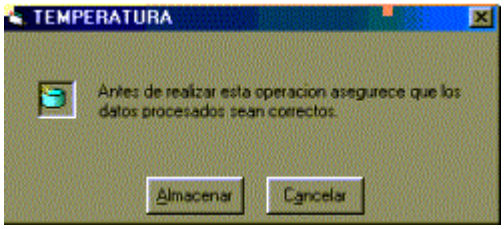


Figura N° 40. Almacenamiento de datos en la base de datos.

Nota:

Es recomendable realizar el almacenamiento de datos una vez que se haya cumplido con las lecturas correspondientes a los 30 días.

6.3.2 Activación de Dispositivos.

Permite configurar la ejecución de cada control, tales como: riego, iluminación y ventilación; aquí se presentarán todos los controles de forma simultánea, que estarán divididas en cuatro cuadrantes.

Para acceder a ésta opción, iremos al menú principal, escoger Sistema, y Activación dispositivos.

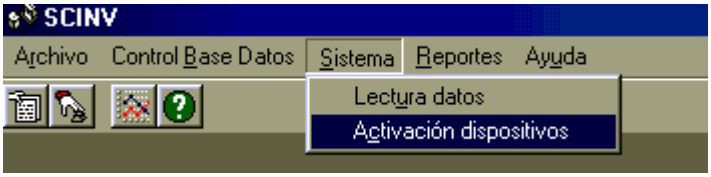


Figura N° 41. Acceso activación de dispositivos.

A continuación aparecerá la siguiente pantalla:

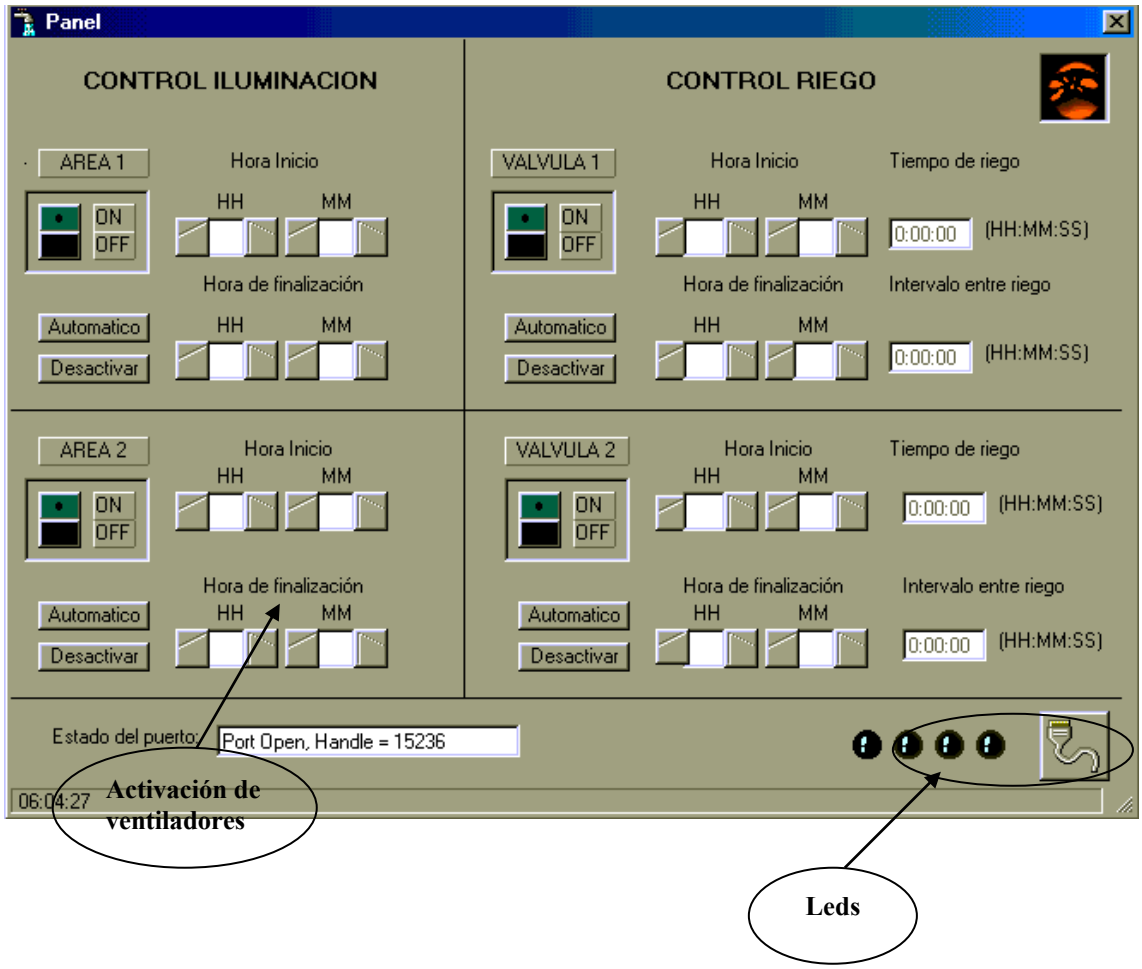


Figura N° 42. Panel de activación de dispositivos.

En la presente pantalla se tendrán las opciones de activación automática o manual de cada uno de los controles.

Para la activación manual, bastará con pulsar el botón ON / OFF, perteneciente al control.

Figura N° 43. Activación manual.

Para la activación automática, bastará con pulsar el botón automático y se activarán los campos de HH, MM, (HH:MM:SS), de cada cuadrante así:

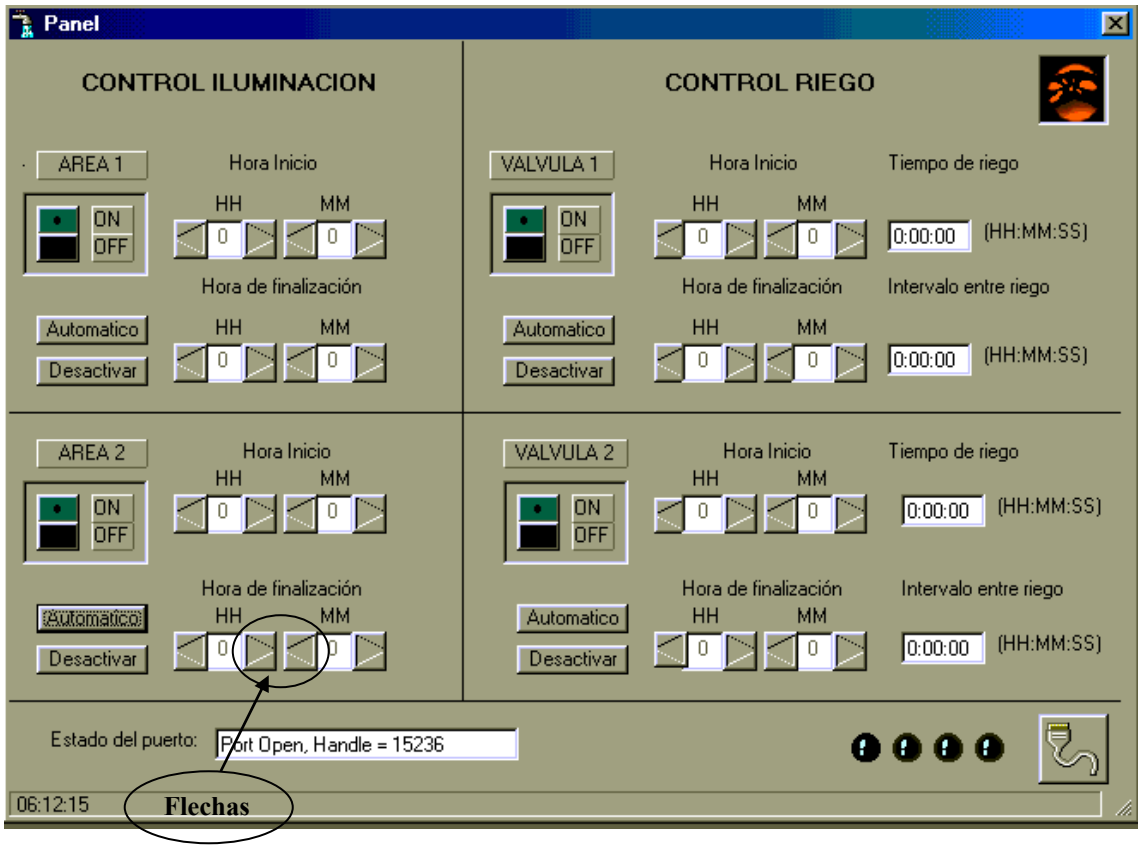


Figura N° 44. Activación automática.

Se deberá ingresar la hora de inicio y la hora de finalización, para el caso del control de iluminación y activación de la ventilación; estos datos solamente serán ingresados mediante la pulsación de las flechas que acompañan a cada cuadro.

En el control del riego tenemos adicionalmente la opción de ingresar el tiempo que se desee regar y el tiempo que se desee hacer una pausa para el riego.

Los tiempo serán ingresados desde teclado con el siguiente formato: ***Horas:Minutos:Segundos***.

Es importante ingresar de la forma indicada, poniendo énfasis en la parte de las horas, aunque en los minutos y segundos se ingresen el valor de *CERO*, pero debe existir un valor en cada posición acompañada de los *dos puntos*, caso contrario ***no se activará***.

La activación es automática, ya que se basa en el reloj del computador, donde al momento de cumplirse la hora de inicio, procederá a la activación del control.

El objetivo de tener las casillas *Tiempo de riego* e *Intervalo entre riego*, es para poder regar las veces necesarias durante el día. Por ejemplo:

Se desea empezar a regar a las 08:00:00 y finalizar a la 18:00:00, pero en períodos de 1 hora de riego y 2 horas de no riego (pausa entre riegos); en otras palabras, se tendrá 4 períodos hábiles para riego, siendo éstos: 08:00:00 a 09:00:00, 11:00:00 a 12:00:00, 14:00:00 a 15:00:00 y 17:00:00 a 18:00:00.

La configuración de la pantalla de riego quedará:

Figura N° 45. Ejemplo riego por períodos.

Al momento de que entre el proceso a activarse, se bloquear las zonas de configuración de: *Hora inicio, Hora de finalización, Tiempo de riego e Intervalo entre riego*; se realiza esto para evitar el cambio de configuración mientras se cumple el trabajo que ha entrado en ejecución.

Para pausar el riego una vez que ha empezado a ejecutarse, se podrá hacer pulsando el botón *OFF* de la activación manual y luego el botón *Desactivar* o simplemente pulsando el botón *Desactivar* localizado bajo el botón *Automático*, en este momento se desbloquearán las zonas bloqueadas anteriormente.

6.3.2.1 Estado de un control.

Para saber si un control está activo o no, nos basaremos en los leds presentados en la esquina inferior derecha de la ventana, donde el led que se encuentre

palpitando, indicará que el control al que corresponde está activo, caso contrario el color negro, indica su estado de inactividad.

Los leds representan a cada control, así:

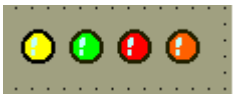


Figura N° 46. Distribución de leds.

Led amarillo: Representa al control de iluminación.

Led verde: Representa al control de ventilación.

Led rojo: Representa a la activación de la primera válvula, perteneciendo a una primera zona (invernadero). (Se conoce que el alcance máximo que cubre una bomba es de 10 hectáreas).

Led anaranjado: Representa a la activación de la segunda válvula, perteneciendo a una segunda zona (invernadero).

Esto es válido para el manejo de cualquier control, siendo éstos: riego, iluminación o ventilación.

Nota:

Es posible la configuración automática, sólo después de haber pulsado el botón Automático.

6.4 Reportes.

6.4.1 Temperatura por mes.

Para acceder a ésta opción, deberemos seleccionar del menú principal *Reportes* y a continuación *Temperatura por mes*.

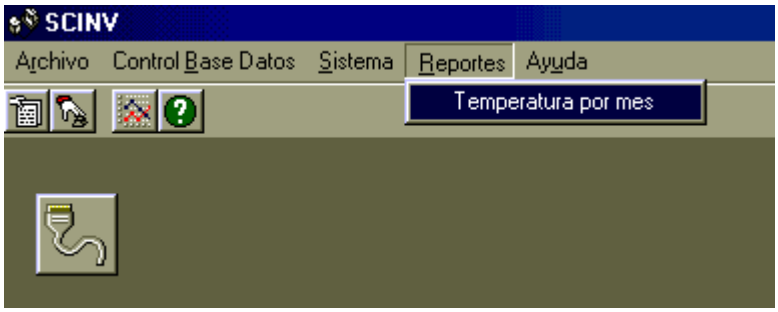


Figura N° 47. Reportes mensual.

Al ejecutar la acción mediante el clic izquierdo del mouse, aparecerá la siguiente pantalla:

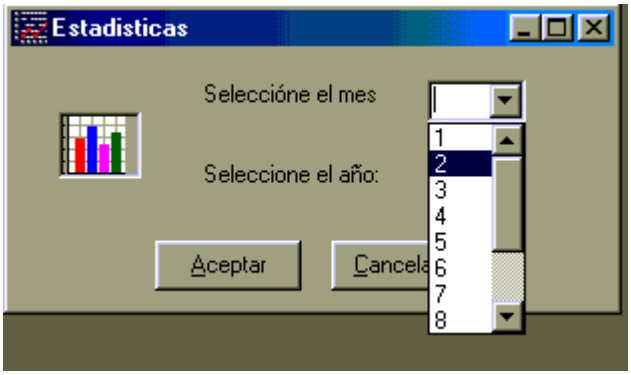


Figura N° 48. Selección de reportes.

Seguidamente se pasará a seleccionar el mes y de igual manera el año. Si no se realiza la selección de alguno de los dos campos, aparecerá un mensaje de error, advirtiendo que se debe seleccionar los campos solicitados, si no lo hacemos, no se podrá continuar con la ejecución de la siguiente pantalla.

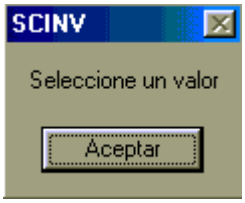


Figura N° 49. Mensaje de error de reportes.

Una vez seleccionado el mes y el año del que se desea presentar los datos, pulsaremos el botón aceptar y aparecerá la ventana que contendrá el gráfico correspondiente a la selección y los datos de las lecturas promedias, presentadas por fecha así:

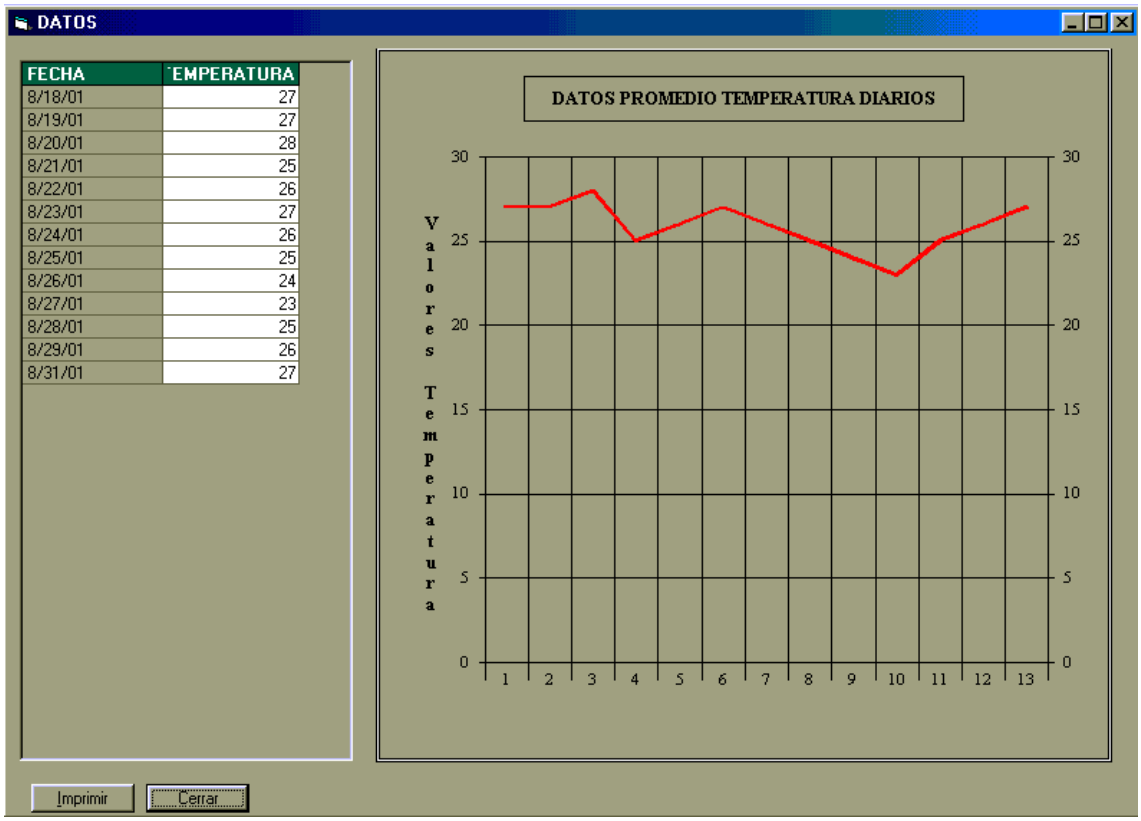


Figura N° 50. Gráfico estadístico de temperatura.

El botón *Imprimir*, permite realizar la impresión del cuadro presentado con los datos desplegados.

6.5 Ayuda

6.5.1 Contenido

Para acceder a la opción de *Contenido*, seleccionaremos del menú principal la opción *Ayuda*, seguidamente de *Contenido*.

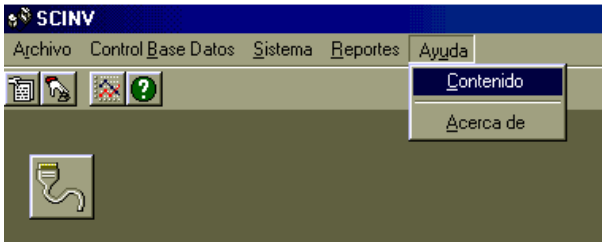


Figura N° 51. Acceso a Contenido.

A continuación se desplegará la ayuda sobre el funcionamiento del sistema.

6.5.2 A cerca de.

Para acceder a la opción de *Acerca de*, seleccionaremos del menú principal la opción *Ayuda*, seguido de *Acerca de*, pantalla que tendrá información sobre los responsables de la creación del sistema.

Acerca de SCINV
SCINV
Sistema de Control Invernaderos
Desarrollo Pc Market 2002
Diseñadores : Nycolai Moscoso / Joy Arias
Versión 1.0.0
Area de desarrollo PC Market Información adicional acerca del sistema (593)2520680
joy@yo-inc.com , nicolay@yo-inc.com, pc_market@starmedia.com
Aceptar
Info. del sistema...

Figura N° 52. Acceso a Acerca de.

CONCLUSIONES Y RECOMENDACIONES

CONCLUSIONES

- Con el manejo del microcontrolador, se ha podido explotar varias de sus grandes ventajas y ponerlas al servicio de la sociedad, ayudando a la automatización de procesos manuales en el ámbito de la agricultura.

- Mediante el manejo del microcontrolador, se ha podido mantener un control del riego, iluminación, ventilación, y monitoreo de la temperatura, todos ellos elementos importantes para la producción del Lycopersicum Sculentum.

- El manejo del microcontrolador se ha constituido en una herramienta importante para la industria, que con el avance constante de la tecnología, se ha llegado a obtener verdaderos centros de control que soportan altas temperaturas, ruido, vibraciones, etc., realizando operaciones complejas en fracción de segundos sin ningún problema, brindando confiabilidad y seguridad en el trabajo, ahorrando recursos y tiempo.

- Los microcontroladores son una herramienta útil para la satisfacer las necesidades del usuario, contribuyendo al crecimiento de la industria ecuatoriana y del país.

- Los circuitos de control desarrollados a base de microcontroladores, son tecnología de bajo costo, que ayuda a la automatización de procesos especialmente manuales, a la consecución de metas y objetivos, a obtener un mejor control de tal forma que lleguemos a obtener productos de calidad que puedan ser competitivos a nivel mundial.

- El uso de nuevas tecnologías en la industria ecuatoriana, hacen que los procesos que se ejecuten sean cada vez de mejor calidad, con la finalidad de alcanzar ventajas competitivas a nivel nacional y les permita incursionar dentro del mercado internacional.

- La programación en Visual Basic, es relativamente sencilla y fácil de aprender; es una herramienta de programación visual, que contribuye a obtener una mejor interacción hombre – máquina, permitiéndole al usuario mantener el control sobre los dispositivos que maneja.

- La principal ventaja que presenta el sistema es la fácil adaptación a cualquier tipo de cultivo, ya que mantiene configuraciones básicas y elementales para la producción de cualquier tipo de planta; mantiene una interfaz amigable y segura para el usuario, facilitando la configuración y control de cada uno de los elementos conectados y acoplados al sistema.

- El sistema permite almacenar datos históricos de la temperatura, factor importante para el desarrollo del Lycopersicum Sculentum, con los cuales se pueden realizar análisis de cada producción, permitiendo establecer cuál fue la mejor y poder seguir cultivando, basándose en ella.

- El sistema permite adaptar nuevos controles, requeridos por el usuario para obtener un mayor control sobre la producción y así conseguir productos de calidad.

- Con el desarrollo de la presente, se ha logrado demostrar una de las tantas bondades que presenta el funcionamiento de un microcontrolador, aplicada a la agricultura.

- El campo de aplicación de los microcontroladores es amplio, actualmente se encuentra en la industria, medicina, agricultura entre otros.

RECOMENDACIONES

- Es aconsejable que para el desarrollo de cualquier software de automatización para cultivar bajo invernadero, se vayan realizando pruebas con el usuario, acorde al avance del sistema de tal forma que se abarquen la mayor cantidad de parámetros establecidos por el usuario, tal que se llegue a la satisfacer la mayor cantidad de necesidades, si el caso lo permite su completa satisfacción..

- Es importante realizar un análisis de requerimientos antes del desarrollo de cualquier sistema, e involucrarle al usuario durante todo el ciclo de vida, poniendo mayor énfasis en la etapa de construcción del mismo, para tener una mejor visión de cuales son sus mayores necesidades con la finalidad de sacar un producto de calidad.

- Se recomienda el manejo de herramientas conocidas por el programador para ahorrar tiempo y evitar mayores problemas, que pueden ocasionar demoras en la entrega del mismo , consecuentemente pérdida de tiempo.

- Antes de empezar con el desarrollo de la aplicación, es conveniente seleccionar la herramienta que más se adapte a los requerimientos del usuario, brinde mayores facilidades y seguridad, para garantizar el éxito del proyecto.

- El software Visual Basic, es recomendable para aplicaciones sencillas y de fácil uso como lo es el caso de los controles, ya que brinda una interfaz amigable y de sencillo aprendizaje para el usuario.

- Es importante una perfecta interrelación entre hardware y software, ya que operarán en conjunto.

- El sistema es aconsejable para el monitoreo, manejo y control de: temperatura, riego, iluminación y ventilación acoplable a cualquier tipo de cultivo e invernadero y se encuentra desarrollado por ecuatorianos.

BIBLIOGRAFÍA

1. **MOTOROLA LITERATURE.** "Data Technical MC68HC11A8". USA. 1991.
2. **MOTOROLA LITERATURE.** "Programming Reference Guide MC68HC11A8". USA. 1990.
3. **MOTOROLA LITERATURE.** "Reference Manual M68HC11". USA. 1991.
4. **MOTOROLA LITERATURE.** "Evaluation Borrad User's Manual M68HC11EVB". Primera Edición. USA. 1986.
5. **MOTOROLA LITERATURE.** "Addendum to M68HC11EVB Evaluation Board". "User's Manual M68HC11EVB / D1". USA. 1987.
6. **MOTOROLA LITERATURE.** "EVB / EVM / EVS Aplication Note", "AN2". USA. 1990.
7. **GARY Cornell, TORRES Manuel, CORRAL Antonio.** "Visual Basic 6.0", "Manual de Referencia". Primera Edición. Editorial "McGraw – Hill". España, 1999.
8. **MICROSOFT.** "Microsoft Visual Basic", "Language Reference". USA. 1995.
9. **MICROSOFT.** "Microsoft Visual Basic", "Professiional Features". USA. 1995.
10. **FREEDMAN Alan.** "Diccionario de Computación Bilingüe". Quinta Edición. Editorial "McGraw – Hill Interamericana de España". España. Tomo 2. 1993.
11. **GRANIZO Evelio.** "Lenguaje C", "Teoría y Ejercicios". Primera Edición. Editorial "Centro Matemático Universidad Central". Quito – Ecuador. 1996.
12. **GRANIZO Evelio.** "Programación Orientada a Objetos en C++", "Teoría y Ejercicios". Primera Edición. Editorial "ESPE". Quito – Ecuador. 1997.

13. DIRECCIONES ELECTRÓNICAS

13.1. www.microaxial.com.ar/Acoplador_RS232.html

13.2. www.nteinc.com

13.3. www.motorola.com

13.4. www.sc.ehu.es/sbweb/electronica/elec_basica/tema6/Paginas/Pagina11.html

13.5. http://proton.ucting.udg.mx/home/macacus/web-docs/pag5.html

13.6. www.geocities.com/rafael.sanchez/es/68hc11.html

13.7. www.nationalsemiconductor.com

13.8. www.onsemi.com/pub/collateral/MC34064-D.pdf

13.9. www.motorola.com

ANEXOS

ANEXO I

Decodificador / Demultiplexor 74LCX138

FAIRCHILD SEMICONDUCTOR™

March 1995
Revised February 2001

74LCX138
Low Voltage 1-of-8 Decoder/Demultiplexer with 5V Tolerant Inputs

General Description

The LCX138 is a high-speed 1-of-8 decoder/demultiplexer. This device is ideally suited for high-speed memory chip select address decoding. The multiple input enables allow parallel expansion to a 1-of-24 decoder using just three LCX138 devices or a 1-of-32 decoder using four LCX138 devices and one inverter.

The 74LCX138 is fabricated with advanced CMOS technology to achieve high speed operation while maintaining CMOS low power dissipation.

Features

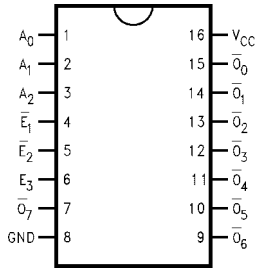
- 5V tolerant inputs
- 2.3V–3.6V V_{CC} specifications provided
- 6.0 ns t_{PD} max (V_{CC} = 3.3V), 10 µA I_{CC} max
- Power down high impedance inputs and outputs
- ±24 mA output drive (V_{CC} = 3.0V)
- Implements patented noise/EMI reduction circuitry
- Latch-up performance exceeds 500 mA
- ESD performance:
  - Human body model > 2000V
  - Machine model > 200V

Ordering Code:

Order Number	Package Number	Package Description
74LCX138M	M16A	16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
74LCX138SJ	M16D	16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
74LCX138MTC	MTC16	16-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide

Devices also available in Tape and Reel. Specify by appending suffix letter "X" to the ordering code.

Connection Diagram



Pin Descriptions

Pin Names	Description
A_0–A_2	Address Inputs
$\overline{E}_1$–$\overline{E}_2$	Enable Inputs
E_3	Enable Input
$\overline{O}_0$–$\overline{O}_7$	Outputs

© 2001 Fairchild Semiconductor Corporation

Functional Description

The LCX138 high-speed 1-of-8 decoder/demultiplexer accepts three binary weighted inputs (A_0, A_1, A_2) and, when enabled, provides eight mutually exclusive active-LOW outputs ($\overline{O}_0$–$\overline{O}_7$). The LCX138 features three Enable inputs, two active-LOW ($\overline{E}_1$, $\overline{E}_2$) and one active-HIGH (E_3).

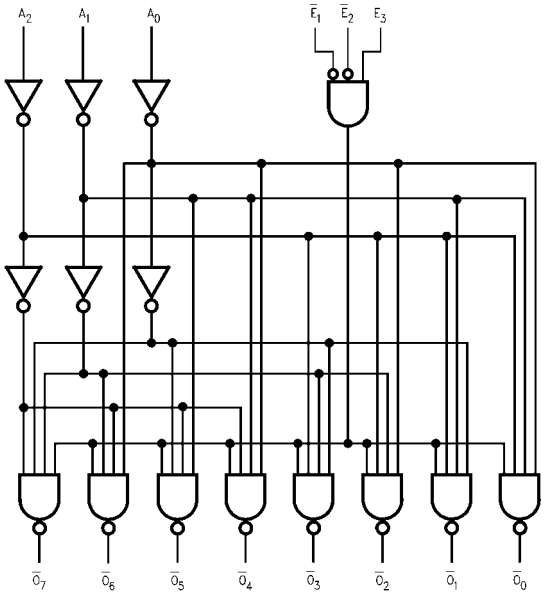
All outputs will be HIGH unless $\overline{E}_1$ and $\overline{E}_2$ are LOW and E_3 is HIGH. The LCX138 can be used as an 8-output demultiplexer by using one of the active LOW Enable inputs as the data input and the other Enable inputs as strobes. The Enable inputs which are not used must be permanently tied to their appropriate active-HIGH or active-LOW state.

Truth Table

Inputs						Outputs							
$\overline{E}_1$	$\overline{E}_2$	E_3	A_0	A_1	A_2	$\overline{O}_0$	$\overline{O}_1$	$\overline{O}_2$	$\overline{O}_3$	$\overline{O}_4$	$\overline{O}_5$	$\overline{O}_6$	$\overline{O}_7$
H	X	X	X	X	X	H	H	H	H	H	H	H	H
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	L	X	X	X	H	H	H	H	H	H	H	H
L	L	H	L	L	L	L	H	H	H	H	H	H	H
L	L	H	H	L	L	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	L	H	H	H	L	H	H	H	H
L	L	H	L	L	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	L	H	H
L	L	H	L	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	L

H = HIGH Voltage Level
L = LOW Voltage Level
X = Immaterial

Logic Diagram



Please note that this diagram is provided only for the understanding of logic operations and should not be used to estimate propagation delays.

Absolute Maximum Ratings(Note 1)

Symbol	Parameter	Value	Conditions	Units
V_{CC}	Supply Voltage	−0.5 to +7.0		V
V_I	DC Input Voltage	−0.5 to +7.0		V
V_O	DC Output Voltage	−0.5 to V_{CC} + 0.5	Output in HIGH or LOW State (Note 2)	V
I_{IK}	DC Input Diode Current	−50	V_I < GND	mA
I_{OK}	DC Output Diode Current	−50 +50	V_O < GND V_O > V_{CC}	mA
I_O	DC Output Source/Sink Current	±50		mA
I_{CC}	DC Supply Current per Supply Pin	±100		mA
I_{GND}	DC Ground Current per Ground Pin	±100		mA
T_{STG}	Storage Temperature	−65 to +150		°C

Recommended Operating Conditions (Note 3)

Symbol	Parameter		Min	Max	Units
V_{CC}	Supply Voltage	Operating	2.0	3.6	V
		Data Retention	1.5	3.6	
V_I	Input Voltage		0	5.5	V
V_O	Output Voltage	HIGH or LOW State	0	V_{CC}	V
I_{OH}/I_{OL}	Output Current	V_{CC} = 3.0V – 3.6V		±24	mA
		V_{CC} = 2.7V – 3.0V		±12	
		V_{CC} = 2.3V – 2.7V		±8	
T_A	Free-Air Operating Temperature		−40	85	°C
$\Delta t/\Delta V$	Input Edge Rate, V_{IN} = 0.8V–2.0V, V_{CC} = 3.0V		0	10	ns/V

Note 1: The Absolute Maximum Ratings are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the Absolute Maximum Ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Note 2: I_O Absolute Maximum Rating must be observed.

Note 3: Unused inputs must be held HIGH or LOW. They may not float.

DC Electrical Characteristics

Symbol	Parameter	Conditions	V_{CC} (V)	T_A = −40°C to +85°C		Units
				Min	Max	
V_{IH}	HIGH Level Input Voltage		2.3 – 2.7	1.7		V
			2.7 – 3.6	2.0		
V_{IL}	LOW Level Input Voltage		2.3 – 2.7		0.7	V
			2.7 – 3.6		0.8	
V_{OH}	HIGH Level Output Voltage	I_{OH} = −100 µA	2.3 – 3.6	V_{CC} – 0.2		V
		I_{OH} = -8 mA	2.3	1.8		
		I_{OH} = −12 mA	2.7	2.2		
		I_{OH} = −18 mA	3.0	2.4		
		I_{OH} = −24 mA	3.0	2.2		
V_{OL}	LOW Level Output Voltage	I_{OL} = 100 µA	2.3 – 3.6		0.2	V
		I_{OL} = 8mA	2.3		0.6	
		I_{OL} = 12 mA	2.7		0.4	
		I_{OL} = 16 mA	3.0		0.4	
		I_{OL} = 24 mA	3.0		0.55	
I_I	Input Leakage Current	0 ≤ V_I ≤ 5.5V	2.3 – 3.6		±5.0	µA
I_{OFF}	Power-Off Leakage Current	V_I or V_O = 5.5V	0		10	µA
I_{CC}	Quiescent Supply Current	V_I = V_{CC} or GND	2.3 – 3.6		10	µA
		3.6V ≤ V_I ≤ 5.5V	2.3 – 3.6		±10	
ΔI_{CC}	Increase in I_{CC} per Input	V_{IH} = V_{CC} −0.6V	2.3 – 3.6		500	µA

AC Electrical Characteristics

Symbol	Parameter	$T_A = -40°C$ to $+85°C$, $R_L = 500\Omega$						Units
		$V_{CC} = 3.3V \pm 0.3V$		$V_{CC} = 2.7V$		$V_{CC} = 2.5V \pm 0.2V$		
		$C_L = 50pF$		$C_L = 50pF$		$C_L = 30pF$		
		Min	Max	Min	Max	Min	Max	
t_{PHL}	Propagation Delay	1.5	6.0	1.5	7.0	1.5	7.2	ns
t_{PLH}	An to $\overline{Qn}$	1.5	6.0	1.5	7.0	1.5	7.2	
t_{PHL}	Propagation Delay	1.5	6.5	1.5	7.5	1.5	8.4	ns
t_{PLH}	E3 to $\overline{Qn}$	1.5	6.5	1.5	7.5	1.5	8.4	
t_{PHL}	Propagation Delay	1.5	6.0	1.5	7.0	1.5	7.2	ns
t_{PLH}	$\overline{E1}$ or $\overline{E2}$ to $\overline{Qn}$	1.5	6.0	1.5	7.0	1.5	7.2	
t_{OSHL}	Output to Output Skew (Note 4)		1.0					ns
t_{OSLH}			1.0					

Note 4: Skew is defined as the absolute value of the difference between the actual propagation delay for any two separate outputs of the same device. The specification applies to any outputs switching in the same direction, either HIGH-to-LOW (t_{OSHL}) or LOW-to-HIGH (t_{OSLH}).

Dynamic Switching Characteristics

Symbol	Parameter	Conditions	V_{CC} (V)	$T_A = 25°C$ Typical	Units
V_{OLP}	Quiet Output Dynamic Peak V_{OL}	$C_L = 50$ pF, $V_{IH} = 3.3V$, $V_{IL} = 0V$	3.3	0.8	V
		$C_L = 30$ pF, $V_{IH} = 2.5V$, $V_{IL} = 0V$	2.5	0.6	
V_{OLV}	Quiet Output Dynamic Valley V_{OL}	$C_L = 50$ pF, $V_{IH} = 3.3V$, $V_{IL} = 0V$	3.3	–0.8	V
		$C_L = 30$ pF, $V_{IH} = 2.5V$, $V_{IL} = 0V$	2.5	–0.6	

Capacitance

Symbol	Parameter	Conditions	Typical	Units
C_{IN}	Input Capacitance	V_{CC} = Open, $V_I = 0V$ or V_{CC}	7	pF
C_{OUT}	Output Capacitance	$V_{CC} = 3.3V$, $V_I = 0V$ or V_{CC}	8	pF
C_{PD}	Power Dissipation Capacitance	$V_{CC} = 3.3V$, $V_I = 0V$ or V_{CC}, f = 10 MHz	25	pF

AC Loading and Waveforms Generic for LCX Family

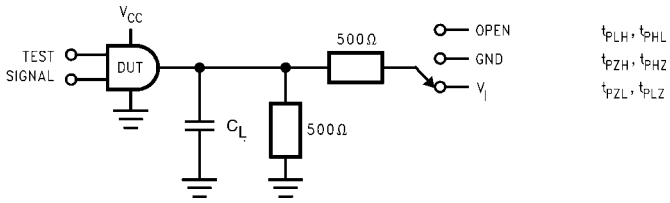
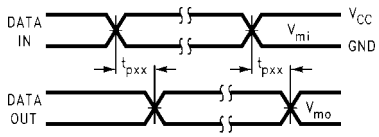
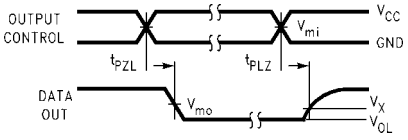


FIGURE 1. AC Test Circuit
(C_L includes probe and jig capacitance)

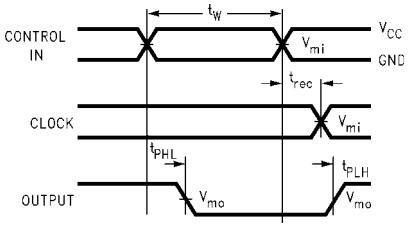
Test	Switch
t_{PLH}, t_{PHL}	Open
t_{PZL}, t_{PLZ}	6V at V_{CC} = 3.3 ± 0.3V V_{CC} x 2 at V_{CC} = 2.5 ± 0.2V
t_{PZH},t_{PHZ}	GND



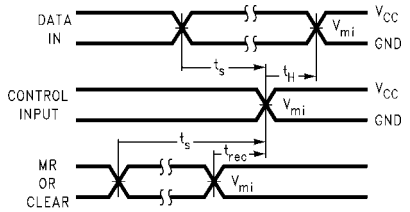
Waveform for Inverting and Non-Inverting Functions



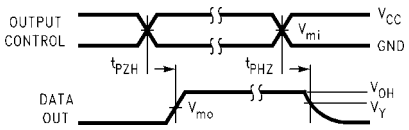
3-STATE Output Low Enable and Disable Times for Logic



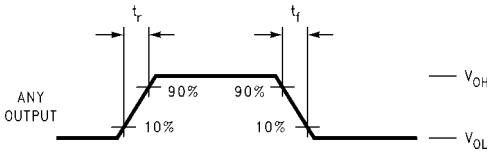
Propagation Delay, Pulse Width and t_{rec} Waveforms



Setup Time, Hold TIme and Recovery TIme for Logic



3-STATE Output High Enable and Disable Times for Logic

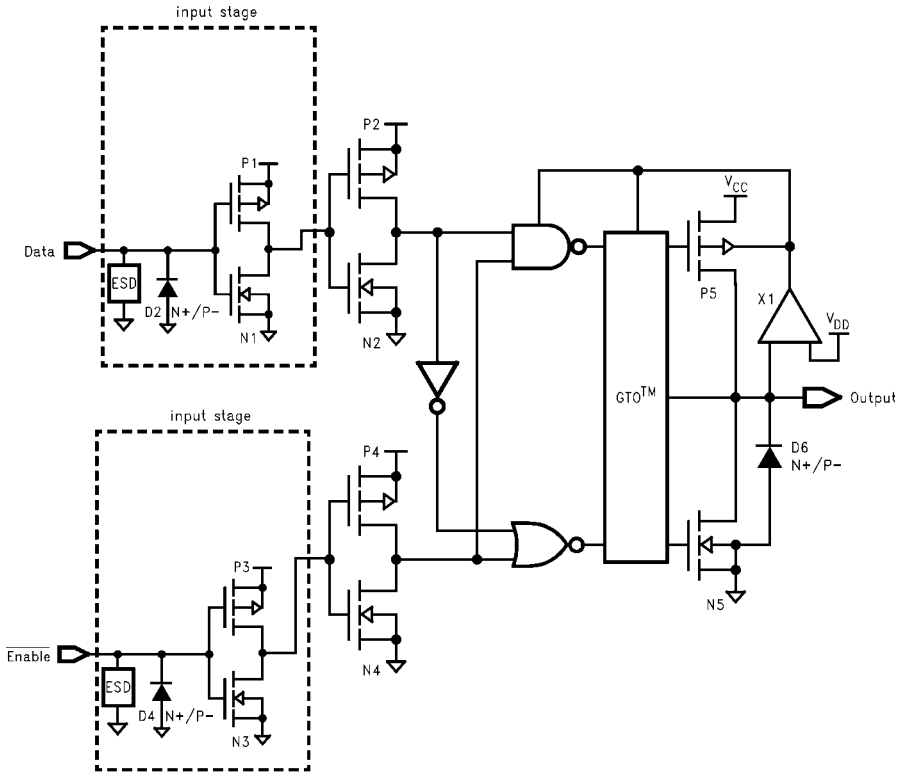


t_{rise} and t_{fall}

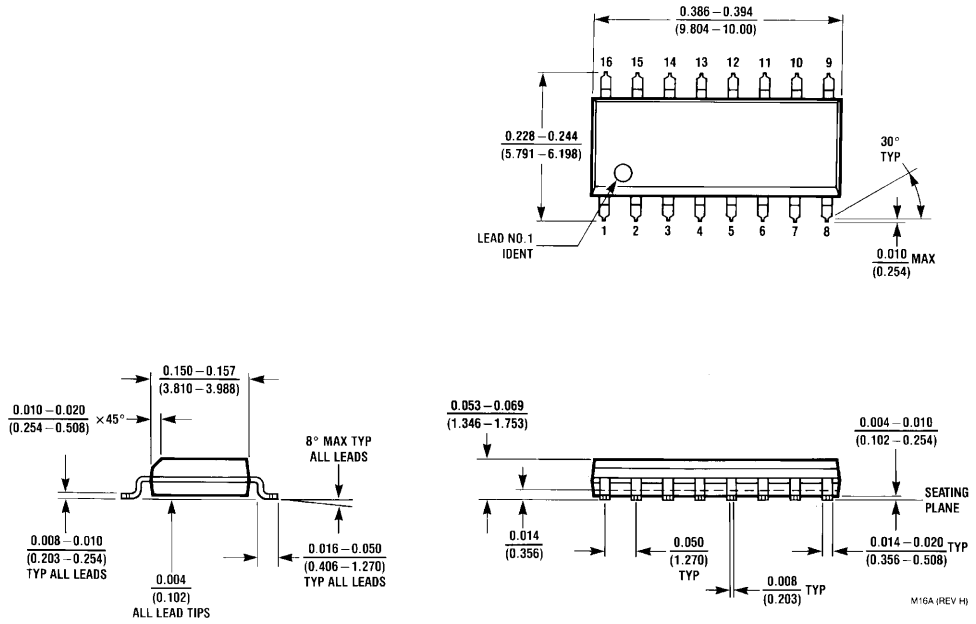
Symbol	V_{CC}		
	3.3V ± 0.3V	**2.7V**	**2.5V ± 0.2V**
V_{mi}	1.5V	1.5V	V_{CC}/2
V_{mo}	1.5V	1.5V	V_{CC}/2
V_x	V_{OL} + 0.3V	V_{OL} + 0.3V	V_{OL} + 0.15V
V_y	V_{OH} − 0.3V	V_{OH} − 0.3V	V_{OH} − 0.15V

FIGURE 2. Waveforms
(Input Pulse Characteristics; f = 1MHz, t_r = t_f = 3ns)

Schematic Diagram Generic for LCX Family

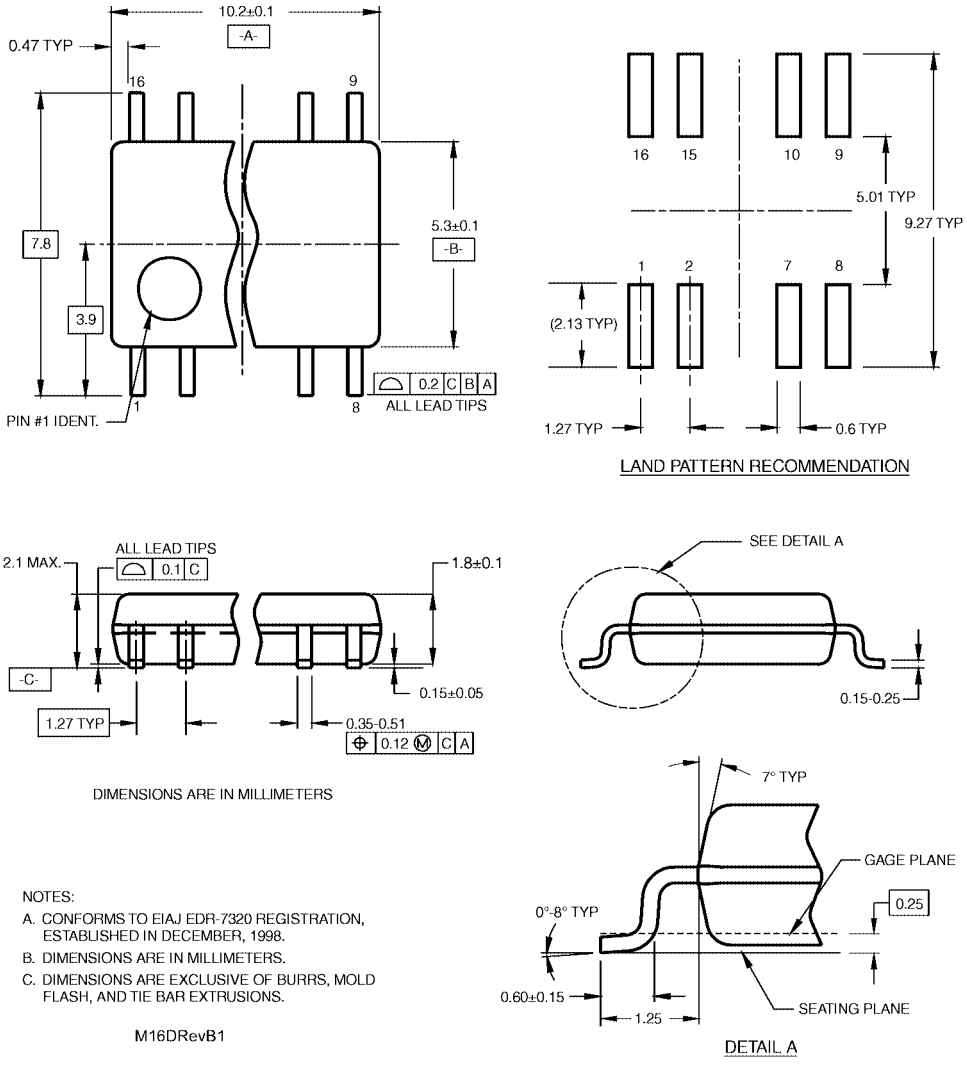


Physical Dimensions inches (millimeters) unless otherwise noted



16-Lead Small Outline Integrated Circuit (SOIC), JEDEC MS-012, 0.150 Narrow
Package Number M16A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



NOTES:

A. CONFORMS TO EIAJ EDR-7320 REGISTRATION, ESTABLISHED IN DECEMBER, 1998.

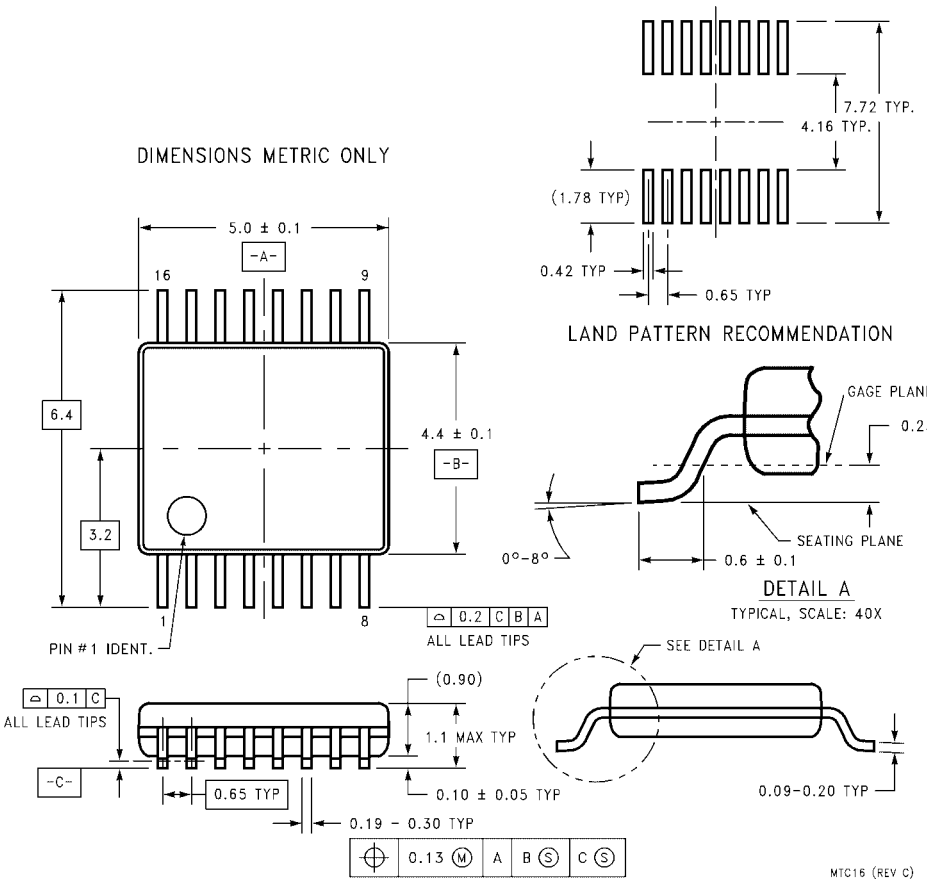
B. DIMENSIONS ARE IN MILLIMETERS.

C. DIMENSIONS ARE EXCLUSIVE OF BURRS, MOLD FLASH, AND TIE BAR EXTRUSIONS.

M16DRevB1

16-Lead Small Outline Package (SOP), EIAJ TYPE II, 5.3mm Wide
Package Number M16D

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



16-Lead Thin Shrink Small Outline Package (TSSOP), JEDEC MO-153, 4.4mm Wide
Package Number MTC16

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

www.fairchildsemi.com

ANEXO II

Inversor DM74LS04

FAIRCHILD SEMICONDUCTOR™

March 1998

DM74LS04
Hex Inverting Gates

General Description

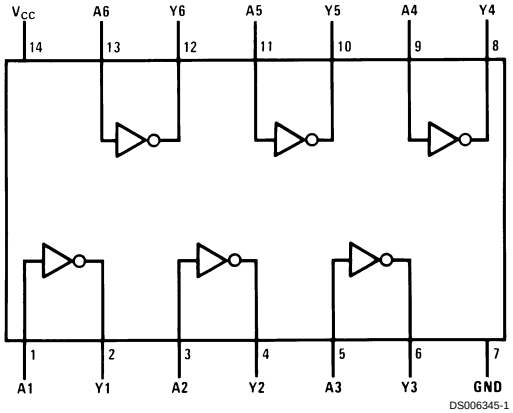
This device contains six independent gates each of which performs the logic INVERT function.

Features

- Alternate Military/Aerospace device (54LS04) is available. Contact a Fairchild Semiconductor Sales Office/Distributor for specifications.

Connection Diagram

Dual-In-Line Package



Order Number 54LS04DMQB, 54LS04FMQB, 54LS04LMQB, DM54LS04J, DM54LS04W, DM74LS04M or DM74LS04N
See Package Number E20A, J14A, M14A, N14A or W14B

Function Table

$Y = \overline{A}$

Input	Output
A	Y
L	H
H	L

H = High Logic Level
L = Low Logic Level

© 1998 Fairchild Semiconductor Corporation

Absolute Maximum Ratings (Note 1)

Supply Voltage	7V
Input Voltage	7V
Operating Free Air Temperature Range	
DM54LS and 54LS	−55˚C to +125˚C
DM74LS	0˚C to +70˚C
Storage Temperature Range	−65˚C to +150˚C

Recommended Operating Conditions

Symbol	Parameter	DM54LS04			DM74LS04			Units
		Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply Voltage	4.5	5	5.5	4.75	5	5.25	V
V_{IH}	High Level Input Voltage	2			2			V
V_{IL}	Low Level Input Voltage			0.7			0.8	V
I_{OH}	High Level Output Current			−0.4			−0.4	mA
I_{OL}	Low Level Output Current			4			8	mA
T_A	Free Air Operating Temperature	−55		125	0		70	˚C

Note 1: *The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the "Electrical Characteristics" table are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.*

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions		Min	Typ (Note 2)	Max	Units
V_I	Input Clamp Voltage	V_{CC} = Min, I_I = −18 mA				−1.5	V
V_{OH}	High Level Output Voltage	V_{CC} = Min, I_{OH} = Max, V_{IL} = Max	DM54	2.5	3.4		V
			DM74	2.7	3.4		
V_{OL}	Low Level Output Voltage	V_{CC} = Min, I_{OL} = Max, V_{IH} = Min	DM54		0.25	0.4	V
			DM74		0.35	0.5	
		I_{OL} = 4 mA, V_{CC} = Min	DM74		0.25	0.4	
I_I	Input Current @ Max Input Voltage	V_{CC} = Max, V_I = 7V				0.1	mA
I_{IH}	High Level Input Current	V_{CC} = Max, V_I = 2.7V				20	µA
I_{IL}	Low Level Input Current	V_{CC} = Max, V_I = 0.4V				−0.36	mA
I_{OS}	Short Circuit Output Current	V_{CC} = Max (Note 3)	DM54	−20		−100	mA
			DM74	−20		−100	
I_{CCH}	Supply Current with Outputs High	V_{CC} = Max			1.2	2.4	mA
I_{CCL}	Supply Current with Outputs Low	V_{CC} = Max			3.6	6.6	mA

Switching Characteristics

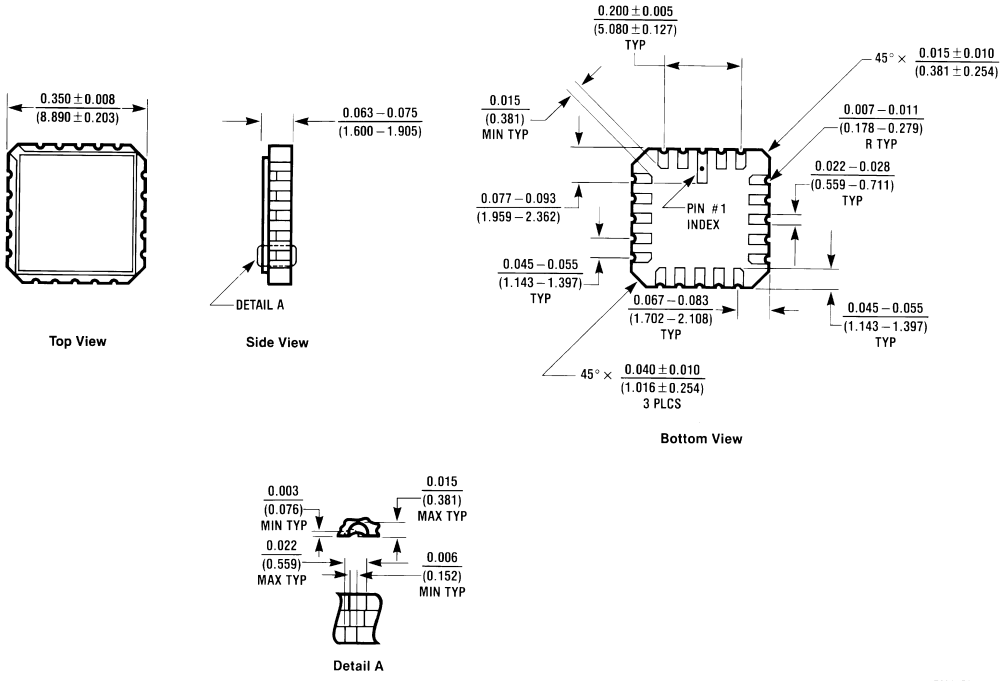
at V_{CC} = 5V and T_A = 25˚C

Symbol	Parameter	R_L = 2 kΩ				Units
		C_L = 15 pF		C_L = 50 pF		
		Min	Max	Min	Max	
t_{PLH}	Propagation Delay Time Low to High Level Output	3	10	4	15	ns
t_{PHL}	Propagation Delay Time High to Low Level Output	3	10	4	15	ns

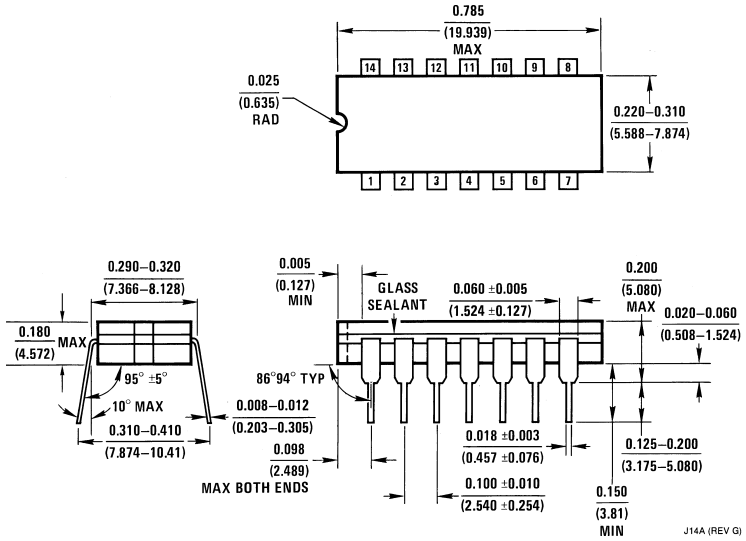
Note 2: All typicals are at V_{CC} = 5V, T_A = 25˚C.

Note 3: Not more than one output should be shorted at a time, and the duration should not exceed one second.

Physical Dimensions inches (millimeters) unless otherwise noted

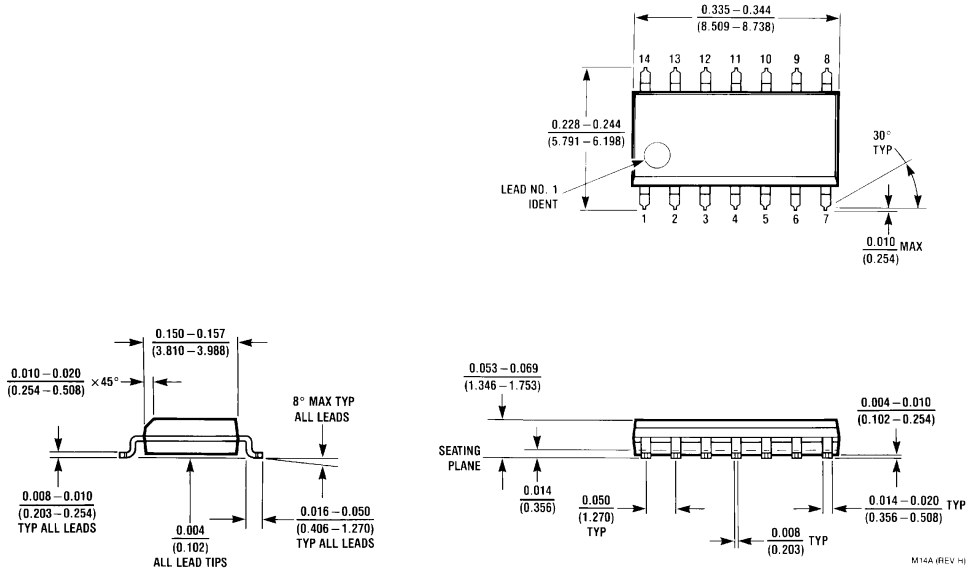


Ceramic Leadless Chip Carrier Package (E)
Order Number 54LS04LMQB
Package Number E20A

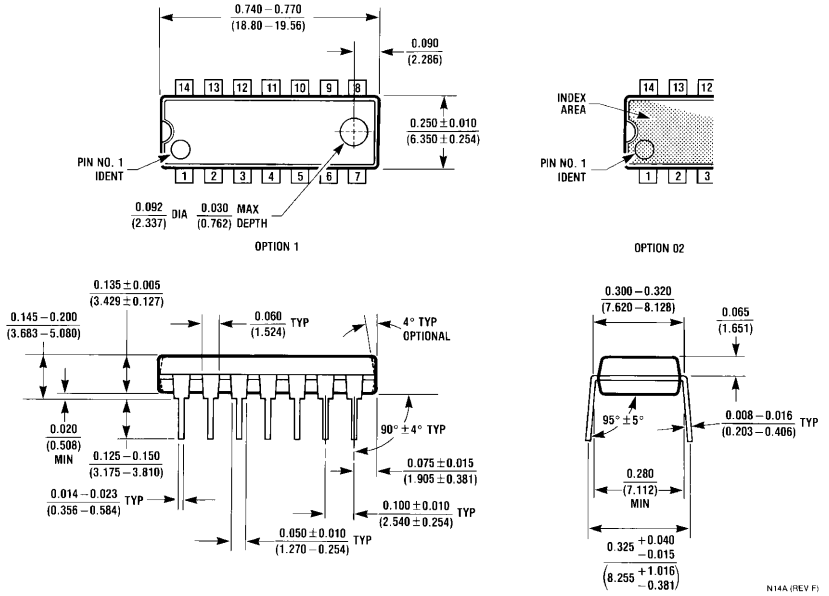


14-Lead Ceramic Dual-In-Line Package (J)
Order Number 54LS04DMQB or DM54LS04J
Package Number J14A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

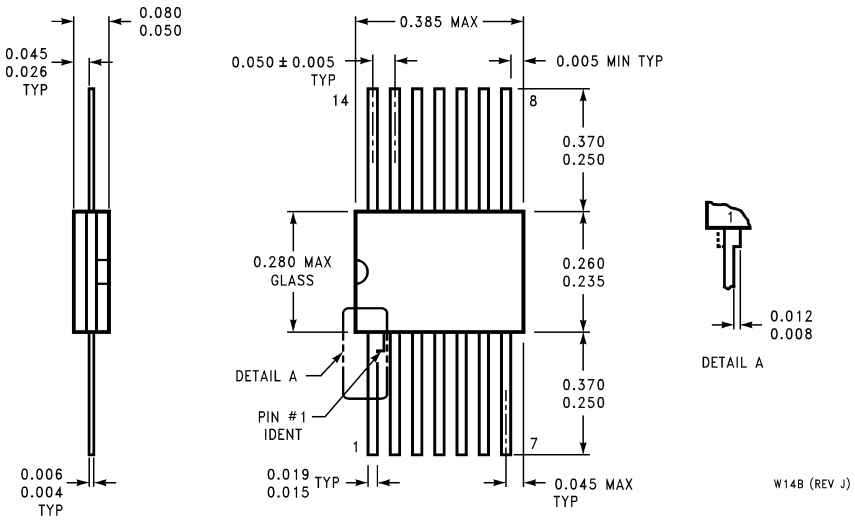


14-Lead Small Outline Molded Package (M)
Order Number DM74LS04M
Package Number M14A



14-Lead Molded Dual-In-Line Package (N)
Order Number DM74LS04N
Package Number N14A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Lead Ceramic Flat Package (W)
Order Number 54LS04FMQB or DM54LS04W
Package Number W14B

LIFE SUPPORT POLICY

FAIRCHILD'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF FAIRCHILD SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and (c) whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component in any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

Fairchild Semiconductor Corporation
Americas
Customer Response Center
Tel: 1-888-522-5372

Fairchild Semiconductor Europe
Fax: +49 (0) 1 80-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 8 141-35-0
English Tel: +44 (0) 1 793-85-68-56
Italy Tel: +39 (0) 2 57 5631

Fairchild Semiconductor Hong Kong Ltd.
13th Floor, Straight Block,
Ocean Centre, 5 Canton Rd.
Tsimshatsui, Kowloon
Hong Kong
Tel: +852 2737-7200
Fax: +852 2314-0061

National Semiconductor Japan Ltd.
Tel: 81-3-5620-6175
Fax: 81-3-5620-6179

www.fairchildsemi.com

Fairchild does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and Fairchild reserves the right at any time without notice to change said circuitry and specifications.

ANEXO III

Amplificador Operacional LM324

National Semiconductor

August 2000

LM124/LM224/LM324/LM2902
Low Power Quad Operational Amplifiers

General Description

The LM124 series consists of four independent, high gain, internally frequency compensated operational amplifiers which were designed specifically to operate from a single power supply over a wide range of voltages. Operation from split power supplies is also possible and the low power supply current drain is independent of the magnitude of the power supply voltage.

Application areas include transducer amplifiers, DC gain blocks and all the conventional op amp circuits which now can be more easily implemented in single power supply systems. For example, the LM124 series can be directly operated off of the standard +5V power supply voltage which is used in digital systems and will easily provide the required interface electronics without requiring the additional ±15V power supplies.

Unique Characteristics

- In the linear mode the input common-mode voltage range includes ground and the output voltage can also swing to ground, even though operated from only a single power supply voltage
- The unity gain cross frequency is temperature compensated
- The input bias current is also temperature compensated

Advantages

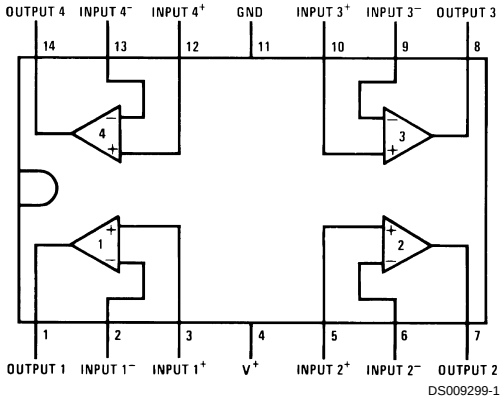
- Eliminates need for dual supplies
- Four internally compensated op amps in a single package
- Allows directly sensing near GND and V_{OUT} also goes to GND
- Compatible with all forms of logic
- Power drain suitable for battery operation

Features

- Internally frequency compensated for unity gain
- Large DC voltage gain 100 dB
- Wide bandwidth (unity gain) 1 MHz (temperature compensated)
- Wide power supply range:
  Single supply 3V to 32V
  or dual supplies ±1.5V to ±16V
- Very low supply current drain (700 µA)—essentially independent of supply voltage
- Low input biasing current 45 nA (temperature compensated)
- Low input offset voltage 2 mV and offset current: 5 nA
- Input common-mode voltage range includes ground
- Differential input voltage range equal to the power supply voltage
- Large output voltage swing 0V to V^+ − 1.5V

Connection Diagram

Dual-In-Line Package



DS009299-1

Top View

Order Number LM124J, LM124AJ, LM124J/883 (Note 2)**, LM124AJ/883** (Note 1)**, LM224J, LM224AJ, LM324J, LM324M, LM324MX, LM324AM, LM324AMX, LM2902M, LM2902MX, LM324N, LM324AN, LM324MT, LM324MTX or LM2902N LM124AJRQML and LM124AJRQMLV**(Note 3)

See NS Package Number J14A, M14A or N14A

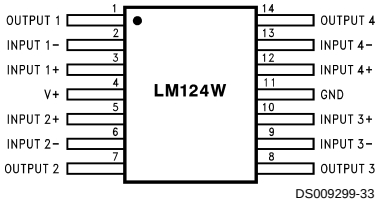
Note 1: LM124A available per JM38510/11006

Note 2: LM124 available per JM38510/11005

© 2000 National Semiconductor Corporation

Connection Diagram (Continued)

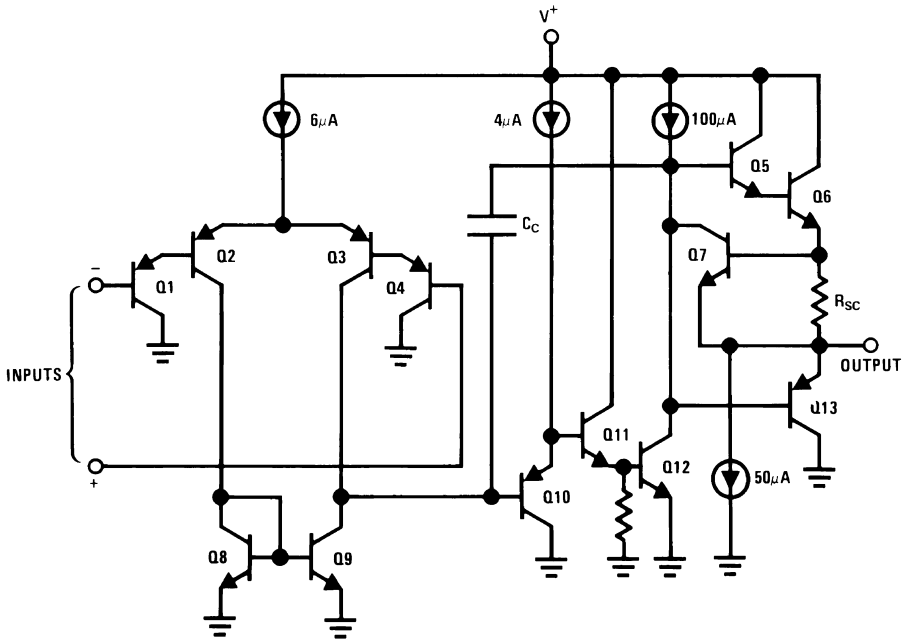
Note 3: See STD Mil DWG 5962R99504 for Radiation Tolerant Device



DS009299-33

Order Number LM124AW/883, LM124AWG/883, LM124W/883 or LM124WG/883
LM124AWRQML and LM124AWRQMLV(Note 3)
See NS Package Number W14B
LM124AWGRQML and LM124AWGRQMLV(Note 3)
See NS Package Number WG14A

Schematic Diagram (Each Amplifier)



DS009299-2

Absolute Maximum Ratings (Note 12)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

	LM124/LM224/LM324 LM124A/LM224A/LM324A	LM2902
Supply Voltage, V^+	32V	26V
Differential Input Voltage	32V	26V
Input Voltage	−0.3V to +32V	−0.3V to +26V
Input Current		
(V_{IN} < −0.3V) (Note 6)	50 mA	50 mA
Power Dissipation (Note 4)		
Molded DIP	1130 mW	1130 mW
Cavity DIP	1260 mW	1260 mW
Small Outline Package	800 mW	800 mW
Output Short-Circuit to GND		
(One Amplifier) (Note 5)		
$V^+ \leq 15V$ and $T_A = 25^\circ C$	Continuous	Continuous
Operating Temperature Range		−40˚C to +85˚C
LM324/LM324A	0˚C to +70˚C	
LM224/LM224A	−25˚C to +85˚C	
LM124/LM124A	−55˚C to +125˚C	
Storage Temperature Range	−65˚C to +150˚C	−65˚C to +150˚C
Lead Temperature (Soldering, 10 seconds)	260˚C	260˚C
Soldering Information		
Dual-In-Line Package		
Soldering (10 seconds)	260˚C	260˚C
Small Outline Package		
Vapor Phase (60 seconds)	215˚C	215˚C
Infrared (15 seconds)	220˚C	220˚C
See AN-450 “Surface Mounting Methods and Their Effect on Product Reliability” for other methods of soldering surface mount devices.		
ESD Tolerance (Note 13)	250V	250V

Electrical Characteristics

$V^+ = +5.0V$, (Note 7), unless otherwise stated

Parameter	Conditions	LM124A			LM224A			LM324A			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 8) $T_A = 25^\circ C$		1	2		1	3		2	3	mV
Input Bias Current (Note 9)	$I_{IN(+)}$ or $I_{IN(-)}$, $V_{CM} = 0V$, $T_A = 25^\circ C$		20	50		40	80		45	100	nA
Input Offset Current	$I_{IN(+)}$ or $I_{IN(-)}$, $V_{CM} = 0V$, $T_A = 25^\circ C$		2	10		2	15		5	30	nA
Input Common-Mode Voltage Range (Note 10)	$V^+ = 30V$, (LM2902, $V^+ = 26V$), $T_A = 25^\circ C$	0		V^+−1.5	0		V^+−1.5	0		V^+−1.5	V
Supply Current	Over Full Temperature Range $R_L = \infty$ On All Op Amps $V^+ = 30V$ (LM2902 $V^+ = 26V$) $V^+ = 5V$		 1.5 0.7	 3 1.2		 1.5 0.7	 3 1.2		 1.5 0.7	 3 1.2	mA
Large Signal Voltage Gain	$V^+ = 15V$, $R_L \geq 2k\Omega$, ($V_O = 1V$ to 11V), $T_A = 25^\circ C$	50	100		50	100		25	100		V/mV
Common-Mode Rejection Ratio	DC, $V_{CM} = 0V$ to $V^+ - 1.5V$, $T_A = 25^\circ C$	70	85		70	85		65	85		dB

Electrical Characteristics (Continued)

V^+ = +5.0V, (Note 7), unless otherwise stated

Parameter		Conditions		LM124A			LM224A			LM324A			Units
				Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Power Supply Rejection Ratio		V^+ = 5V to 30V (LM2902, V^+ = 5V to 26V), T_A = 25˚C		65	100		65	100		65	100		dB
Amplifier-to-Amplifier Coupling (Note 11)		f = 1 kHz to 20 kHz, T_A = 25˚C (Input Referred)			−120			−120			−120		dB
Output Current	Source	V_{IN}^+ = 1V, V_{IN}^- = 0V, V^+ = 15V, V_O = 2V, T_A = 25˚C		20	40		20	40		20	40		mA
	Sink	V_{IN}^- = 1V, V_{IN}^+ = 0V, V^+ = 15V, V_O = 2V, T_A = 25˚C		10	20		10	20		10	20		mA
		V_{IN}^- = 1V, V_{IN}^+ = 0V, V^+ = 15V, V_O = 200 mV, T_A = 25˚C		12	50		12	50		12	50		µA
Short Circuit to Ground		(Note 5) V^+ = 15V, T_A = 25˚C			40	60		40	60		40	60	mA
Input Offset Voltage		(Note 8)				4			4			5	mV
V_{OS} Drift		R_S = 0Ω			7	20		7	20		7	30	µV/˚C
Input Offset Current		$I_{IN(+)} - I_{IN(-)}$, V_{CM} = 0V				30			30			75	nA
I_{OS} Drift		R_S = 0Ω			10	200		10	200		10	300	pA/˚C
Input Bias Current		$I_{IN(+)}$ or $I_{IN(-)}$			40	100		40	100		40	200	nA
Input Common-Mode Voltage Range (Note 10)		V^+ = +30V (LM2902, V^+ = 26V)		0		V^+−2	0		V^+−2	0		V^+−2	V
Large Signal Voltage Gain		V^+ = +15V (V_OSwing = 1V to 11V) $R_L \geq 2$ kΩ		25			25			15			V/mV
Output Voltage Swing	V_{OH}	V^+ = 30V (LM2902, V^+ = 26V)	R_L = 2 kΩ	26			26			26			V
			R_L = 10 kΩ	27	28		27	28		27	28		V
	V_{OL}	V^+ = 5V, R_L = 10 kΩ			5	20		5	20		5	20	mV
Output Current	Source	V_O = 2V	V_{IN}^+ = +1V, V_{IN}^- = 0V, V^+ = 15V	10	20		10	20		10	20		mA
	Sink		V_{IN}^- = +1V, V_{IN}^+ = 0V, V^+ = 15V	10	15		5	8		5	8		mA

Electrical Characteristics

V^+ = +5.0V, (Note 7), unless otherwise stated

Parameter	Conditions	LM124/LM224			LM324			LM2902			Units
		Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
Input Offset Voltage	(Note 8) T_A = 25˚C		2	5		2	7		2	7	mV
Input Bias Current (Note 9)	$I_{IN(+)}$ or $I_{IN(-)}$, V_{CM} = 0V, T_A = 25˚C		45	150		45	250		45	250	nA
Input Offset Current	$I_{IN(+)}$ or $I_{IN(-)}$, V_{CM} = 0V, T_A = 25˚C		3	30		5	50		5	50	nA
Input Common-Mode Voltage Range (Note 10)	V^+ = 30V, (LM2902, V^+ = 26V), T_A = 25˚C	0		V^+−1.5	0		V^+−1.5	0		V^+−1.5	V
Supply Current	Over Full Temperature Range R_L = ∞ On All Op Amps										mA
	V^+ = 30V (LM2902 V^+ = 26V)		1.5	3		1.5	3		1.5	3	mA
	V^+ = 5V		0.7	1.2		0.7	1.2		0.7	1.2	mA
Large Signal Voltage Gain	V^+ = 15V, $R_L \geq$ 2kΩ, (V_O = 1V to 11V), T_A = 25˚C	50	100		25	100		25	100		V/mV
Common-Mode Rejection Ratio	DC, V_{CM} = 0V to V^+ − 1.5V, T_A = 25˚C	70	85		65	85		50	70		dB
Power Supply Rejection Ratio	V^+ = 5V to 30V (LM2902, V^+ = 5V to 26V),	65	100		65	100		50	100		dB

Electrical Characteristics (Continued)

V^+ = +5.0V, (Note 7), unless otherwise stated

Parameter		Conditions		LM124/LM224			LM324			LM2902			Units
				Min	Typ	Max	Min	Typ	Max	Min	Typ	Max	
		T_A = 25˚C											
Amplifier-to-Amplifier Coupling (Note 11)		f = 1 kHz to 20 kHz, T_A = 25˚C (Input Referred)			−120			−120			−120		dB
Output Current	Source	V_{IN}^+ = 1V, V_{IN}^- = 0V, V^+ = 15V, V_O = 2V, T_A = 25˚C		20	40		20	40		20	40		mA
	Sink	V_{IN}^- = 1V, V_{IN}^+ = 0V, V^+ = 15V, V_O = 2V, T_A = 25˚C		10	20		10	20		10	20		mA
		V_{IN}^- = 1V, V_{IN}^+ = 0V, V^+ = 15V, V_O = 200 mV, T_A = 25˚C		12	50		12	50		12	50		µA
Short Circuit to Ground		(Note 5) V^+ = 15V, T_A = 25˚C			40	60		40	60		40	60	mA
Input Offset Voltage		(Note 8)				7			9			10	mV
V_{OS} Drift		R_S = 0Ω			7			7			7		µV/˚C
Input Offset Current		$I_{IN(+)} - I_{IN(-)}$, V_{CM} = 0V				100			150		45	200	nA
I_{OS} Drift		R_S = 0Ω			10			10			10		pA/˚C
Input Bias Current		$I_{IN(+)}$ or $I_{IN(-)}$			40	300		40	500		40	500	nA
Input Common-Mode Voltage Range (Note 10)		V^+ = +30V (LM2902, V^+ = 26V)		0		V^+−2	0		V^+−2	0		V^+−2	V
Large Signal Voltage Gain		V^+ = +15V (V_OSwing = 1V to 11V) $R_L \geq$ 2 kΩ		25			15			15			V/mV
Output Voltage Swing	V_{OH}	V^+ = 30V (LM2902, V^+ = 26V)	R_L = 2 kΩ	26			26			22			V
			R_L = 10 kΩ	27	28		27	28		23	24		V
	V_{OL}	V^+ = 5V, R_L = 10 kΩ			5	20		5	20		5	100	mV
Output Current	Source	V_O = 2V	V_{IN}^+ = +1V, V_{IN}^- = 0V, V^+ = 15V	10	20		10	20		10	20		mA
	Sink		V_{IN}^- = +1V, V_{IN}^+ = 0V, V^+ = 15V	5	8		5	8		5	8		mA

Note 4: For operating at high temperatures, the LM324/LM324A/LM2902 must be derated based on a +125˚C maximum junction temperature and a thermal resistance of 88˚C/W which applies for the device soldered in a printed circuit board, operating in a still air ambient. The LM224/LM224A and LM124/LM124A can be derated based on a +150˚C maximum junction temperature. The dissipation is the total of all four amplifiers — use external resistors, where possible, to allow the amplifier to saturate of to reduce the power which is dissipated in the integrated circuit.

Note 5: Short circuits from the output to V^+ can cause excessive heating and eventual destruction. When considering short circuits to ground, the maximum output current is approximately 40 mA independent of the magnitude of V^+. At values of supply voltage in excess of +15V, continuous short-circuits can exceed the power dissipation ratings and cause eventual destruction. Destructive dissipation can result from simultaneous shorts on all amplifiers.

Note 6: This input current will only exist when the voltage at any of the input leads is driven negative. It is due to the collector-base junction of the input PNP transistors becoming forward biased and thereby acting as input diode clamps. In addition to this diode action, there is also lateral NPN parasitic transistor action on the IC chip. This transistor action can cause the output voltages of the op amps to go to the V^+voltage level (or to ground for a large overdrive) for the time duration that an input is driven negative. This is not destructive and normal output states will re-establish when the input voltage, which was negative, again returns to a value greater than −0.3V (at 25˚C).

Note 7: These specifications are limited to −55˚C ≤ T_A ≤ +125˚C for the LM124/LM124A. With the LM224/LM224A, all temperature specifications are limited to −25˚C ≤ T_A ≤ +85˚C, the LM324/LM324A temperature specifications are limited to 0˚C ≤ T_A ≤ +70˚C, and the LM2902 specifications are limited to −40˚C ≤ T_A ≤ +85˚C.

Note 8: $V_O \simeq$ 1.4V, R_S = 0Ω with V^+ from 5V to 30V; and over the full input common-mode range (0V to V^+ − 1.5V) for LM2902, V^+ from 5V to 26V.

Note 9: The direction of the input current is out of the IC due to the PNP input stage. This current is essentially constant, independent of the state of the output so no loading change exists on the input lines.

Note 10: The input common-mode voltage of either input signal voltage should not be allowed to go negative by more than 0.3V (at 25˚C). The upper end of the common-mode voltage range is V^+ − 1.5V (at 25˚C), but either or both inputs can go to +32V without damage (+26V for LM2902), independent of the magnitude of V^+.

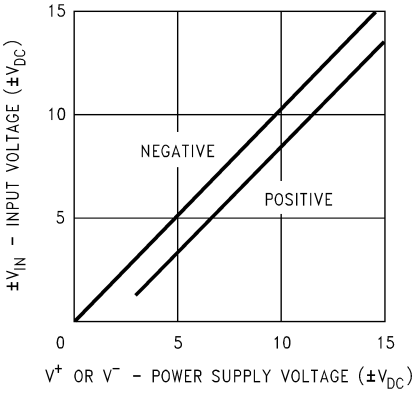
Note 11: Due to proximity of external components, insure that coupling is not originating via stray capacitance between these external parts. This typically can be detected as this type of capacitance increases at higher frequencies.

Note 12: Refer to RETS124AX for LM124A military specifications and refer to RETS124X for LM124 military specifications.

Note 13: Human body model, 1.5 kΩ in series with 100 pF.

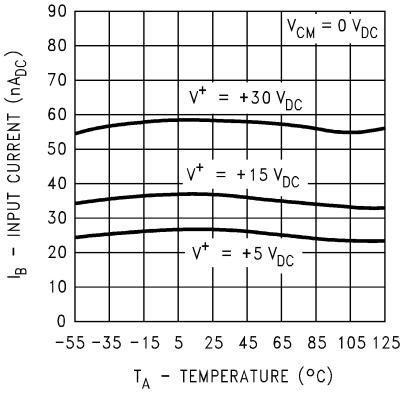
Typical Performance Characteristics

Input Voltage Range



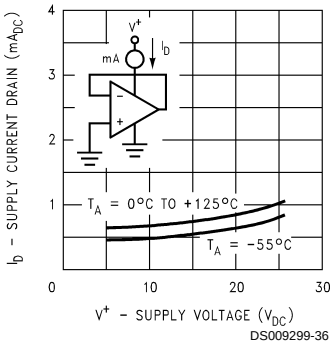
DS009299-34

Input Current



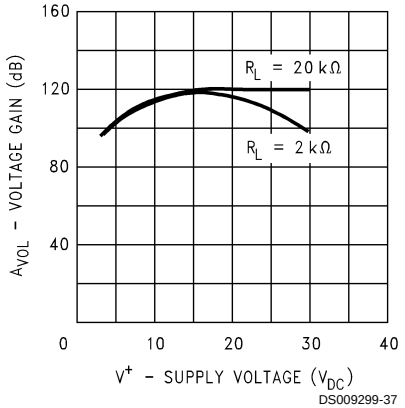
DS009299-35

Supply Current



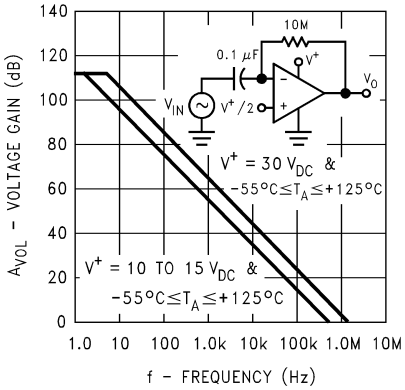
DS009299-36

Voltage Gain



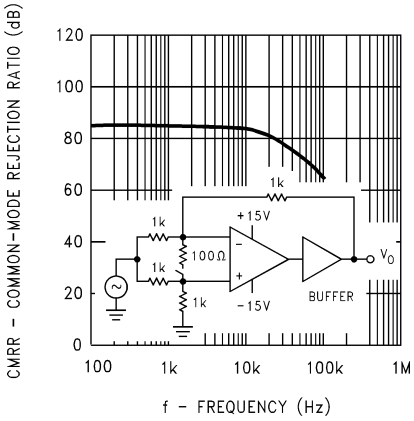
DS009299-37

Open Loop Frequency Response



DS009299-38

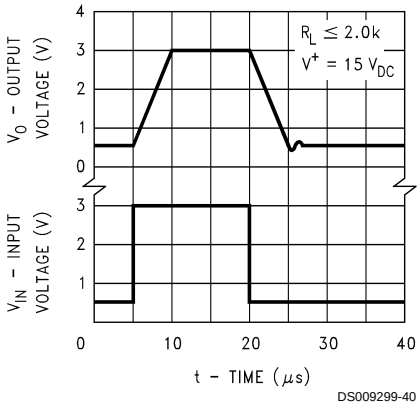
Common Mode Rejection Ratio



DS009299-39

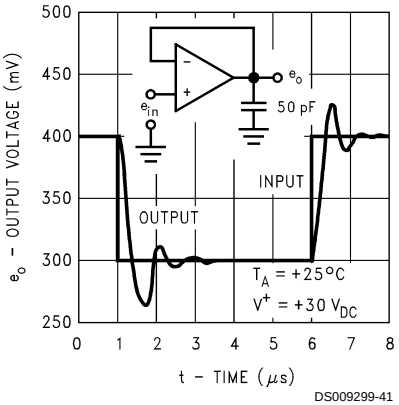
Typical Performance Characteristics (Continued)

Voltage Follower Pulse Response



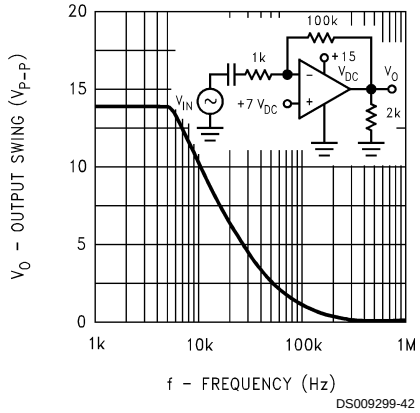
DS009299-40

Voltage Follower Pulse Response (Small Signal)



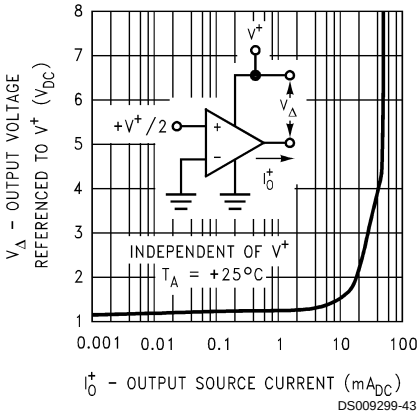
DS009299-41

Large Signal Frequency Response



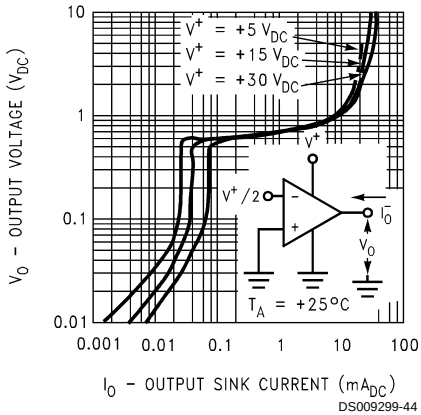
DS009299-42

Output Characteristics Current Sourcing



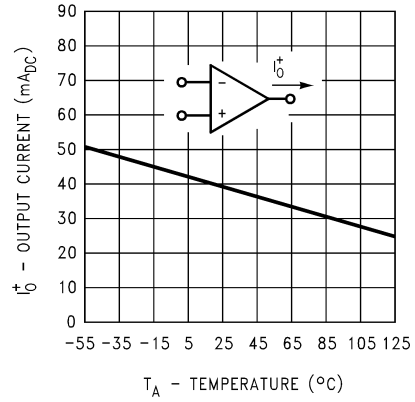
DS009299-43

Output Characteristics Current Sinking



DS009299-44

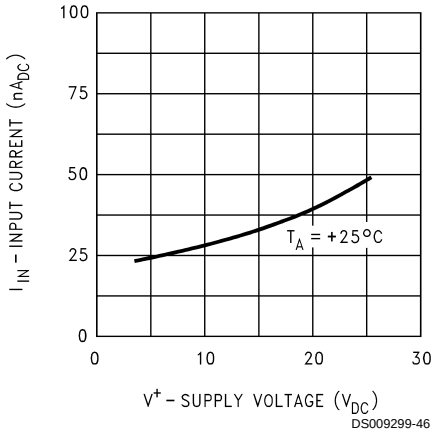
Current Limiting



DS009299-45

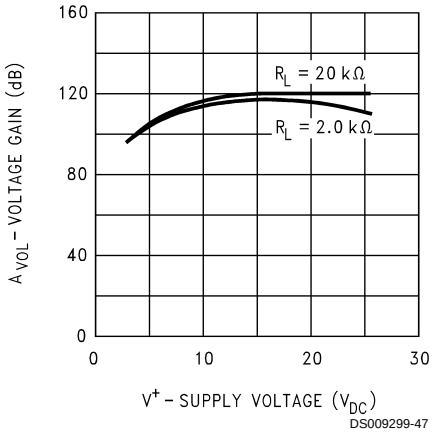
Typical Performance Characteristics (Continued)

Input Current (LM2902 only)



DS009299-46

Voltage Gain (LM2902 only)



DS009299-47

Application Hints

The LM124 series are op amps which operate with only a single power supply voltage, have true-differential inputs, and remain in the linear mode with an input common-mode voltage of 0 V_{DC}. These amplifiers operate over a wide range of power supply voltage with little change in performance characteristics. At 25˚C amplifier operation is possible down to a minimum supply voltage of 2.3 V_{DC}.

The pinouts of the package have been designed to simplify PC board layouts. Inverting inputs are adjacent to outputs for all of the amplifiers and the outputs have also been placed at the corners of the package (pins 1, 7, 8, and 14).

Precautions should be taken to insure that the power supply for the integrated circuit never becomes reversed in polarity or that the unit is not inadvertently installed backwards in a test socket as an unlimited current surge through the resulting forward diode within the IC could cause fusing of the internal conductors and result in a destroyed unit.

Large differential input voltages can be easily accommodated and, as input differential voltage protection diodes are not needed, no large input currents result from large differential input voltages. The differential input voltage may be larger than V^+ without damaging the device. Protection should be provided to prevent the input voltages from going negative more than −0.3 V_{DC} (at 25˚C). An input clamp diode with a resistor to the IC input terminal can be used.

To reduce the power supply drain, the amplifiers have a class A output stage for small signal levels which converts to class B in a large signal mode. This allows the amplifiers to both source and sink large output currents. Therefore both NPN and PNP external current boost transistors can be used to extend the power capability of the basic amplifiers. The output voltage needs to raise approximately 1 diode drop above ground to bias the on-chip vertical PNP transistor for output current sinking applications.

For ac applications, where the load is capacitively coupled to the output of the amplifier, a resistor should be used, from the output of the amplifier to ground to increase the class A bias current and prevent crossover distortion.

Where the load is directly coupled, as in dc applications, there is no crossover distortion.

Capacitive loads which are applied directly to the output of the amplifier reduce the loop stability margin. Values of 50 pF can be accommodated using the worst-case non-inverting unity gain connection. Large closed loop gains or resistive isolation should be used if larger load capacitance must be driven by the amplifier.

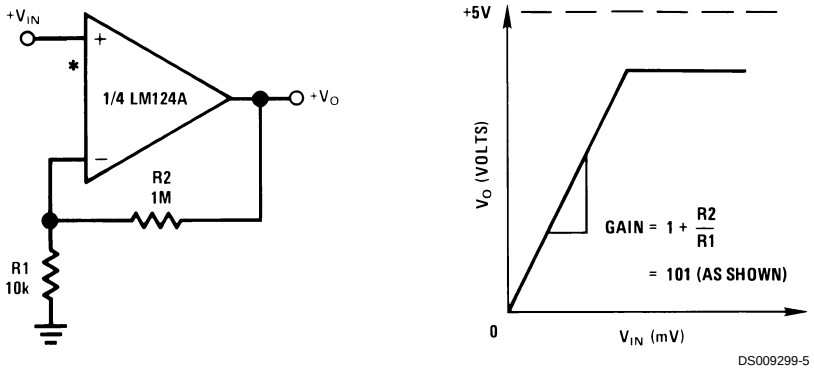
The bias network of the LM124 establishes a drain current which is independent of the magnitude of the power supply voltage over the range of from 3 V_{DC} to 30 V_{DC}.

Output short circuits either to ground or to the positive power supply should be of short time duration. Units can be destroyed, not as a result of the short circuit current causing metal fusing, but rather due to the large increase in IC chip dissipation which will cause eventual failure due to excessive junction temperatures. Putting direct short-circuits on more than one amplifier at a time will increase the total IC power dissipation to destructive levels, if not properly protected with external dissipation limiting resistors in series with the output leads of the amplifiers. The larger value of output source current which is available at 25˚C provides a larger output current capability at elevated temperatures (see typical performance characteristics) than a standard IC op amp.

The circuits presented in the section on typical applications emphasize operation on only a single power supply voltage. If complementary power supplies are available, all of the standard op amp circuits can be used. In general, introducing a pseudo-ground (a bias voltage reference of $V^+/2$) will allow operation above and below this value in single power supply systems. Many application circuits are shown which take advantage of the wide input common-mode voltage range which includes ground. In most cases, input biasing is not required and input voltages which range to ground can easily be accommodated.

Typical Single-Supply Applications (V^+ = 5.0 V_{DC})

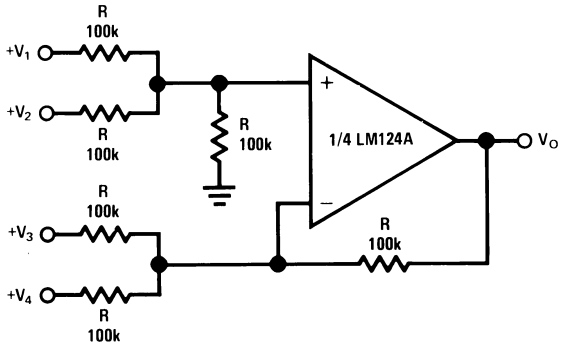
Non-Inverting DC Gain (0V Input = 0V Output)



DS009299-5

*R not needed due to temperature independent I_{IN}

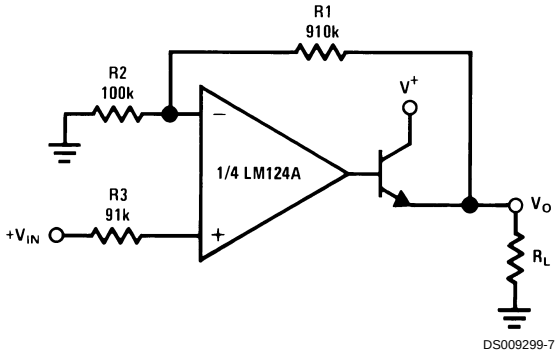
DC Summing Amplifier
($V_{IN'S} \geq 0\ V_{DC}$ and $V_O \geq V_{DC}$)



DS009299-6

Where: $V_0 = V_1 + V_2 - V_3 - V_4$
$(V_1 + V_2) \geq (V_3 + V_4)$ to keep $V_O > 0\ V_{DC}$

Power Amplifier

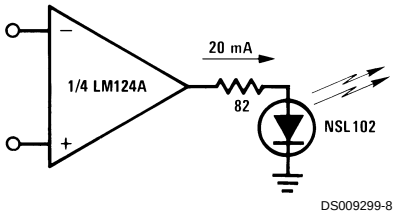


DS009299-7

$V_0 = 0\ V_{DC}$ for $V_{IN} = 0\ V_{DC}$
$A_V = 10$

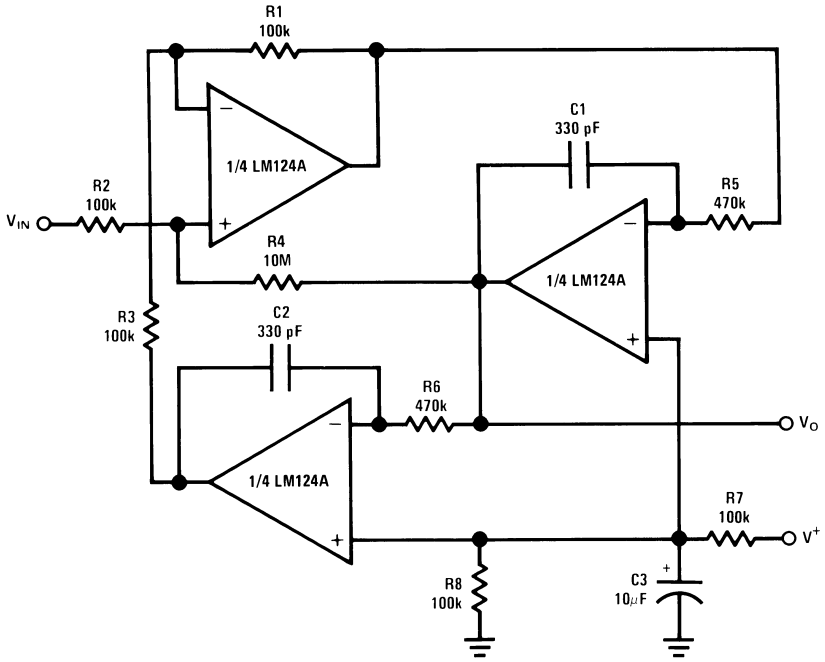
Typical Single-Supply Applications (V^+ = 5.0 V_{DC}) (Continued)

LED Driver



DS009299-8

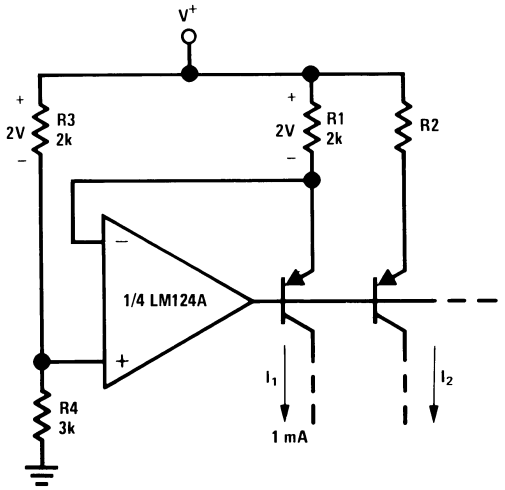
"BI-QUAD" RC Active Bandpass Filter



DS009299-9

f_o = 1 kHz
Q = 50
A_V = 100 (40 dB)

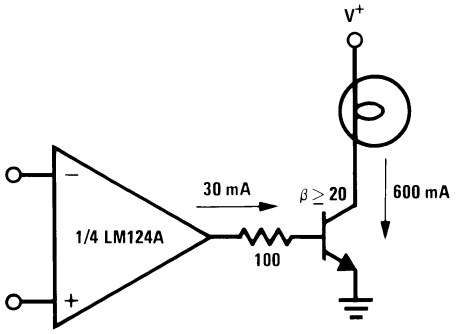
Fixed Current Sources



DS009299-10

$$I_2 = \left(\frac{R1}{R2}\right) I_1$$

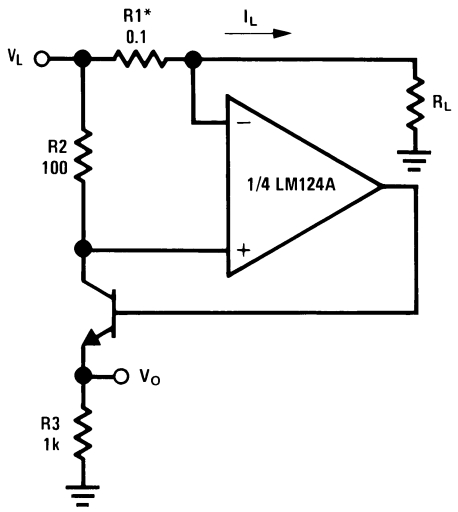
Lamp Driver



DS009299-11

Typical Single-Supply Applications ($V^+ = 5.0\ V_{DC}$) (Continued)

Current Monitor



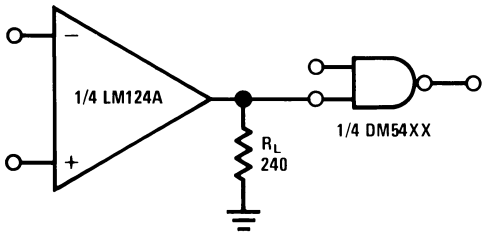
DS009299-12

$$V_O = \frac{1V(I_L)}{1A}$$

$V_L \leq V^+ - 2V$

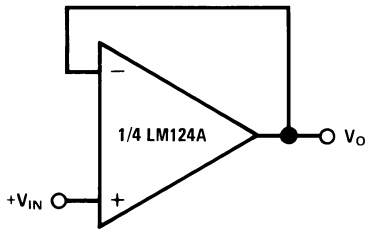
*(Increase R1 for I_L small)

Driving TTL



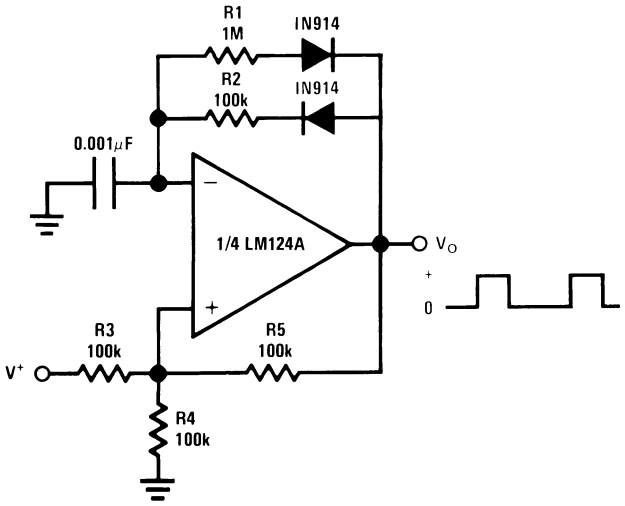
DS009299-13

Voltage Follower



DS009299-14

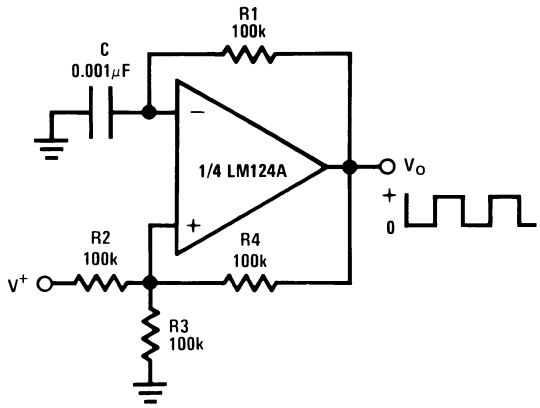
Pulse Generator



DS009299-15

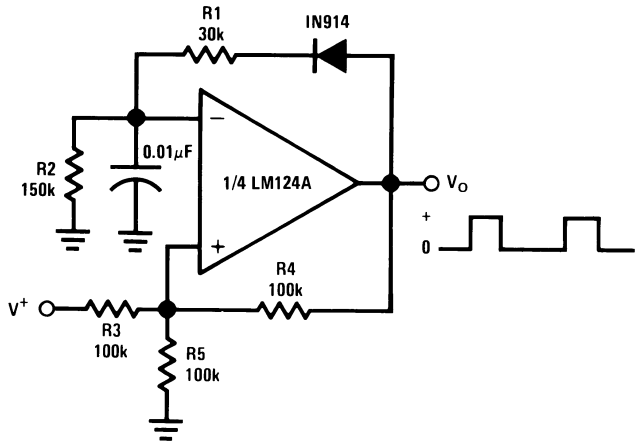
Typical Single-Supply Applications (V^+ = 5.0 V_{DC}) (Continued)

Squarewave Oscillator



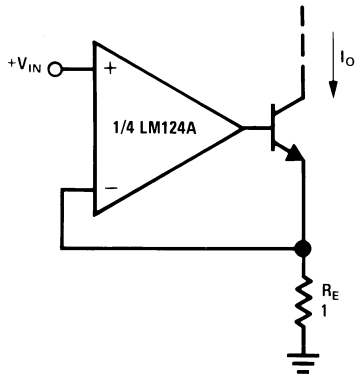
DS009299-16

Pulse Generator



DS009299-17

High Compliance Current Sink

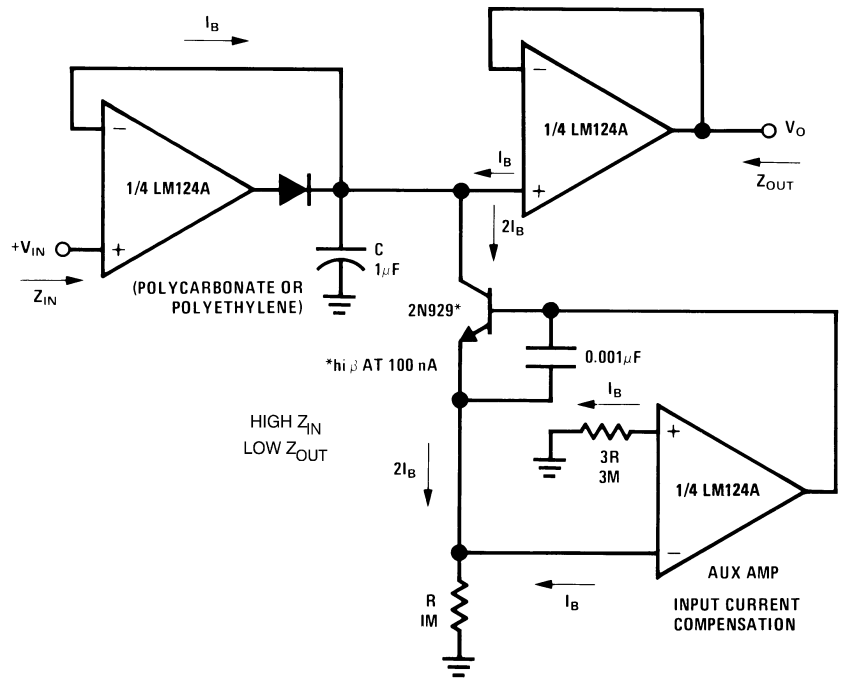


DS009299-18

I_O = 1 amp/volt V_{IN}
(Increase R_E for I_o small)

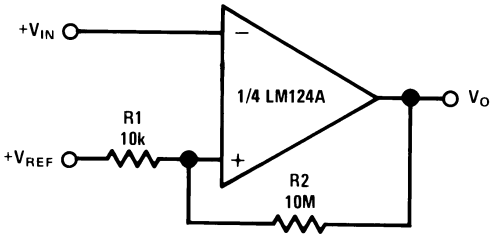
Typical Single-Supply Applications (V^+ = 5.0 V_{DC}) (Continued)

Low Drift Peak Detector



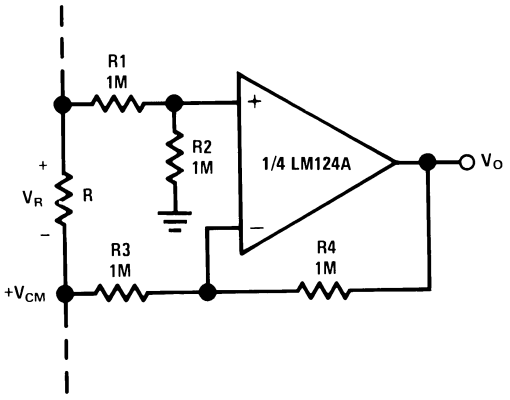
DS009299-19

Comparator with Hysteresis



DS009299-20

Ground Referencing a Differential Input Signal

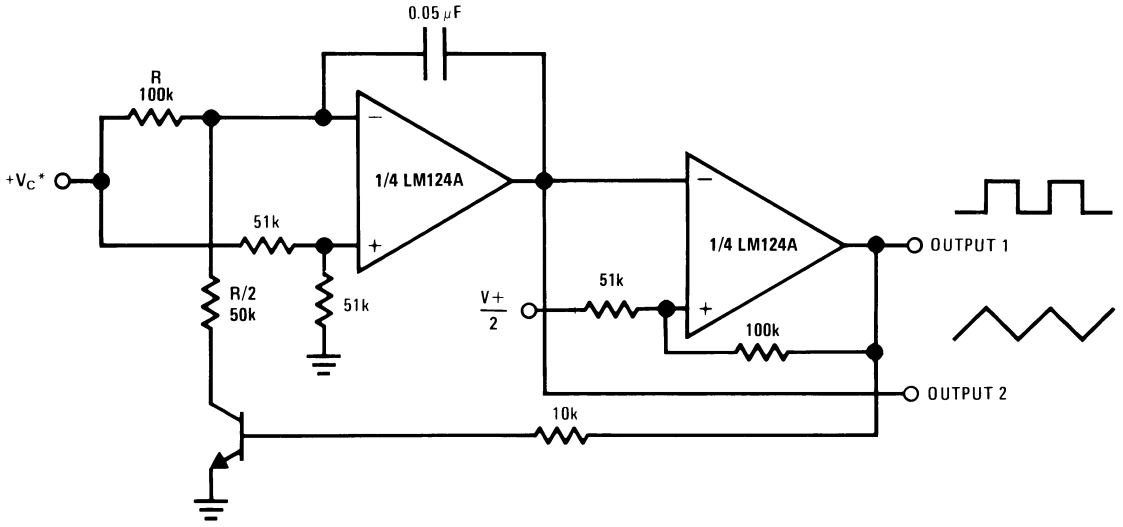


DS009299-21

$V_O = V_R$

Typical Single-Supply Applications (V^+ = 5.0 V_{DC}) (Continued)

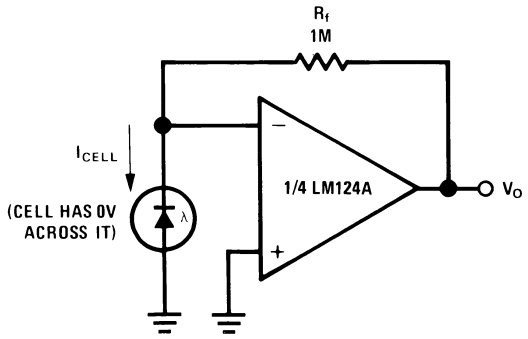
Voltage Controlled Oscillator Circuit



DS009299-22

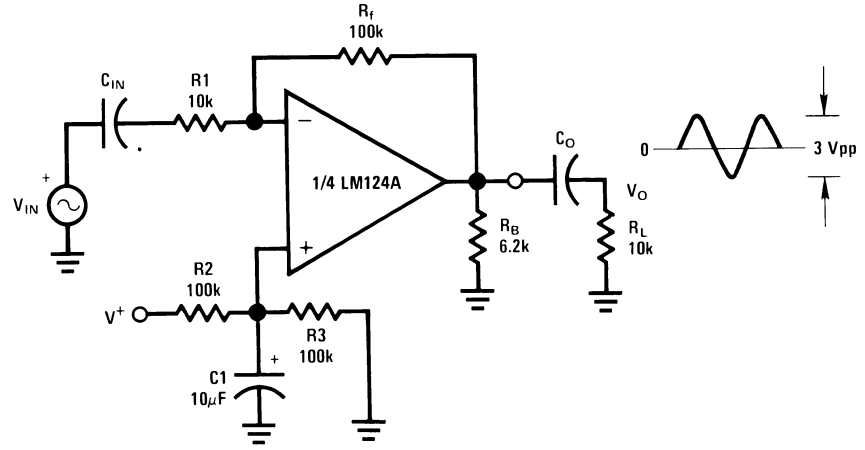
*Wide control voltage range: 0 $V_{DC} \leq V_C \leq 2$ ($V^+ - 1.5$ V_{DC})

Photo Voltaic-Cell Amplifier



DS009299-23

AC Coupled Inverting Amplifier

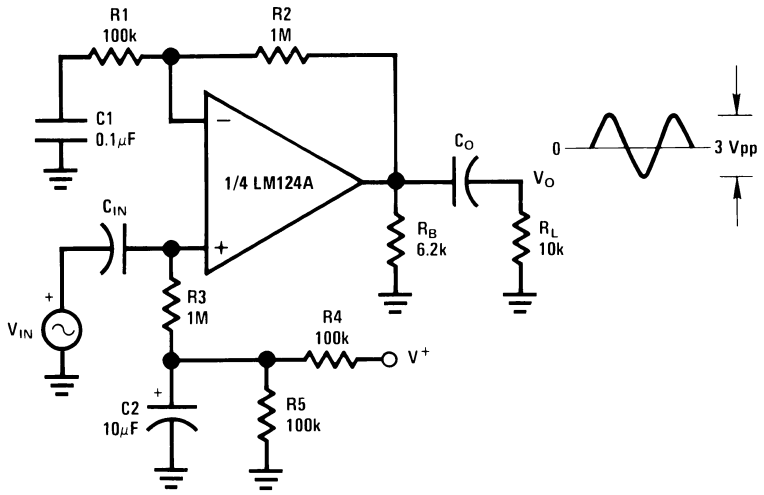


DS009299-24

$A_V = \frac{R_f}{R1}$ (As shown, $A_V = 10$)

Typical Single-Supply Applications (V^+ = 5.0 V_{DC}) (Continued)

AC Coupled Non-Inverting Amplifier

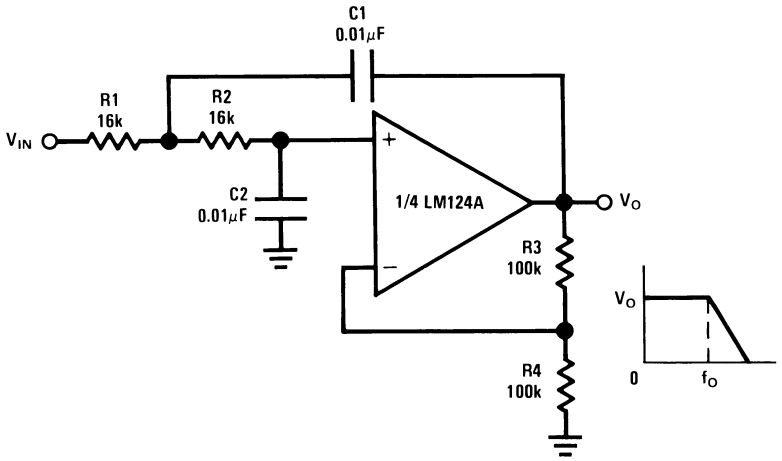


DS009299-25

$$A_V = 1 + \frac{R2}{R1}$$

A_V = 11 (As shown)

DC Coupled Low-Pass RC Active Filter

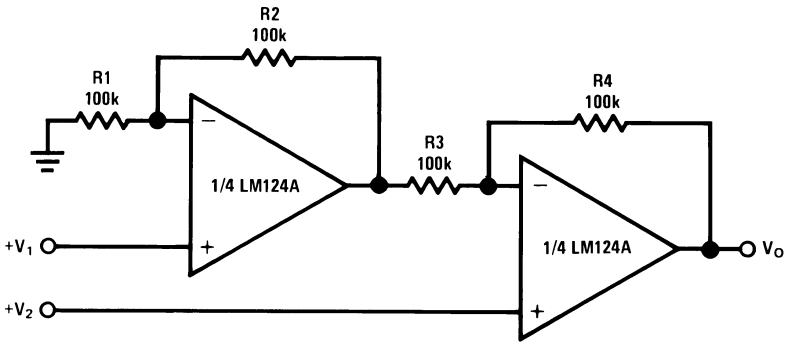


DS009299-26

f_O = 1 kHz
Q = 1
A_V = 2

Typical Single-Supply Applications (V^+ = 5.0 V_{DC}) (Continued)

High Input Z, DC Differential Amplifier



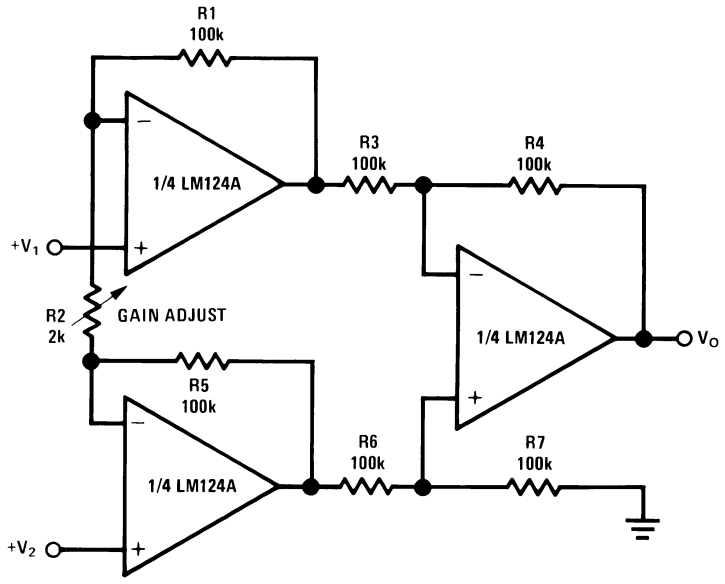
DS009299-27

For $\frac{R1}{R2} = \frac{R4}{R3}$ (CMRR depends on this resistor ratio match)

$V_O = 1 + \frac{R4}{R3}(V_2 - V_1)$

As shown: $V_O = 2(V_2 - V_1)$

High Input Z Adjustable-Gain
DC Instrumentation Amplifier



DS009299-28

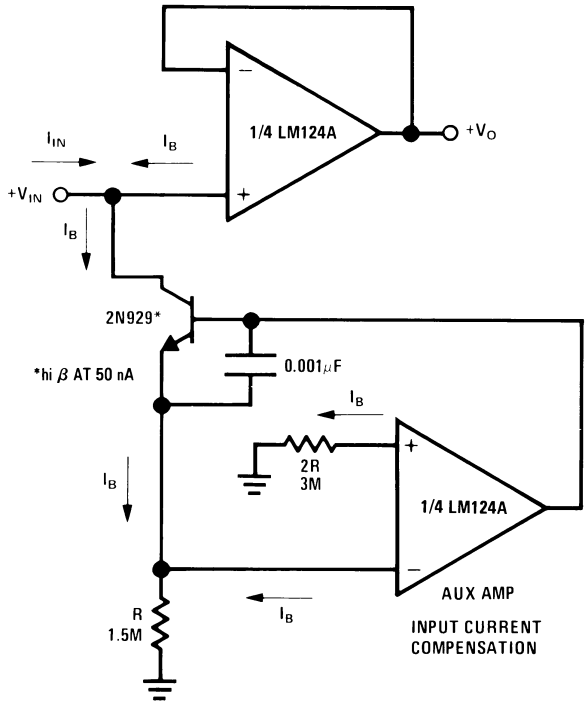
If R1 = R5 & R3 = R4 = R6 = R7 (CMRR depends on match)

$$V_O = 1 + \frac{2R1}{R2}(V_2 - V_1)$$

As shown $V_O = 101\ (V_2 - V_1)$

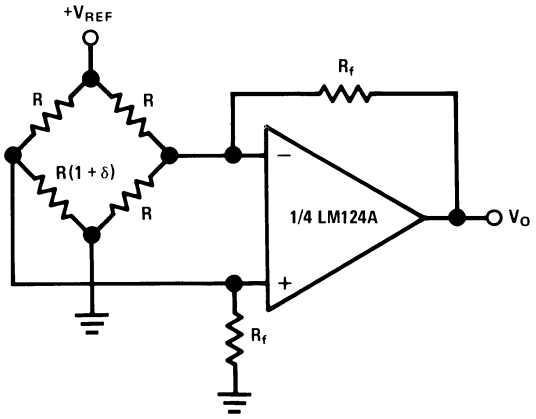
Typical Single-Supply Applications (V^+ = 5.0 V_{DC}) (Continued)

Using Symmetrical Amplifiers to Reduce Input Current (General Concept)



DS009299-29

Bridge Current Amplifier

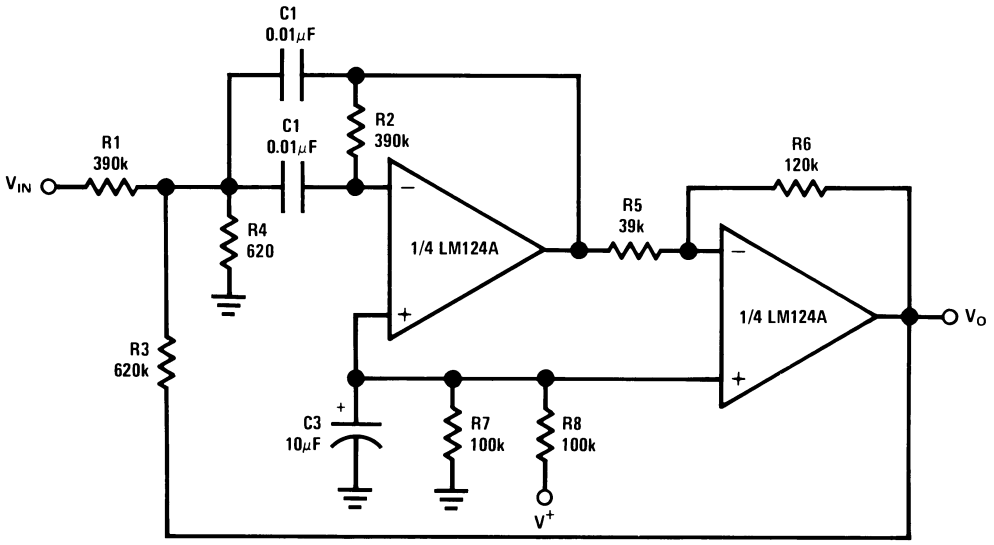


DS009299-30

For $\delta << 1$ and $R_f >> R$

$$V_O \cong V_{REF}\left(\frac{\delta}{2}\right)\frac{R_f}{R}$$

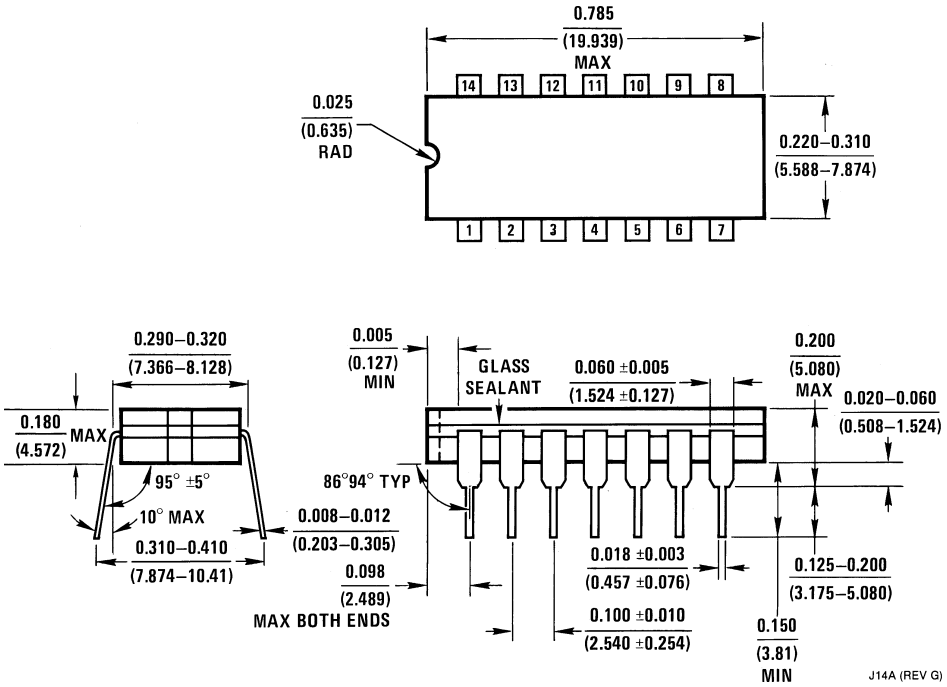
Bandpass Active Filter



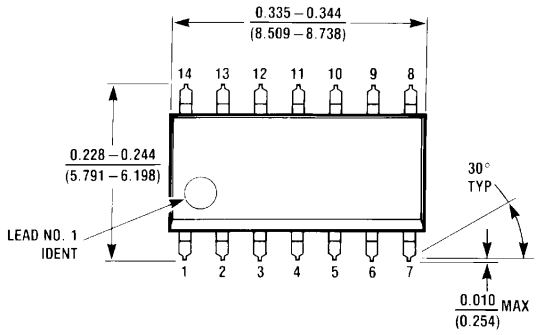
DS009299-31

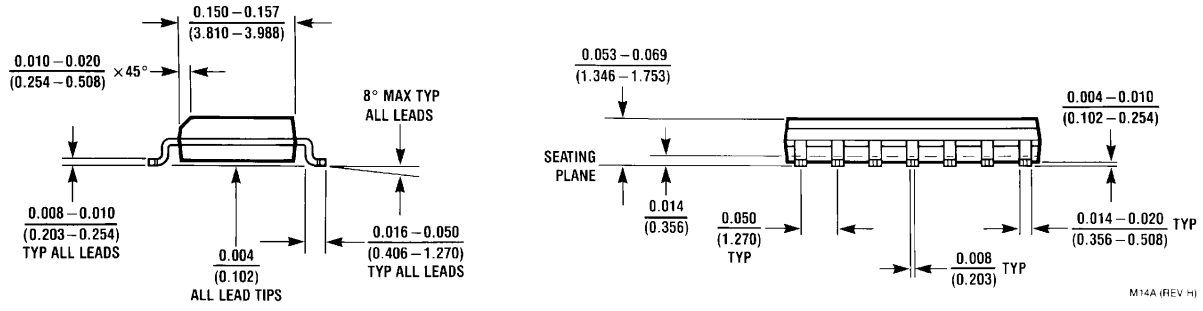
f_O = 1 kHz
Q = 25

Physical Dimensions inches (millimeters) unless otherwise noted



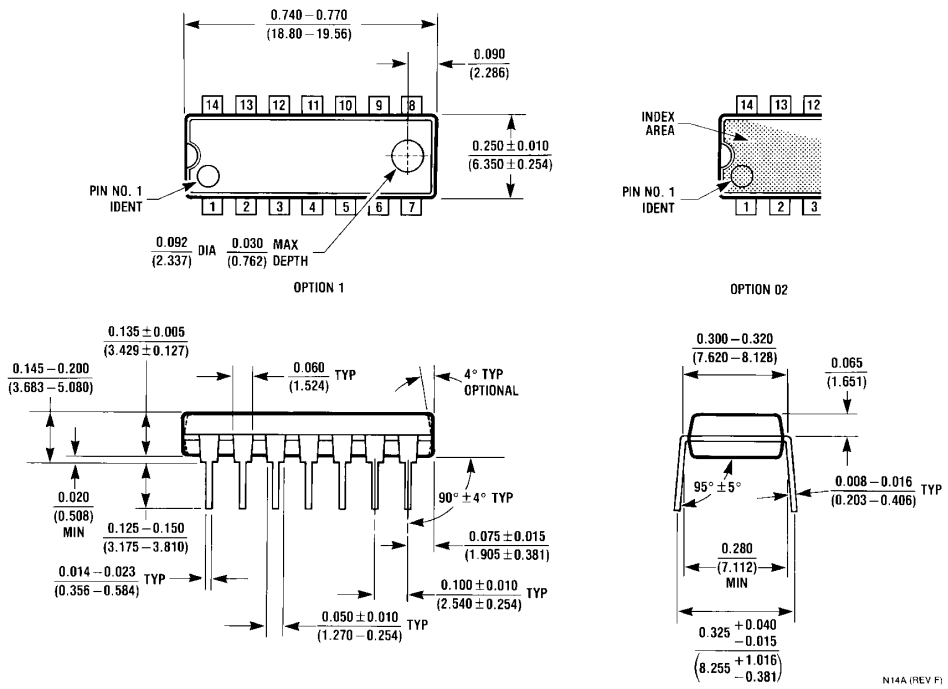
Ceramic Dual-In-Line Package (J)
Order Number JL124ABCA, JL124BCA, JL124ASCA, JL124SCA, LM124J, LM124AJ, LM124AJ/883, LM124J/883, LM224J, LM224AJ or LM324J
NS Package Number J14A



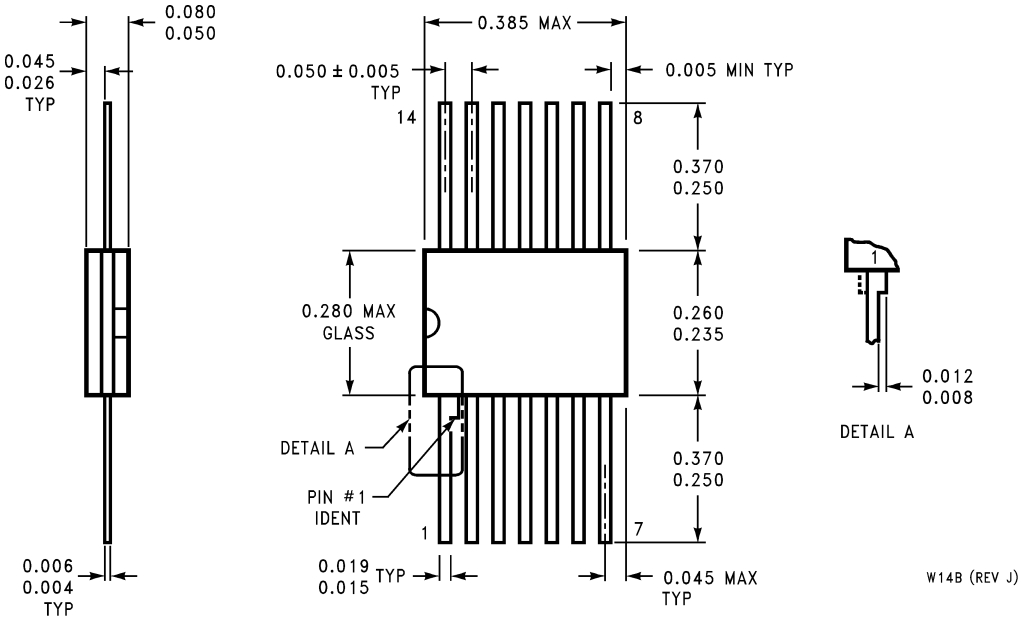


MX S.O. Package (M)
Order Number LM324M, LM324MX, LM324AM, LM324AMX, LM2902M or LM2902MX
NS Package Number M14A

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)

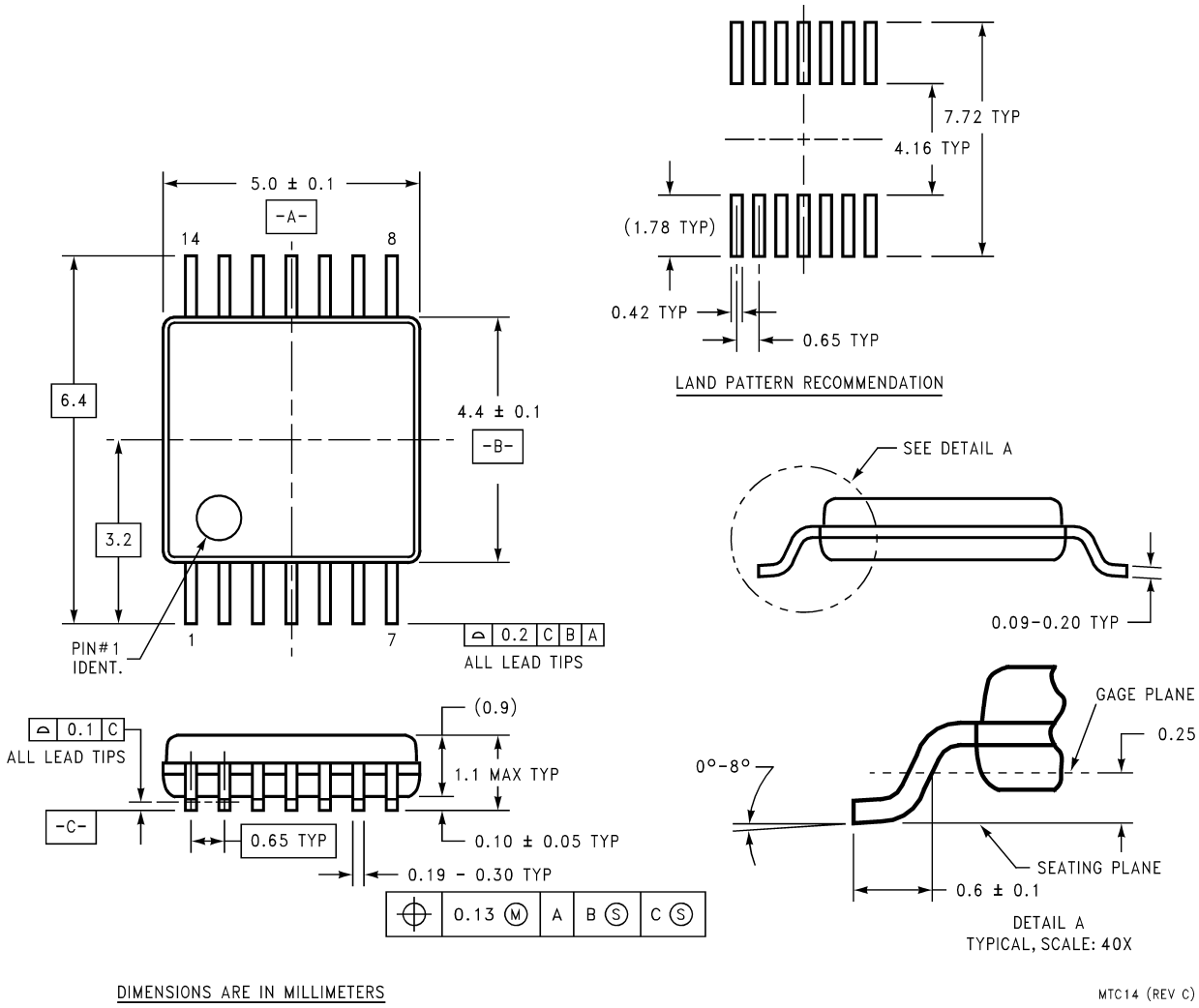


Molded Dual-In-Line Package (N)
Order Number LM324N, LM324AN or LM2902N
NS Package Number N14A



Ceramic Flatpak Package
Order Number JL124ABDA, JL124ABZA, JL124ASDA, JL124BDA, JL124BZA, JL124SDA, LM124AW/883, LM124AWG/883, LM124W/883 or LM124WG/883
NS Package Number W14B

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



14-Pin TSSOP
Order NumberLM324MT or LM324MTX
NS Package Number MTC14

LIFE SUPPORT POLICY

NATIONAL'S PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT AND GENERAL COUNSEL OF NATIONAL SEMICONDUCTOR CORPORATION. As used herein:

1. Life support devices or systems are devices or systems which, (a) are intended for surgical implant into the body, or (b) support or sustain life, and whose failure to perform when properly used in accordance with instructions for use provided in the labeling, can be reasonably expected to result in a significant injury to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

National Semiconductor Corporation
Americas
Tel: 1-800-272-9959
Fax: 1-800-737-7018
Email: support@nsc.com
www.national.com

National Semiconductor Europe
Fax: +49 (0) 180-530 85 86
Email: europe.support@nsc.com
Deutsch Tel: +49 (0) 69 9508 6208
English Tel: +44 (0) 870 24 0 2171
Français Tel: +33 (0) 1 41 91 8790

National Semiconductor Asia Pacific Customer Response Group
Tel: 65-2544466
Fax: 65-2504466
Email: ap.support@nsc.com

National Semiconductor Japan Ltd.
Tel: 81-3-5639-7560
Fax: 81-3-5639-7507

National does not assume any responsibility for use of any circuitry described, no circuit patent licenses are implied and National reserves the right at any time without notice to change said circuitry and specifications.

ANEXO IV

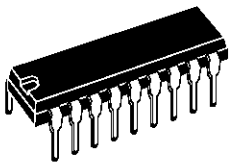
Amplificador de Corriente (Driver) ULN2803A

SGS-THOMSON MICROELECTRONICS

ULN2801A
ULN2802A - ULN2803A
ULN2804A - ULN2805A

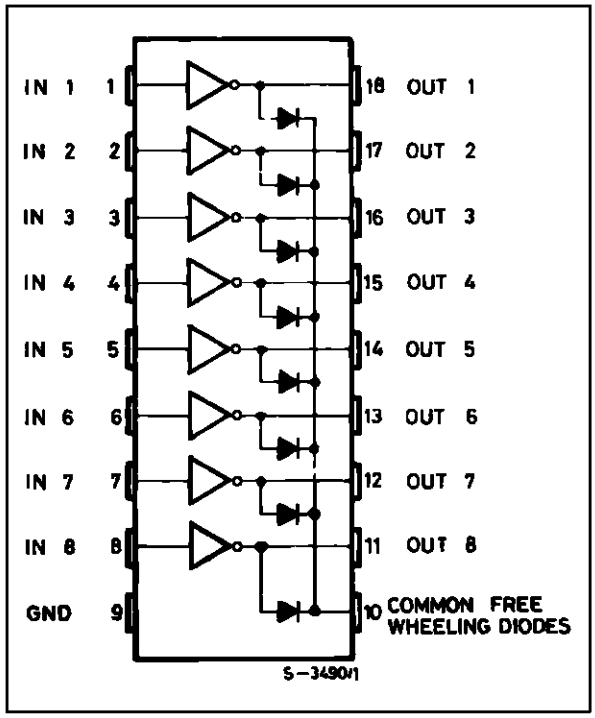
EIGHT DARLINGTON ARRAYS

- EIGHT DARLINGTONS WITH COMMON EMITTERS
- OUTPUT CURRENT TO 500 mA
- OUTPUT VOLTAGE TO 50 V
- INTEGRAL SUPPRESSION DIODES
- VERSIONS FOR ALL POPULAR LOGIC FAMILIES
- OUTPUT CAN BE PARALLELED
- INPUTS PINNED OPPOSITE OUTPUTS TO SIMPLIFY BOARD LAYOUT



DIP18

PIN CONNECTION (top view)



DESCRIPTION

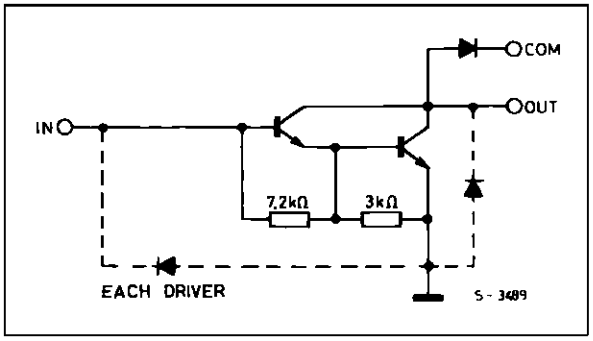
The ULN2801A-ULN2805A each contain eight darlington transistors with common emitters and integral suppression diodes for inductive loads. Each darlington features a peak load current rating of 600mA (500mA continuous) and can withstand at least 50V in the off state. Outputs may be paralleled for higher current capability.

Five versions are available to simplify interfacing to standard logic families : the ULN2801A is designed for general purpose applications with a current limit resistor ; the ULN2802A has a 10.5kΩ input resistor and zener for 14-25V PMOS ; the ULN2803A has a 2.7kΩ input resistor for 5V TTL and CMOS ; the ULN2804A has a 10.5kΩ input resistor for 6-15V CMOS and the ULN2805A is designed to sink a minimum of 350mA for standard and Schottky TTL where higher output current is required.

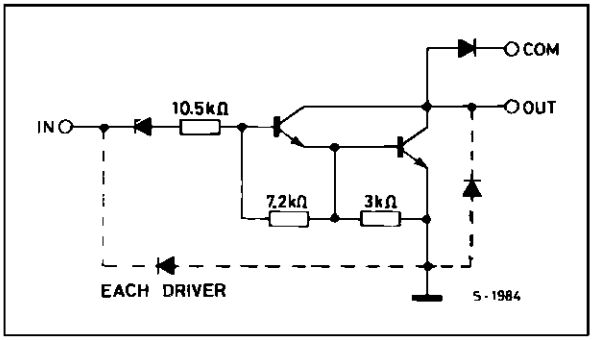
All types are supplied in a 18-lead plastic DIP with a copper lead from and feature the convenient input-opposite-output pinout to simplify board layout.

SCHEMATIC DIAGRAM AND ORDER CODES

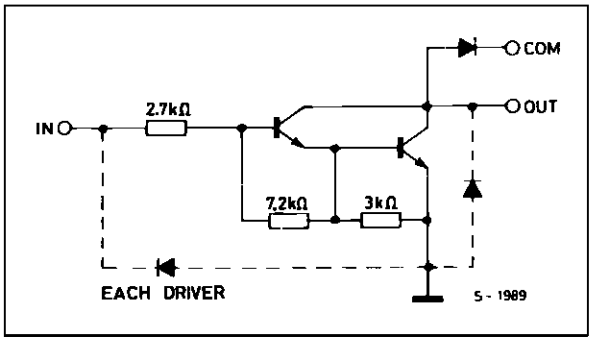
For ULN2801A (each driver for PMOS-CMOS)



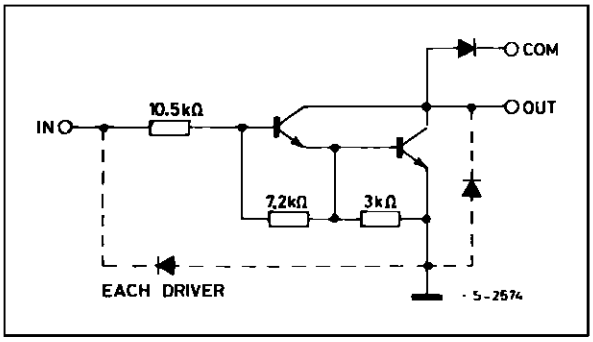
For ULN2802A (each driver for 14-15 V PMOS)



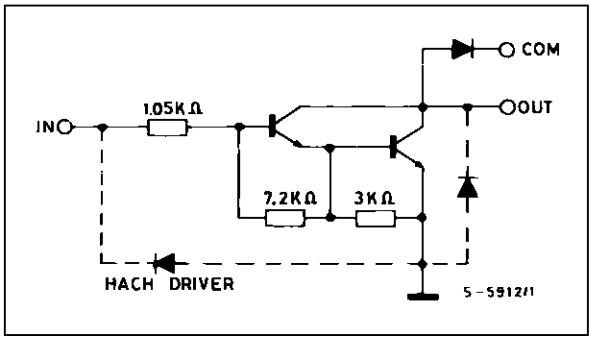
For ULN2803A (each driver for 5 V, TTL/CMOS)



For ULN2804A (each driver for 6-15 V CMOS/PMOS



For ULN2805A (each driver for high out TTL)



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_o	Output Voltage	50	V
V_i	Input Voltage for ULN2802A, UL2803A, ULN2804A for ULN2805A	 30 15	V
I_C	Continuous Collector Current	500	mA
I_B	Continuous Base Current	25	mA
P_{tot}	Power Dissipation (one Darlington pair) (total package)	 1.0 2.25	W
T_{amb}	Operating Ambient Temperature Range	– 20 to 85	°C
T_{stg}	Storage Temperature Range	– 55 to 150	°C
Tj	Junction Temperature Range	– 20 to 150	°C

THERMAL DATA

Symbol	Parameter		Value	Unit
$R_{th\ j-amb}$	Thermal Resistance Junction-ambient	Max.	55	°C/W

ELECTRICAL CHARACTERISTICS (T_{amb} = 25°C unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit	Fig.
I_{CEX}	Output Leakage Current	V_{CE} = 50V T_{amb} = 70°C, V_{CE} = 50V T_{amb} = 70°C for ULN2802A V_{CE} = 50V, V_i = 6V for ULN2804A V_{CE} = 50V, V_i = 1V			50 100 500 500	µA µA µA µA	1a 1a 1b 1b
$V_{CE(sat)}$	Collector-emitter Saturation Voltage	I_C = 100mA, I_B = 250µA I_C = 200mA, I_B = 350µA I_C = 350mA, I_B = 500µA		0.9 1.1 1.3	1.1 1.3 1.6	V V V	2
$I_{i(on)}$	Input Current	for ULN2802A V_i = 17V for ULN2803A V_i = 3.85V for ULN2804A V_i = 5V V_i = 12V for ULN2805A V_i = 3V		0.82 0.93 0.35 1 1.5	1.25 1.35 0.5 1.45 2.4	mA mA mA mA mA	3
$I_{i(off)}$	Input Current	T_{amb} = 70°C, I_C = 500µA	50	65		µA	4
$V_{i(on)}$	Input Voltage	V_{CE} = 2 V for ULN2802A I_C = 300mA for ULN2803A I_C = 200mA I_C = 250mA I_C = 300mA for ULN2804A I_C = 125mA I_C = 200mA I_C = 275mA I_C = 350mA for ULN2805A I_C = 350mA			 13 2.4 2.7 3 5 6 7 8 2.4	 V V V V V V V V V	5
h_{FE}	DC Forward Current Gain	for ULN2801A V_{CE} = 2V, I_C = 350mA	1000			–	2
C_i	Input Capacitance			15	25	pF	–
t_{PLH}	Turn-on Delay Time	0.5 V_i to 0.5 V_o		0.25	1	µs	–
t_{PHL}	Turn-off Delay Time	0.5 V_i to 0.5 V_o		0.25	1	µs	–
I_R	Clamp Diode Leakage Current	V_R = 50V T_{amb} = 70°C, V_R = 50V			50 100	µA µA	6 6
V_F	Clamp Diode Forward Voltage	I_F = 350mA		1.7	2	V	7

TEST CIRCUITS

Figure 1a.

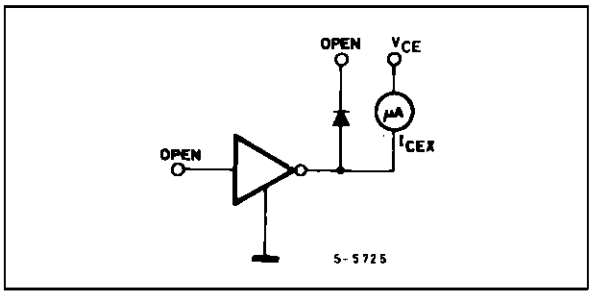


Figure 1b.

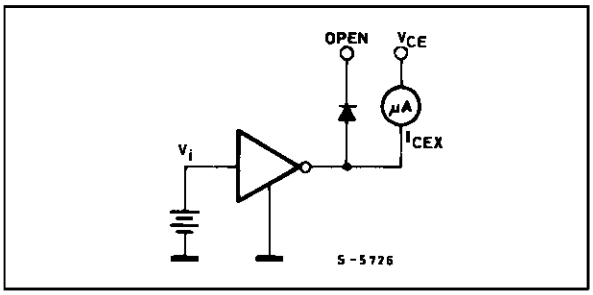


Figure 2.

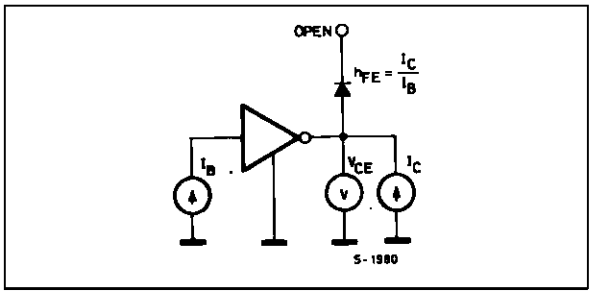


Figure 3.

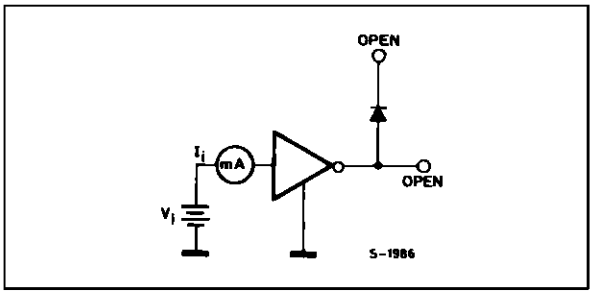


Figure 4.

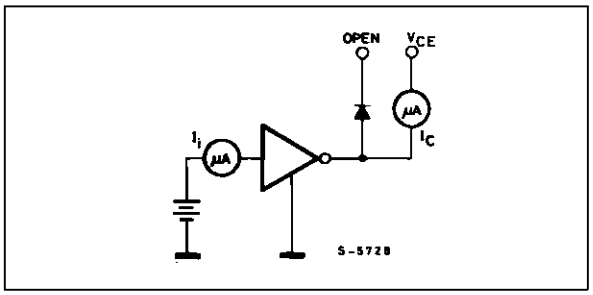


Figure 5.

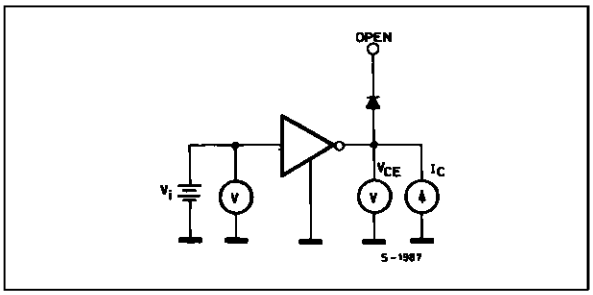


Figure 6.

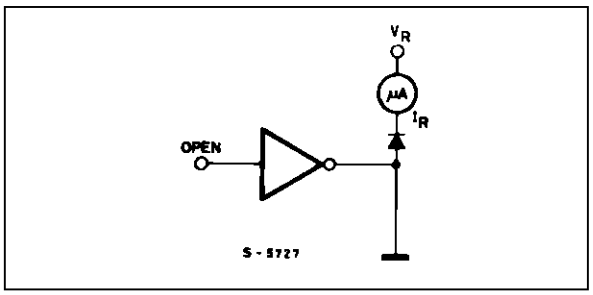


Figure 7.

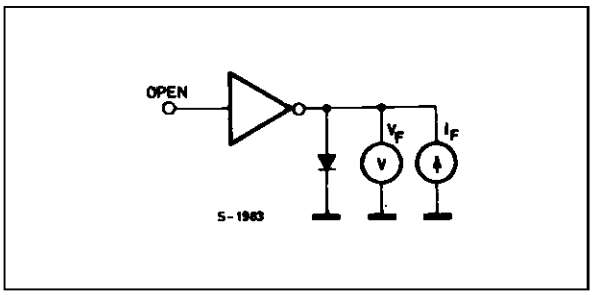


Figure 8 : Collector Current as a Function of Saturation Voltage.

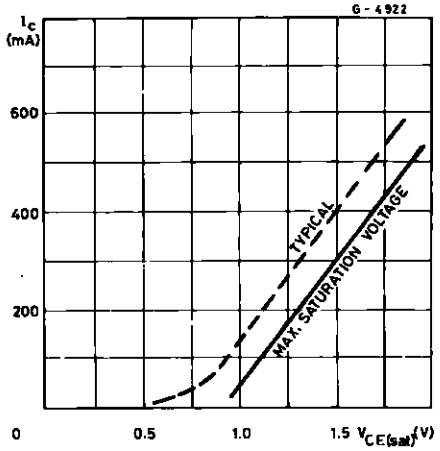


Figure 9 : Collector Current as a Function of Input Current.

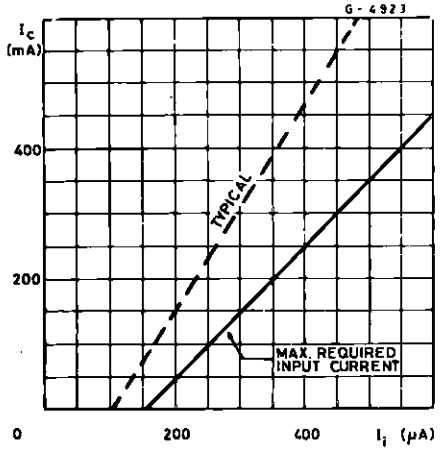


Figure 10 : Allowable Average Power Dissipation as a Function of Ambient Temperature.

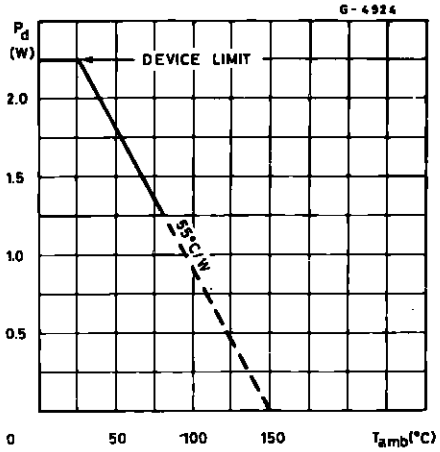


Figure 11 : Peak Collector Current as a Function of Duty Cycle.

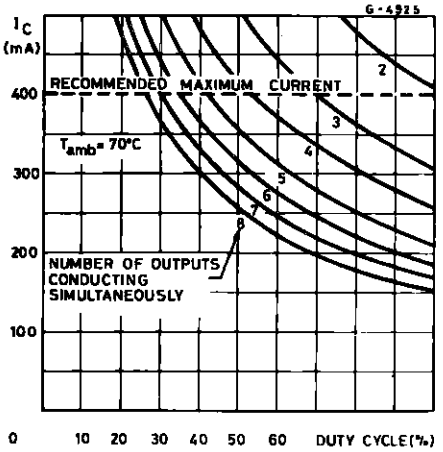


Figure 12 : Peak Collector Current as a Function of Duty.

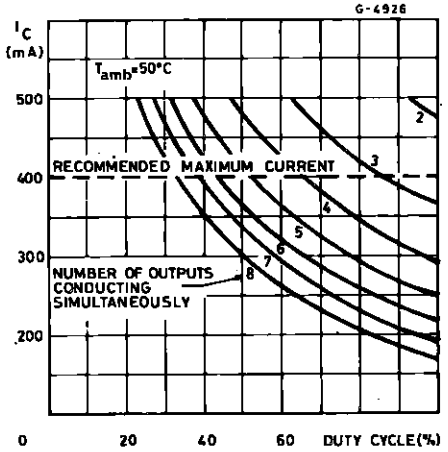


Figure 13 : Input Current as a Function of Input Voltage (for ULN2802A).

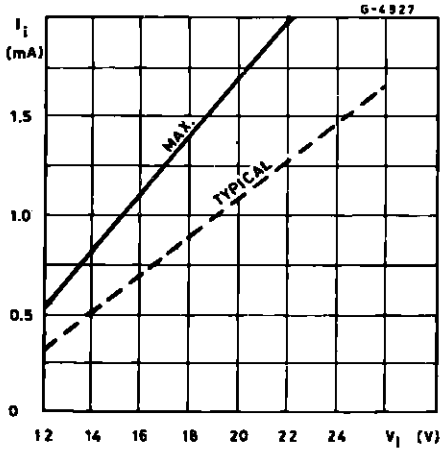


Figure 14 : Input Current as a Function of Input Voltage (for ULN2804A)

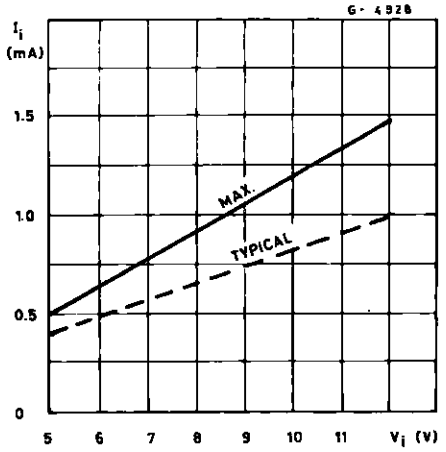


Figure 15 : Input Current as a Function of Input Voltage (for ULN2803A)

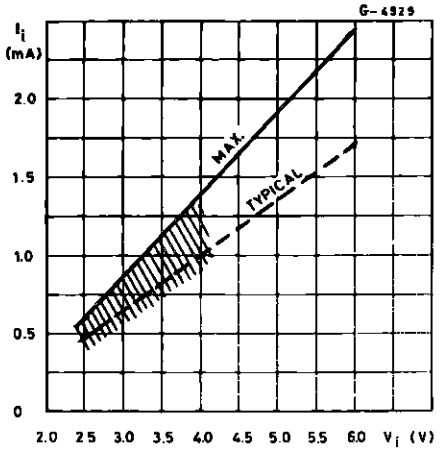
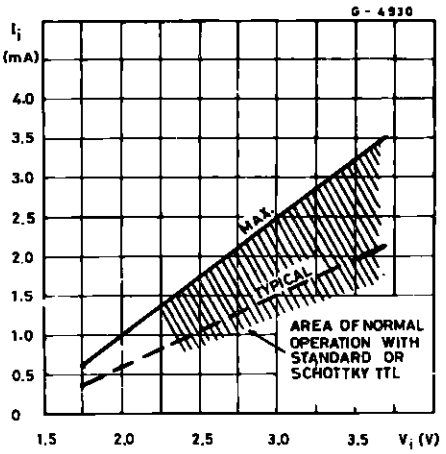
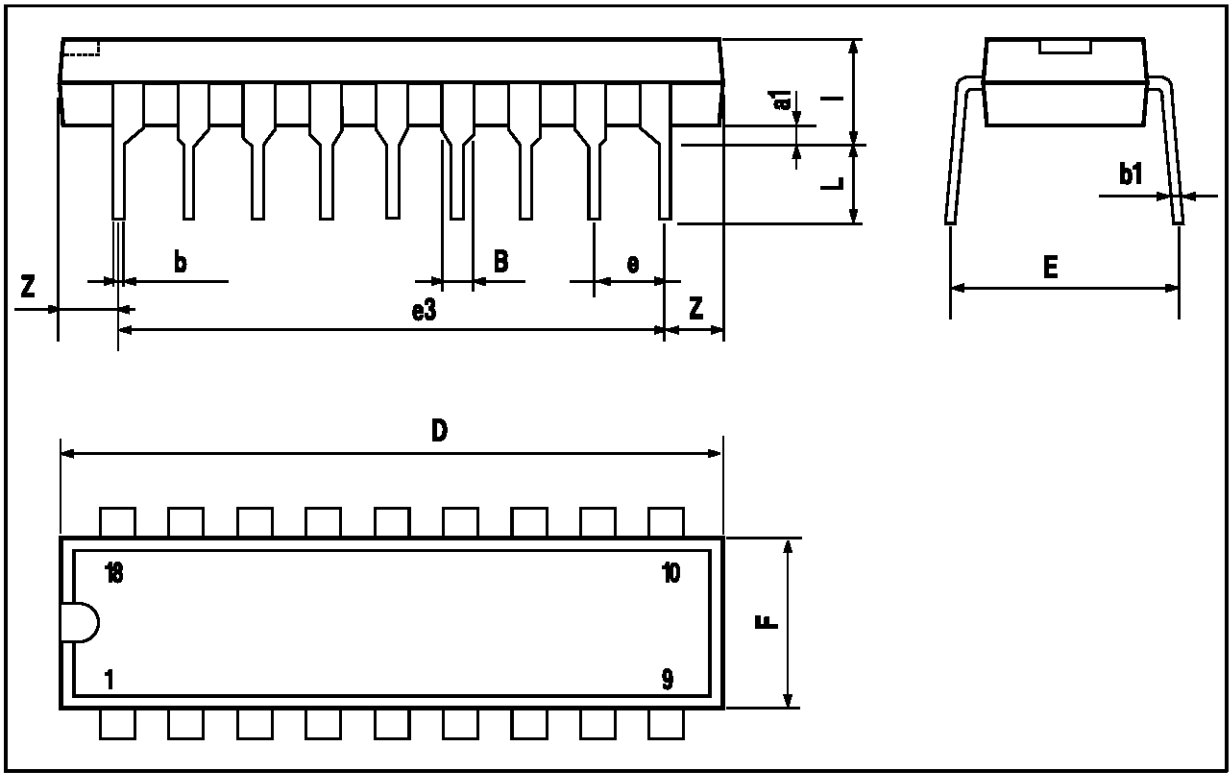


Figure 16 : Input Current as a Function of Input Voltage (for ULN2805A)



DIP18 PACKAGE MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
a1	0.254			0.010		
B	1.39		1.65	0.055		0.065
b		0.46			0.018	
b1		0.25			0.010	
D			23.24			0.915
E		8.5			0.335	
e		2.54			0.100	
e3		20.32			0.800	
F			7.1			0.280
I			3.93			0.155
L		3.3			0.130	
Z		1.27	1.59		0.050	0.063



ANEXO V

Adaptador de Interfaz de Comunicación Serial (ACIA)

MC6850 (Motorola)

MOTOROLA
Semiconductors

MC6850
(1.0 MHz)
MC68A50
(1.5 MHz)
MC68B50
(2.0 MHz)

ASYNCHRONOUS COMMUNICATIONS INTERFACE ADAPTER (ACIA)

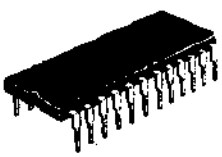
The MC6850 Asynchronous Communications Interface Adapter provides the data formatting and control to interface serial asynchronous data communications information to bus organized systems such as the MC6800 Microprocessing Unit.

The bus interface of the MC6850 includes select, enable, read/write, interrupt and bus interface logic to allow data transfer over an 8-bit bidirectional data bus. The parallel data of the bus system is serially transmitted and received by the asynchronous data interface, with proper formatting and error checking. The functional configuration of the ACIA is programmed via the data bus during system initialization. A programmable Control Register provides variable word lengths, clock division ratios, transmit control, receive control, and interrupt control. For peripheral or modem operation, three control lines are provided. These lines allow the ACIA to interface directly with the MC6860L 0-600 bps digital modem.

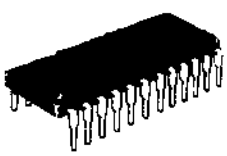
- 8- and 9-Bit Transmission
- Optional Even and Odd Parity
- Parity, Overrun and Framing Error Checking
- Programmable Control Register
- Optional ÷1, ÷16, and ÷64 Clock Modes
- Up to 1.0 Mbps Transmission
- False Start Bit Deletion
- Peripheral/Modem Control Functions
- Double Buffered
- One- or Two-Stop Bit Operation

MOS
(N-CHANNEL, SILICON-GATE)

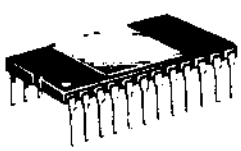
ASYNCHRONOUS COMMUNICATIONS INTERFACE ADAPTER



S SUFFIX
CERDIP PACKAGE
CASE 623

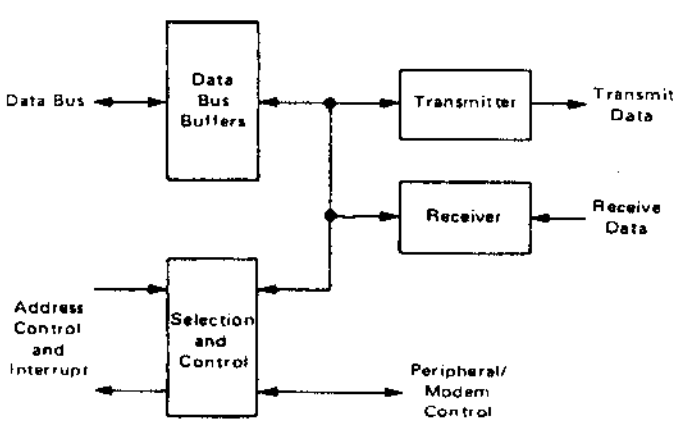


P SUFFIX
PLASTIC PACKAGE
CASE 709

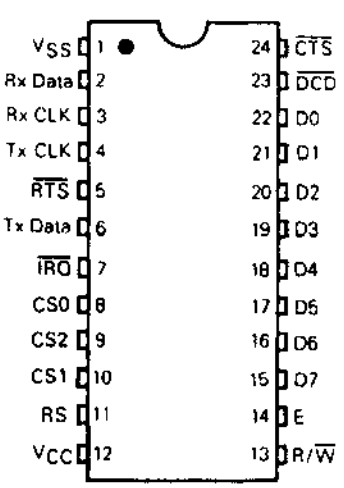


L SUFFIX
CERAMIC PACKAGE
CASE 716

MC6850 ASYNCHRONOUS COMMUNICATIONS INTERFACE ADAPTER BLOCK DIAGRAM



PIN ASSIGNMENT



©MOTOROLA INC., 1981

MAXIMUM RATINGS

Characteristics	Symbol	Value	Unit
Supply Voltage	V_{CC}	−0.3 to +7.0	V
Input Voltage	V_{in}	−0.3 to +7.0	V
Operating Temperature Range MC6850, MC68A50, MC68B50 MC6850C, MC68A50C, MC68B50C	T_A	T_L to T_H 0 to 70 −40 to +85	°C
Storage Temperature Range	T_{stg}	−55 to +150	°C

This device contains circuitry to protect the inputs against damage due to high static voltages or electric fields; however, it is advised that normal precautions be taken to avoid application of any voltage higher than maximum rated voltages to this high-impedance circuit. Reliability of operation is enhanced if unused inputs are tied to an appropriate logic voltage level (e.g., either V_{SS} or V_{CC}).

THERMAL CHARACTERISTICS

Characteristic	Symbol	Value	Unit
Thermal Resistance Plastic Ceramic Cerdip	θ_{JA}	 120 60 65	°C/W

POWER CONSIDERATIONS

The average chip-junction temperature, T_J, in °C can be obtained from:

$$T_J = T_A + (P_D \bullet \theta_{JA}) \quad (1)$$

Where:

T_A = Ambient Temperature, °C

θ_{JA} = Package Thermal Resistance, Junction-to-Ambient, °C/W

$P_D = P_{INT} + P_{PORT}$

$P_{INT} = I_{CC} \times V_{CC}$, Watts — Chip Internal Power

P_{PORT} = Port Power Dissipation, Watts — User Determined

For most applications $P_{PORT} \ll P_{INT}$ and can be neglected. P_{PORT} may become significant if the device is configured to drive Darlington bases or sink LED loads.

An approximate relationship between P_D and T_J (if P_{PORT} is neglected) is:

$$P_D = K \div (T_J + 273°C) \quad (2)$$

Solving equations 1 and 2 for K gives:

$$K = P_D \bullet (T_A + 273°C) + \theta_{JA} \bullet P_D^2 \quad (3)$$

Where K is a constant pertaining to the particular part. K can be determined from equation 3 by measuring P_D (at equilibrium) for a known T_A. Using this value of K the values of P_D and T_J can be obtained by solving equations (1) and (2) iteratively for any value of T_A.

DC ELECTRICAL CHARACTERISTICS (V_{CC} = 5.0 Vdc ±5%, V_{SS} = 0, $T_A = T_L$ to T_H unless otherwise noted.)

Characteristic		Symbol	Min	Typ	Max	Unit
Input High Voltage		V_{IH}	V_{SS} + 2.0	–	V_{CC}	V
Input Low Voltage		V_{IL}	V_{SS} − 0.3	–	V_{SS} + 0.8	V
Input Leakage Current (V_{in} = 0 to 5.25 V)	R/W, CS0, CS1, $\overline{CS2}$, Enable RS, Rx D, Rx C, $\overline{CTS}$, $\overline{DCD}$	I_{in}	–	1.0	2.5	μA
Three-State (Off State) Input Current (V_{in} = 0.4 to 2.4 V)	D0-D7	I_{TSI}	–	2.0	10	μA
Output High Voltage (I_{Load} = −205 μA, Enable Pulse Width < 25 μs) (I_{Load} = −100 μA, Enable Pulse Width < 25 μs)	D0-D7 Tx Data, $\overline{RTS}$	V_{OH}	V_{SS} + 2.4 V_{SS} + 2.4	– –	– –	V
Output Low Voltage (I_{Load} = 1.6 mA, Enable Pulse Width < 25 μs)		V_{OL}	–	–	V_{SS} + 0.4	V
Output Leakage Current (Off State) (V_{OH} = 2.4 V)	$\overline{IRQ}$	I_{LOH}	–	1.0	10	μA
Internal Power Dissipation (Measured at $T_A = T_L$)		P_{INT}	–	300	525	mW
Internal Input Capacitance (V_{in} = 0, T_A = 25°C, f = 1.0 MHz) E, Tx CLK, Rx CLK, R/W, RS, Rx Data, CS0, CS1, $\overline{CS2}$, $\overline{CTS}$, $\overline{DCD}$	D0-D7	C_{in}	– –	10 7.0	12.5 7.5	pF
Output Capacitance (V_{in} = 0, T_A = 25°C, f = 1.0 MHz)	RTS, Tx Data $\overline{IRQ}$	C_{out}	– –	– –	10 5.0	pF

SERIAL DATA TIMING CHARACTERISTICS

Characteristic		Symbol	MC6850		MC68A50		MC68B50		Unit
			Min	Max	Min	Max	Min	Max	
Data Clock Pulse Width, Low (See Figure 1)	÷16, ÷64 Modes	PW_{CL}	600	–	450	–	280	–	ns
	÷1 Mode		900	–	650	–	500	–	
Data Clock Pulse Width, High (See Figure 2)	÷16, ÷64 Modes	PW_{CH}	600	–	450	–	280	–	ns
	÷1 Mode		900	–	650	–	500	–	
Data Clock Frequency	÷16, ÷64 Modes	f_C	–	0.8	–	1.0	–	1.5	MHz
	÷1 Mode		–	500	–	750	–	1000	kHz
Data Clock-to-Data Delay for Transmitter (See Figure 3)		t_{TDD}	–	600	–	540	–	460	ns
Receive Data Setup Time (See Figure 4)	÷1 Mode	t_{RDS}	250	–	100	–	30	–	ns
Receive Data Hold Time (See Figure 5)	÷1 Mode	t_{RDH}	250	–	100	–	30	–	ns
Interrupt Request Release Time (See Figure 6)		t_{IR}	–	1.2	–	0.9	–	0.7	μs
Request-to-Send Delay Time (See Figure 6)		t_{RTS}	–	560	–	480	–	400	ns
Input Rise and Fall Times (or 10% of the pulse width if smaller)		t_r, t_f	–	1.0	–	0.5	–	0.25	μs

FIGURE 1 — CLOCK PULSE WIDTH, LOW-STATE

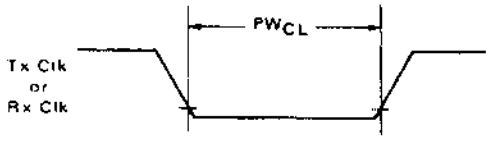


FIGURE 2 — CLOCK PULSE WIDTH, HIGH-STATE

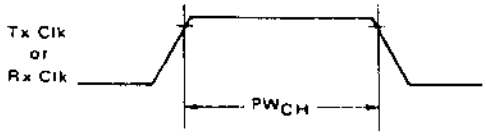


FIGURE 3 — TRANSMIT DATA OUTPUT DELAY

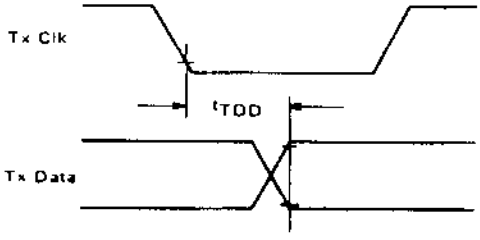


FIGURE 4 — RECEIVE DATA SETUP TIME (÷1 Mode)

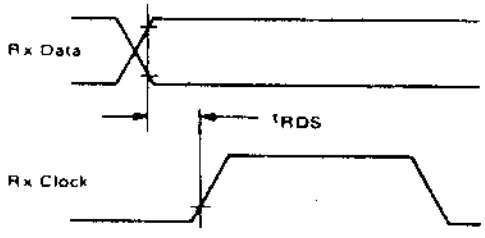


FIGURE 5 — RECEIVE DATA HOLD TIME (÷1 Mode)

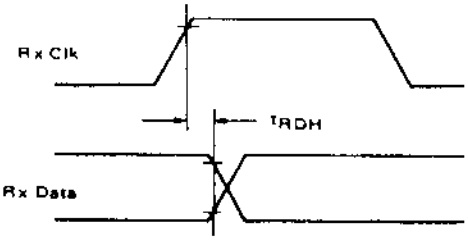
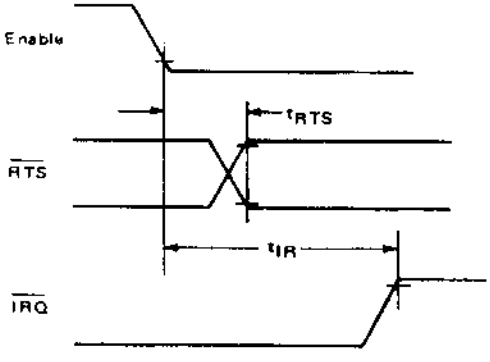


FIGURE 6 — REQUEST-TO-SEND DELAY AND INTERRUPT-REQUEST RELEASE TIMES



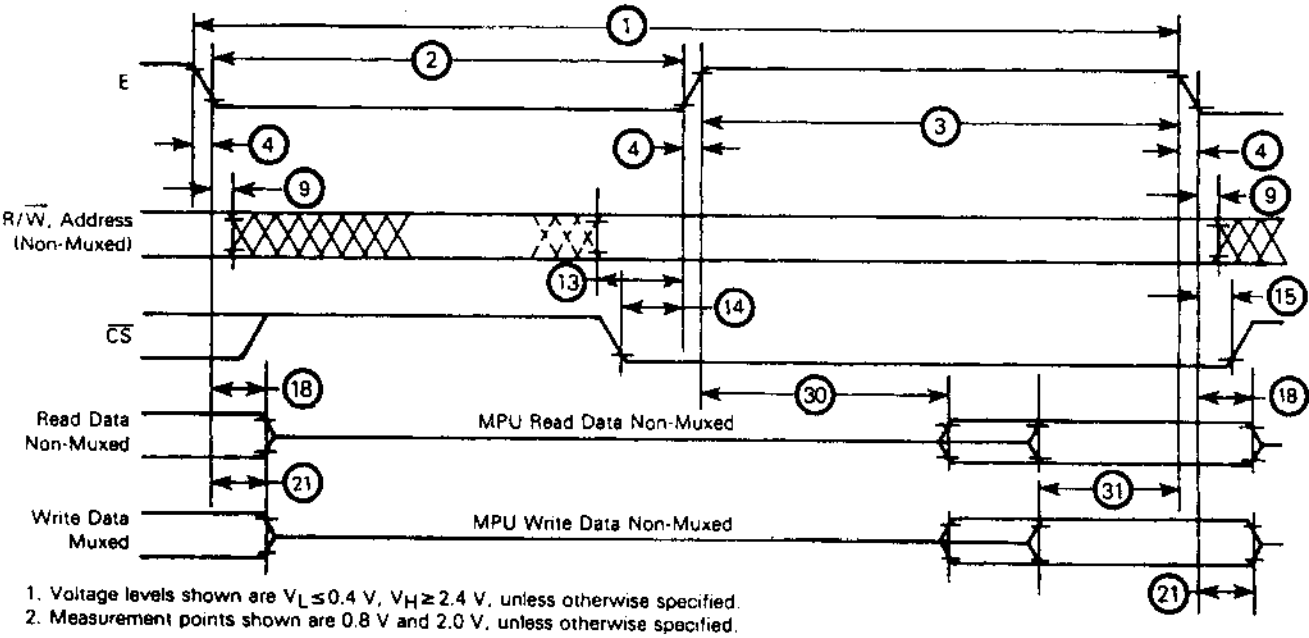
Note: Timing measurements are referenced to and from a low voltage of 0.8 volts and a high voltage of 2.0 volts, unless otherwise noted.

BUS TIMING CHARACTERISTICS (See Notes 1 and 2 and Figure 7)

Ident. Number	Characteristic	Symbol	MC6850		MC68A50		MC68B50		Unit
			Min	Max	Min	Max	Min	Max	
1	Cycle Time	t_{cyc}	1.0	10	0.67	10	0.5	10	µs
2	Pulse Width, E Low	PW_{EL}	430	9500	280	9500	210	9500	ns
3	Pulse Width, E High	PW_{EH}	450	9500	280	9500	220	9500	ns
4	Clock Rise and Fall Time	t_r, t_f	–	25	–	25	–	20	ns
9	Address Hold Time	t_{AH}	10	–	10	–	10	–	ns
13	Address Setup Time Before E	t_{AS}	80	–	60	–	40	–	ns
14	Chip Select Setup Time Before E	t_{CS}	80	–	60	–	40	–	ns
15	Chip Select Hold Time	t_{CH}	10	–	10	–	10	–	ns
18	Read Data Hold Time	t_{DHR}	20	50*	20	50*	20	50*	ns
21	Write Data Hold Time	t_{DHW}	10	–	10	–	10	–	ns
30	Output Data Delay Time	t_{DDR}	–	290	–	180	–	150	ns
31	Input Data Setup Time	t_{DSW}	165	–	80	–	60	–	ns

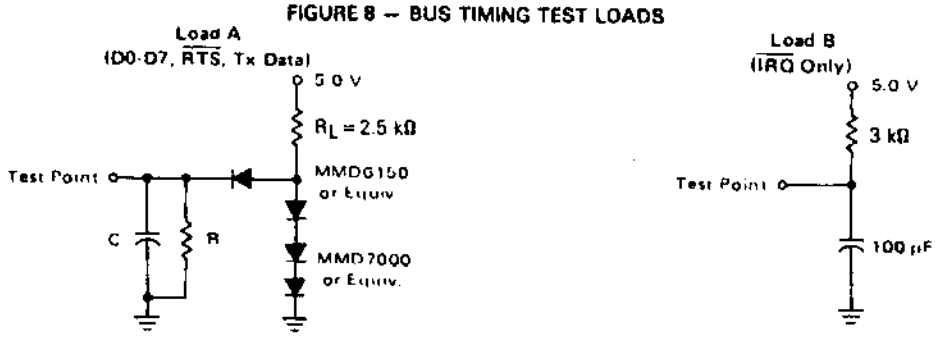
*The data bus output buffers are no longer sourcing or sinking current by t_{DHR}max (High Impedance).

FIGURE 7 — BUS TIMING CHARACTERISTICS



1. Voltage levels shown are $V_L \leq 0.4$ V, $V_H \geq 2.4$ V, unless otherwise specified.
2. Measurement points shown are 0.8 V and 2.0 V, unless otherwise specified.

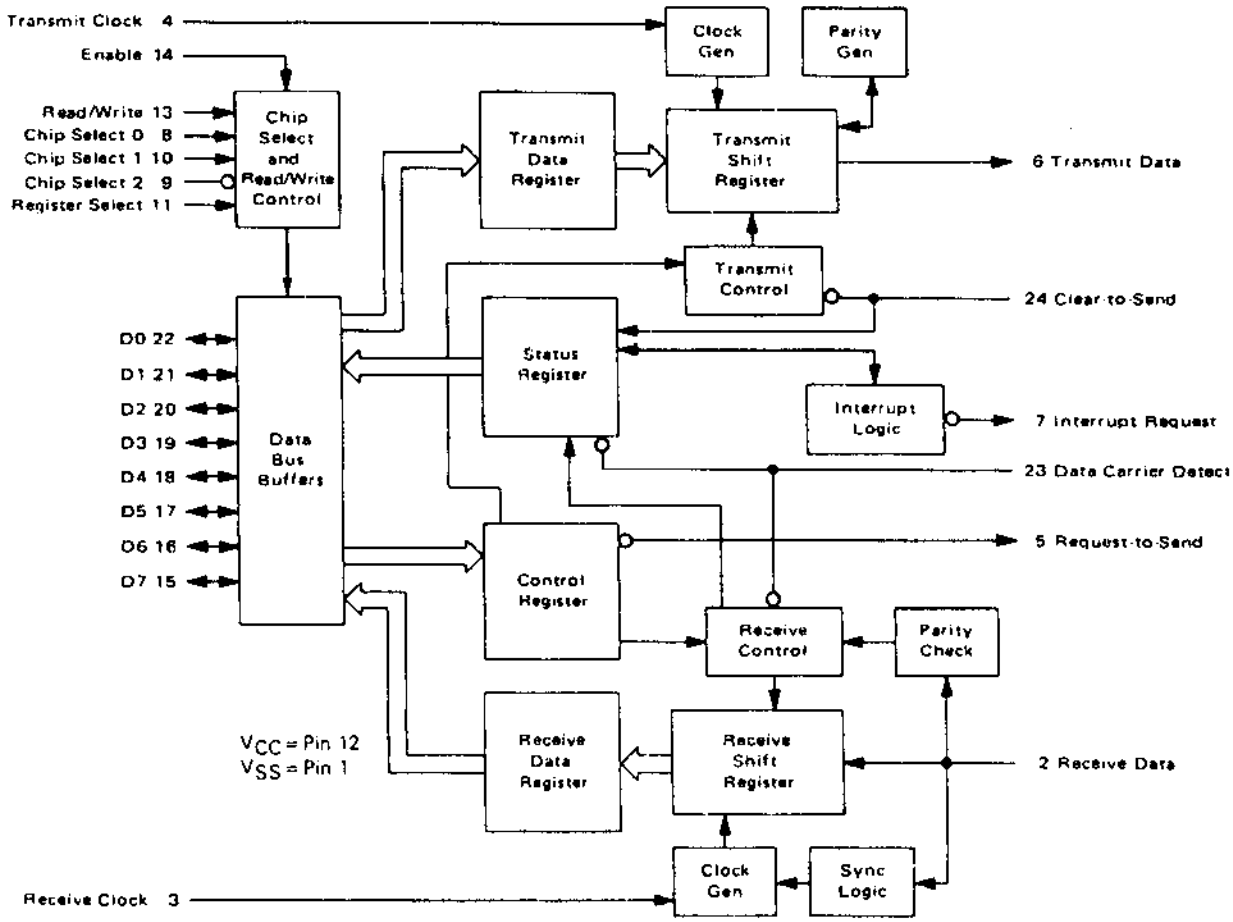
FIGURE 8 — BUS TIMING TEST LOADS



C = 130 pF for D0-D7
= 30 pF for RTS and Tx Data

R = 11.7 kΩ for D0-D7
= 24 kΩ for RTS and Tx Data

FIGURE 9 — EXPANDED BLOCK DIAGRAM



DEVICE OPERATION

At the bus interface, the ACIA appears as two addressable memory locations. Internally, there are four registers: two read-only and two write-only registers. The read-only registers are Status and Receive Data; the write-only registers are Control and Transmit Data. The serial interface consists of serial input and output lines with independent clocks, and three peripheral/modem control lines.

POWER ON/MASTER RESET

The master reset (CR0, CR1) should be set during system initialization to insure the reset condition and prepare for programming the ACIA functional configuration when the communications channel is required. During the first master reset, the $\overline{IRQ}$ and $\overline{RTS}$ outputs are held at level 1. On all other master resets, the $\overline{RTS}$ output can be programmed high or low with the $\overline{IRQ}$ output held high. Control bits CR5 and CR6 should also be programmed to define the state of $\overline{RTS}$ whenever master reset is utilized. The ACIA also contains internal power-on reset logic to detect the power line turn-on transition and hold the chip in a reset state to prevent erroneous output transitions prior to initialization. This circuitry depends on clean power turn-on transitions. The power-on reset is released by means of the bus-programmed master reset which must be applied prior to operating the ACIA. After master resetting the ACIA, the programmable Control Register can be set for a number of options such as variable clock divider ratios, variable word length, one or two stop bits, parity (even, odd, or none), etc.

TRANSMIT

A typical transmitting sequence consists of reading the ACIA Status Register either as a result of an interrupt or in the ACIA's turn in a polling sequence. A character may be written into the Transmit Data Register if the status read operation has indicated that the Transmit Data Register is empty. This character is transferred to a Shift Register where it is serialized and transmitted from the Transmit Data output preceded by a start bit and followed by one or two stop bits. Internal parity (odd or even) can be optionally added to the character and will occur between the last data bit and the first stop bit. After the first character is written in the Data Register, the Status Register can be read again to check for a Transmit Data Register Empty condition and current peripheral status. If the register is empty, another character can be loaded for transmission even though the first character is in the process of being transmitted (because of

double buffering). The second character will be automatically transferred into the Shift Register when the first character transmission is completed. This sequence continues until all the characters have been transmitted.

RECEIVE

Data is received from a peripheral by means of the Receive Data input. A divide-by-one clock ratio is provided for an externally synchronized clock (to its data) while the divide-by-16 and 64 ratios are provided for internal synchronization. Bit synchronization in the divide-by-16 and 64 modes is initiated by the detection of 8 or 32 low samples on the receive line in the divide-by-16 and 64 modes respectively. False start bit deletion capability insures that a full half bit of a start bit has been received before the internal clock is synchronized to the bit time. As a character is being received, parity (odd or even) will be checked and the error indication will be available in the Status Register along with framing error, overrun error, and Receive Data Register full. In a typical receiving sequence, the Status Register is read to determine if a character has been received from a peripheral. If the Receiver Data Register is full, the character is placed on the 8-bit ACIA bus when a Read Data command is received from the MPU. When parity has been selected for a 7-bit word (7 bits plus parity), the receiver strips the parity bit (D7 = 0) so that data alone is transferred to the MPU. This feature reduces MPU programming. The Status Register can continue to be read to determine when another character is available in the Receive Data Register. The receiver is also double buffered so that a character can be read from the data register as another character is being received in the shift register. The above sequence continues until all characters have been received.

INPUT/OUTPUT FUNCTIONS

ACIA INTERFACE SIGNALS FOR MPU

The ACIA interfaces to the M6800 MPU with an 8-bit bidirectional data bus, three chip select lines, a register select line, an interrupt request line, read/write line, and enable line. These signals permit the MPU to have complete control over the ACIA.

ACIA Bidirectional Data (D0-D7) — The bidirectional data lines (D0-D7) allow for data transfer between the ACIA and the MPU. The data bus output drivers are three-state devices that remain in the high-impedance (off) state except when the MPU performs an ACIA read operation.

ACIA Enable (E) — The Enable signal, E, is a high-impedance TTL-compatible input that enables the bus input/output data buffers and clocks data to and from the ACIA. This signal will normally be a derivative of the MC6800 $\phi 2$ Clock or MC6809 E clock.

Read/Write (R/$\overline{W}$) — The Read/Write line is a high-impedance input that is TTL compatible and is used to control the direction of data flow through the ACIA's input/output data bus interface. When Read/Write is high (MPU Read cycle), ACIA output drivers are turned on and a selected register is read. When it is low, the ACIA output drivers are turned off and the MPU writes into a selected register. Therefore, the Read/Write signal is used to select read-only or write-only registers within the ACIA.

Chip Select (CS0, CS1, $\overline{CS2}$) — These three high-impedance TTL-compatible input lines are used to address the ACIA. The ACIA is selected when CS0 and CS1 are high and $\overline{CS2}$ is low. Transfers of data to and from the ACIA are then performed under the control of the Enable Signal, Read/Write, and Register Select.

Register Select (RS) — The Register Select line is a high-impedance input that is TTL compatible. A high level is used to select the Transmit/Receive Data Registers and a low level the Control/Status Registers. The Read/Write signal line is used in conjunction with Register Select to select the read-only or write-only register in each register pair.

Interrupt Request ($\overline{IRQ}$) — Interrupt Request is a TTL-compatible, open-drain (no internal pullup), active low output that is used to interrupt the MPU. The $\overline{IRQ}$ output remains low as long as the cause of the interrupt is present and the appropriate interrupt enable within the ACIA is set. The $\overline{IRQ}$ status bit, when high, indicates the $\overline{IRQ}$ output is in the active state.

Interrupts result from conditions in both the transmitter and receiver sections of the ACIA. The transmitter section causes an interrupt when the Transmitter Interrupt Enabled condition is selected (CR5•$\overline{CR6}$), and the Transmit Data Register Empty (TDRE) status bit is high. The TDRE status bit indicates the current status of the Transmitter Data Register except when inhibited by Clear-to-Send ($\overline{CTS}$) being high or the ACIA being maintained in the Reset condition. The interrupt is cleared by writing data into the Transmit Data Register. The interrupt is masked by disabling the Transmitter Interrupt via CR5 or CR6 or by the loss of $\overline{CTS}$ which inhibits the TDRE status bit. The Receiver section causes an interrupt when the Receiver Interrupt Enable is set and the Receive Data Register Full (RDRF) status bit is high, an Overrun has occurred, or Data Carrier Detect ($\overline{DCD}$) has gone high. An interrupt resulting from the RDRF status bit can be cleared by reading data or resetting the ACIA. Interrupts caused by Overrun or loss of $\overline{DCD}$ are cleared by reading the status register after the error condition has occurred and then reading the Receive Data Register or resetting the ACIA. The receiver interrupt is masked by resetting the Receiver Interrupt Enable.

CLOCK INPUTS

Separate high-impedance TTL-compatible inputs are provided for clocking of transmitted and received data. Clock frequencies of 1, 16, or 64 times the data rate may be selected.

Transmit Clock (Tx CLK) — The Transmit Clock input is used for the clocking of transmitted data. The transmitter initiates data on the negative transition of the clock.

Receive Clock (Rx CLK) — The Receive Clock input is used for synchronization of received data. (In the ÷1 mode, the clock and data must be synchronized externally.) The receiver samples the data on the positive transition of the clock.

SERIAL INPUT/OUTPUT LINES

Receive Data (Rx Data) — The Receive Data line is a high-impedance TTL-compatible input through which data is received in a serial format. Synchronization with a clock for detection of data is accomplished internally when clock rates of 16 or 64 times the bit rate are used.

Transmit Data (Tx Data) — The Transmit Data output line transfers serial data to a modem or other peripheral.

PERIPHERAL/MODEM CONTROL

The ACIA includes several functions that permit limited control of a peripheral or modem. The functions included are Clear-to-Send, Request-to-Send and Data Carrier Detect.

Clear-to-Send ($\overline{CTS}$) — This high-impedance TTL-compatible input provides automatic control of the transmitting end of a communications link via the modem Clear-to-Send active low output by inhibiting the Transmit Data Register Empty (TDRE) status bit.

Request-to-Send ($\overline{RTS}$) — The Request-to-Send output enables the MPU to control a peripheral or modem via the data bus. The RTS output corresponds to the state of the Control Register bits CR5 and CR6. When CR6 = 0 or both CR5 and CR6 = 1, the $\overline{RTS}$ output is low (the active state). This output can also be used for Data Terminal Ready (DTR).

Data Carrier Detect ($\overline{DCD}$) — This high-impedance TTL-compatible input provides automatic control, such as in the receiving end of a communications link by means of a modem Data Carrier Detect output. The $\overline{DCD}$ input inhibits and initializes the receiver section of the ACIA when high. A low-to-high transition of the Data Carrier Detect initiates an interrupt to the MPU to indicate the occurrence of a loss of carrier when the Receive Interrupt Enable bit is set. The Rx CLK must be running for proper $\overline{DCD}$ operation.

ACIA REGISTERS

The expanded block diagram for the ACIA indicates the internal registers on the chip that are used for the status, control, receiving, and transmitting of data. The content of each of the registers is summarized in Table 1.

TRANSMIT DATA REGISTER (TDR)

Data is written in the Transmit Data Register during the negative transition of the enable (E) when the ACIA has been addressed with RS high and R/$\overline{W}$ low. Writing data into the register causes the Transmit Data Register Empty bit in the Status Register to go low. Data can then be transmitted. If the transmitter is idling and no character is being transmitted, then the transfer will take place within 1-bit time of the trailing edge of the Write command. If a character is being transmitted, the new data character will commence as soon as the previous character is complete. The transfer of data causes the Transmit Data Register Empty (TDRE) bit to indicate empty.

RECEIVE DATA REGISTER (RDR)

Data is automatically transferred to the empty Receive Data Register (RDR) from the receiver deserializer (a shift register) upon receiving a complete character. This event causes the Receive Data Register Full bit (RDRF) in the status buffer to go high (full). Data may then be read through the bus by addressing the ACIA and selecting the Receive Data Register with RS and R/$\overline{W}$ high when the ACIA is enabled. The non-destructive read cycle causes the RDRF bit to be cleared to empty although the data is retained in the RDR. The status is maintained by RDRF as to whether or not the data is current. When the Receive Data Register is full, the automatic transfer of data from the Receiver Shift Register to the Data Register is inhibited and the RDR contents remain valid with its current status stored in the Status Register.

TABLE 1 — DEFINITION OF ACIA REGISTER CONTENTS

Data Bus Line Number	Buffer Address			
	RS • $\overline{R/W}$ Transmit Data Register (Write Only)	RS • R/$\overline{W}$ Receive Data Register (Read Only)	$\overline{RS}$ • $\overline{R/W}$ Control Register (Write Only)	$\overline{RS}$ • R/$\overline{W}$ Status Register (Read Only)
0	Data Bit 0*	Data Bit 0	Counter Divide Select 1 (CR0)	Receive Data Register Full (RDRF)
1	Data Bit 1	Data Bit 1	Counter Divide Select 2 (CR1)	Transmit Data Register Empty (TDRE)
2	Data Bit 2	Data Bit 2	Word Select 1 (CR2)	Data Carrier Detect ($\overline{DCD}$)
3	Data Bit 3	Data Bit 3	Word Select 2 (CR3)	Clear to Send ($\overline{CTS}$)
4	Data Bit 4	Data Bit 4	Word Select 3 (CR4)	Framing Error (FE)
5	Data Bit 5	Data Bit 5	Transmit Control 1 (CR5)	Receiver Overrun (OVRN)
6	Data Bit 6	Data Bit 6	Transmit Control 2 (CR6)	Parity Error (PE)
7	Data Bit 7***	Data Bit 7**	Receive Interrupt Enable (CR7)	Interrupt Request ($\overline{IRQ}$)

* Leading bit — LSB = Bit 0
** Data bit will be zero in 7 bit plus parity modes
*** Data bit is "don't care" in 7 bit plus parity modes.

CONTROL REGISTER

The ACIA Control Register consists of eight bits of write-only buffer that are selected when RS and R/$\overline{W}$ are low. This register controls the function of the receiver, transmitter, interrupt enables, and the Request-to-Send peripheral/modem control output.

Counter Divide Select Bits (CR0 and CR1) – The Counter Divide Select Bits (CR0 and CR1) determine the divide ratios utilized in both the transmitter and receiver sections of the ACIA. Additionally, these bits are used to provide a master reset for the ACIA which clears the Status Register (except for external conditions on $\overline{CTS}$ and $\overline{DCD}$) and initializes both the receiver and transmitter. Master reset does not affect other Control Register bits. Note that after power-on or a power fail/restart, these bits must be set high to reset the ACIA. After resetting, the clock divide ratio may be selected. These counter select bits provide for the following clock divide ratios:

CR1	CR0	Function
0	0	÷ 1
0	1	÷ 16
1	0	÷ 64
1	1	Master Reset

Word Select Bits (CR2, CR3, and CR4) – The Word Select bits are used to select word length, parity, and the number of stop bits. The encoding format is as follows:

CR4	CR3	CR2	Function
0	0	0	7 Bits + Even Parity + 2 Stop Bits
0	0	1	7 Bits + Odd Parity + 2 Stop Bits
0	1	0	7 Bits + Even Parity + 1 Stop Bit
0	1	1	7 Bits + Odd Parity + 1 Stop Bit
1	0	0	8 Bits + 2 Stop Bits
1	0	1	8 Bits + 1 Stop Bit
1	1	0	8 Bits + Even parity + 1 Stop Bit
1	1	1	8 Bits + Odd Parity + 1 Stop Bit

Word length, Parity Select, and Stop Bit changes are not buffered and therefore become effective immediately.

Transmitter Control Bits (CR5 and CR6) – Two Transmitter Control bits provide for the control of the interrupt from the Transmit Data Register Empty condition, the Request-to-Send ($\overline{RTS}$) output, and the transmission of a Break level (space). The following encoding format is used:

CR6	CR5	Function
0	0	$\overline{RTS}$ = low, Transmitting Interrupt Disabled.
0	1	$\overline{RTS}$ = low, Transmitting Interrupt Enabled.
1	0	$\overline{RTS}$ = high, Transmitting Interrupt Disabled.
1	1	$\overline{RTS}$ = low, Transmits a Break level on the Transmit Data Output. Transmitting Interrupt Disabled.

Receive Interrupt Enable Bit (CR7) – The following interrupts will be enabled by a high level in bit position 7 of the Control Register (CR7): Receive Data Register Full, Overrun, or a low-to-high transition on the Data Carrier Detect ($\overline{DCD}$) signal line.

STATUS REGISTER

Information on the status of the ACIA is available to the MPU by reading the ACIA Status Register. This read-only register is selected when RS is low and R/$\overline{W}$ is high. Information stored in this register indicates the status of the Transmit Data Register, the Receive Data Register and error logic, and the peripheral/modem status inputs of the ACIA.

Receive Data Register Full (RDRF), Bit 0 – Receive Data Register Full indicates that received data has been transferred to the Receive Data Register. RDRF is cleared after an MPU read of the Receive Data Register or by a master reset. The cleared or empty state indicates that the contents of the Receive Data Register are not current. Data Carrier Detect being high also causes RDRF to indicate empty.

Transmit Data Register Empty (TDRE), Bit 1 – The Transmit Data Register Empty bit being set high indicates that the Transmit Data Register contents have been transferred and that new data may be entered. The low state indicates that the register is full and that transmission of a new character has not begun since the last write data command.

Data Carrier Detect ($\overline{DCD}$), Bit 2 – The Data Carrier Detect bit will be high when the $\overline{DCD}$ input from a modem has gone high to indicate that a carrier is not present. This bit going high causes an Interrupt Request to be generated when the Receive Interrupt Enable is set. It remains high after the $\overline{DCD}$ input is returned low until cleared by first reading the Status Register and then the Data Register or until a master reset occurs. If the $\overline{DCD}$ input remains high after read status and read data or master reset has occurred, the interrupt is cleared, the $\overline{DCD}$ status bit remains high and will follow the $\overline{DCD}$ input.

Clear-to-Send ($\overline{CTS}$), Bit 3 – The Clear-to-Send bit indicates the state of the Clear-to-Send input from a modem. A low $\overline{CTS}$ indicates that there is a Clear-to-Send from the modem. In the high state, the Transmit Data Register Empty bit is inhibited and the Clear-to-Send status bit will be high. Master reset does not affect the Clear-to-Send status bit.

Framing Error (FE), Bit 4 – Framing error indicates that the received character is improperly framed by a start and a stop bit and is detected by the absence of the first stop bit. This error indicates a synchronization error, faulty transmission, or a break condition. The framing error flag is set or reset during the receive data transfer time. Therefore, this error indicator is present throughout the time that the associated character is available.

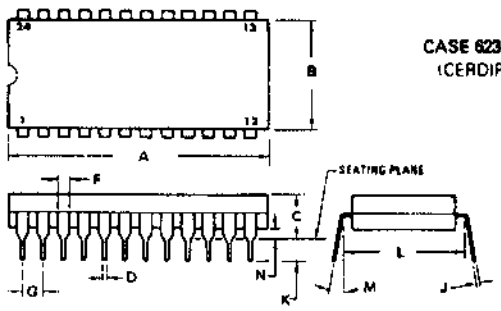
Receiver Overrun (OVRN), Bit 5 – Overrun is an error flag that indicates that one or more characters in the data stream were lost. That is, a character or a number of characters were received but not read from the Receive Data Register (RDR) prior to subsequent characters being received. The overrun condition begins at the midpoint of the last bit of the second character received in succession without a read of the RDR having occurred. The Overrun does not occur in the Status Register until the valid character prior to Overrun has

been read. The RDRF bit remains set until the Overrun is reset. Character synchronization is maintained during the Overrun condition. The Overrun indication is reset after the reading of data from the Receive Data Register or by a Master Reset.

Parity Error (PE), Bit 6 – The parity error flag indicates that the number of highs (ones) in the character does not agree with the preselected odd or even parity. Odd parity is defined to be when the total number of ones is odd. The parity error indication will be present as long as the data character is in the RDR. If no parity is selected, then both the transmitter parity generator output and the receiver partiy check results are inhibited.

Interrupt Request ($\overline{IRQ}$), Bit 7 – The $\overline{IRQ}$ bit indicates the state of the $\overline{IRQ}$ output. Any interrupt condition with its applicable enable will be indicated in this status bit. Anytime the $\overline{IRQ}$ output is low the $\overline{IRQ}$ bit will be high to indicate the interrupt or service request status. $\overline{IRQ}$ is cleared by a read operation to the Receive Data Register or a write operation to the Transmit Data Register.

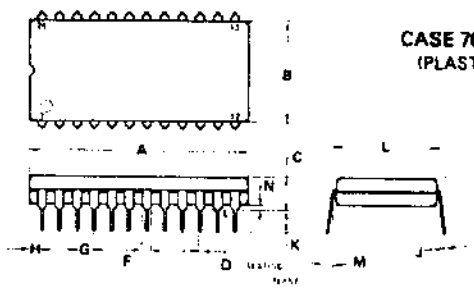
PACKAGE DIMENSIONS



CASE 623-03
(CERDIP)

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	31.24	32.77	1.230	1.290
B	12.70	15.49	0.500	0.610
C	4.06	5.59	0.160	0.220
D	0.41	0.51	0.016	0.020
F	1.27	1.52	0.050	0.060
G	2.54 BSC		0.100 BSC	
J	0.20	0.30	0.008	0.012
K	2.29	4.06	0.090	0.160
L	15.24 BSC		0.600 BSC	
M	0°	15°	0°	15°
N	0.51	1.27	0.020	0.050

NOTES:
1. DIM "L" TO CENTER OF LEADS WHEN FORMED PARALLEL.
2. LEADS WITHIN 0.13 mm (0.005) RADIUS OF TRUE POSITION AT SEATING PLANE AT MAXIMUM MATERIAL CONDITION. (WHEN FORMED PARALLEL)



CASE 709-02
(PLASTIC)

DIM	MILLIMETERS MIN	MILLIMETERS MAX	INCHES MIN	INCHES MAX
A	31.37	32.13	1.235	1.265
B	13.72	14.22	0.540	0.560
C	3.94	5.08	0.155	0.200
D	0.36	0.56	0.014	0.022
F	1.02	1.52	0.040	0.060
G	2.54 BSC		0.100 BSC	
H	1.65	2.03	0.065	0.080
J	0.20	0.38	0.008	0.015
K	2.92	3.43	0.115	0.135
L	15.24 BSC		0.600 BSC	
M	0°	15°	0°	15°
N	0.51	1.02	0.020	0.040

NOTES
1. POSITIONAL TOLERANCE OF LEADS (D), SHALL BE WITHIN 0.25 mm (0.010) AT MAXIMUM MATERIAL CONDITION IN RELATION TO SEATING PLANE AND EACH OTHER
2. DIMENSION L TO CENTER OF LEADS WHEN FORMED PARALLEL
3. DIMENSION B DOES NOT INCLUDE MOLD FLASH

Motorola reserves the right to make changes to any products herein to improve reliability, function or design. Motorola does not assume any liability arising out of the application or use of any product or circuit described herein, neither does it convey any license under its patent rights nor the rights of others.

ANEXO VI

Undervoltage Sensing Circuit

MC34064

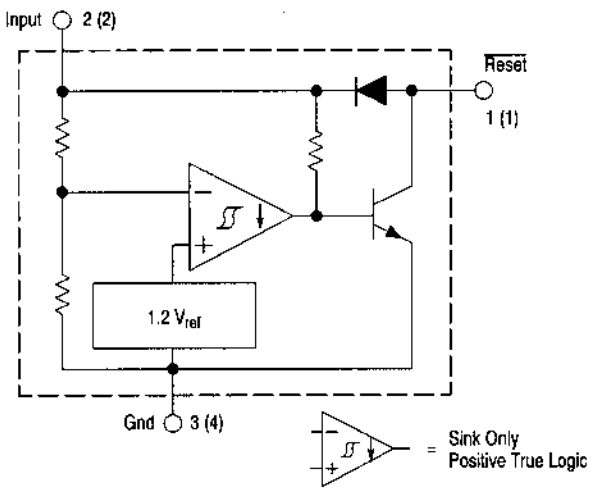
MC34064, MC33064, NCV33064

Undervoltage Sensing Circuit

The MC34064 is an undervoltage sensing circuit specifically designed for use as a reset controller in microprocessor–based systems. It offers the designer an economical solution for low voltage detection with a single external resistor. The MC34064 features a trimmed–in–package bandgap reference, and a comparator with precise thresholds and built-in hysteresis to prevent erratic reset operation. The open collector reset output is capable of sinking in excess of 10 mA, and operation is guaranteed down to 1.0 V input with low standby current. The MC devices are packaged in 3–pin TO-226AA, 8–pin SO–8 and Micro8 surface mount packages. The NCV device is packaged in SO–8 and TO–226AA.

Applications include direct monitoring of the 5.0 V MPU/logic power supply used in appliance, automotive, consumer and industrial equipment.

- Trimmed–In–Package Temperature Compensated Reference
- Comparator Threshold of 4.6 V at 25°C
- Precise Comparator Thresholds Guaranteed Over Temperature
- Comparator Hysteresis Prevents Erratic Reset
- Reset Output Capable of Sinking in Excess of 10 mA
- Internal Clamp Diode for Discharging Delay Capacitor
- Guaranteed Reset Operation with 1.0 V Input
- Low Standby Current
- Economical TO–226AA, SO–8 and Micro8 Surface Mount Packages



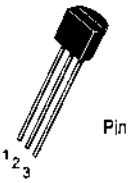
Pin numbers adjacent to terminals are for the 3–pin TO–226AA package.
Pin numbers in parenthesis are for the 8–lead packages.

This device contains 21 active transistors.

Figure 1. Representative Block Diagram

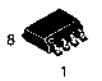
ON Semiconductor®

http://onsemi.com

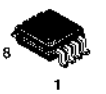


TO–226AA
P SUFFIX
CASE 29

Pin 1. Reset
2. Input
3. Ground

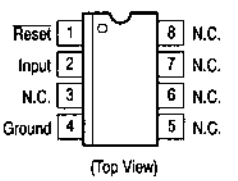


SO–8
D SUFFIX
CASE 751



Micro8
DM SUFFIX
CASE 846A

PIN CONNECTIONS



(Top View)

ORDERING INFORMATION

See detailed ordering and shipping information in the package dimensions section on page 6 of this data sheet.

DEVICE MARKING INFORMATION

See general marking information in the device marking section on page 6 of this data sheet.

© Semiconductor Components Industries, LLC, 2002

MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Power Input Supply Voltage	V_{in}	−1.0 to 10	V
$\overline{\text{Reset}}$ Output Voltage	V_O	10	V
$\overline{\text{Reset}}$ Output Sink Current (Note 2)	I_{Sink}	Internally Limited	mA
Clamp Diode Forward Current, Pin 1 to 2 (Note 2)	I_F	100	mA
Power Dissipation and Thermal Characteristics			
P Suffix, Plastic Package			
Maximum Power Dissipation @ T_A = 25°C	P_D	625	mW
Thermal Resistance, Junction−to−Air	$R_{\theta JA}$	200	°C/W
D Suffix, Plastic Package			
Maximum Power Dissipation @ T_A = 25°C	P_D	625	mW
Thermal Resistance, Junction−to−Air	$R_{\theta JA}$	200	°C/W
DM Suffix, Plastic Package			
Maximum Power Dissipation @ T_A = 25°C	P_D	520	mW
Thermal Resistance, Junction−to−Air	$R_{\theta JA}$	240	°C/W
Operating Junction Temperature	T_J	+150	°C
Operating Ambient Temperature	T_A		°C
MC34064		0 to +70	
MC33064		−40 to +85	
NCV33064		−40 to +125	
Storage Temperature Range	T_{stg}	−65 to +150	°C

1. ESD data available upon request.

ELECTRICAL CHARACTERISTICS (For typical values T_A = 25°C, for min/max values T_A is the operating ambient temperature range that applies [Notes 3 and 4] unless otherwise noted.)

Characteristics	Symbol	Min	Typ	Max	Unit
COMPARATOR					
Threshold Voltage					V
High State Output (V_{in} Increasing)	V_{IH}	4.5	4.61	4.7	
Low State Output (V_{in} Decreasing)	V_{IL}	4.5	4.59	4.7	
Hysteresis	V_H	0.01	0.02	0.05	
$\overline{\text{RESET}}$ OUTPUT					
Output Sink Saturation	V_{OL}				V
(V_{in} = 4.0 V, I_{Sink} = 8.0 mA)		–	0.46	1.0	
(V_{in} = 4.0 V, I_{Sink} = 2.0 mA)		–	0.15	0.4	
(V_{in} = 1.0 V, I_{Sink} = 0.1 mA)		–	–	0.1	
Output Sink Current (V_{in}, $\overline{\text{Reset}}$ = 4.0 V)	I_{Sink}	10	27	60	mA
Output Off-State Leakage (V_{in}, $\overline{\text{Reset}}$ = 5.0 V)	I_{OH}	–	0.02	0.5	μA
Clamp Diode Forward Voltage, Pin 1 to 2 (I_F = 10 mA)	V_F	0.6	0.9	1.2	V
TOTAL DEVICE					
Operating Input Voltage Range	V_{in}	1.0 to 6.5	–	–	V
Quiescent Input Current (V_{in} = 5.0 V)	I_{in}	–	390	500	μA

2. Maximum package power dissipation limits must be observed.
3. Low duty cycle pulse techniques are used during test to maintain junction temperature as close to ambient as possible.
4. T_{low} = 0°C for MC34064 T_{high} = +70°C for MC34064
   −40°C for MC33064 +85°C for MC33064
   −40°C for NCV33064 +125°C for NCV33064
5. NCV prefix is for automotive and other applications requiring site and change control.

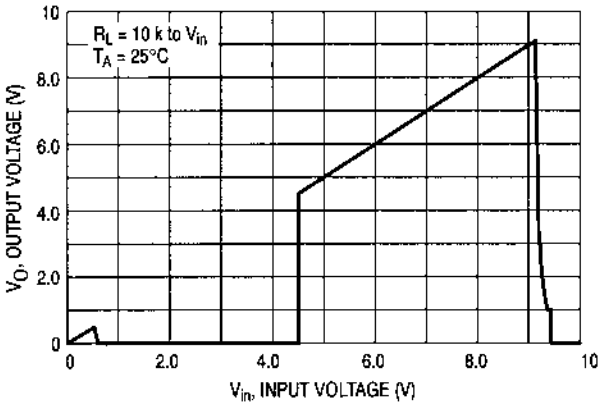


Figure 2. $\overline{\text{Reset}}$ Output Voltage versus Input Voltage

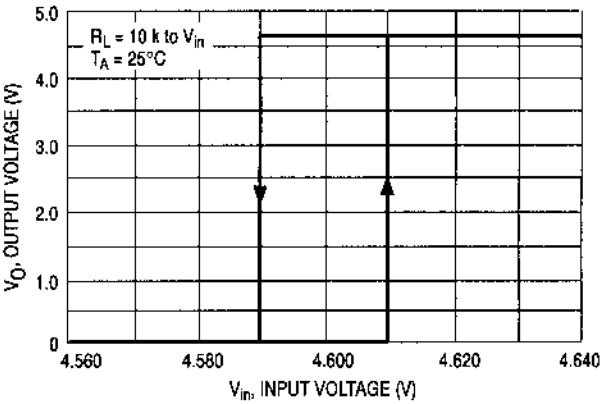


Figure 3. $\overline{\text{Reset}}$ Output Voltage versus Input Voltage

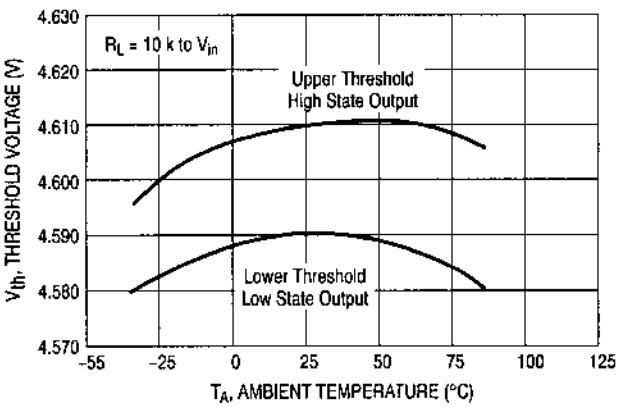


Figure 4. Comparator Threshold Voltage versus Temperature

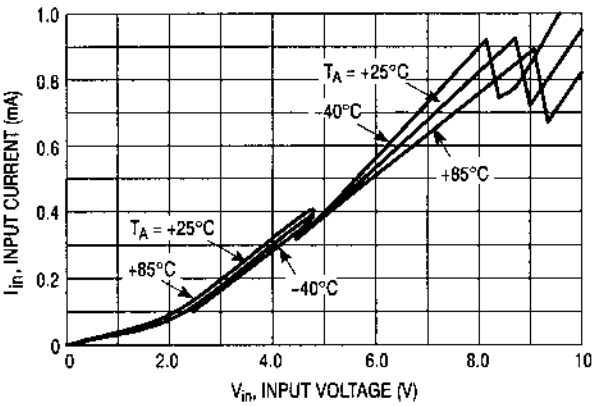


Figure 5. Input Current versus Input Voltage

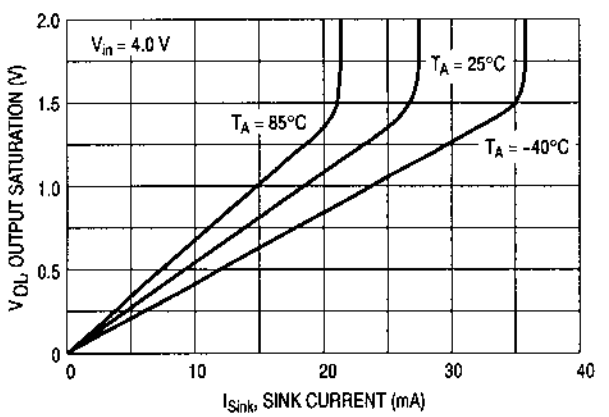


Figure 6. $\overline{\text{Reset}}$ Output Saturation versus Sink Current

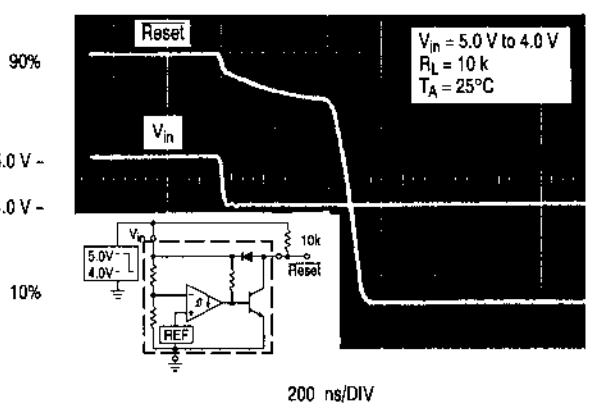


Figure 7. $\overline{\text{Reset}}$ Delay Time

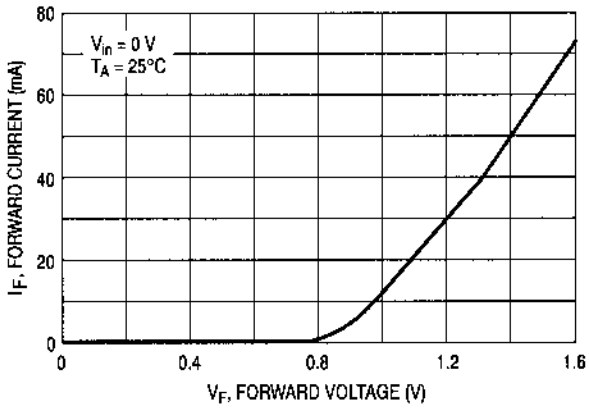
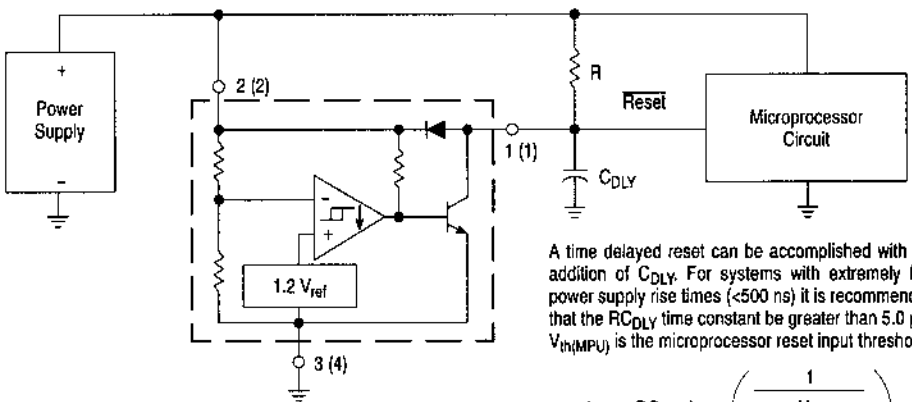


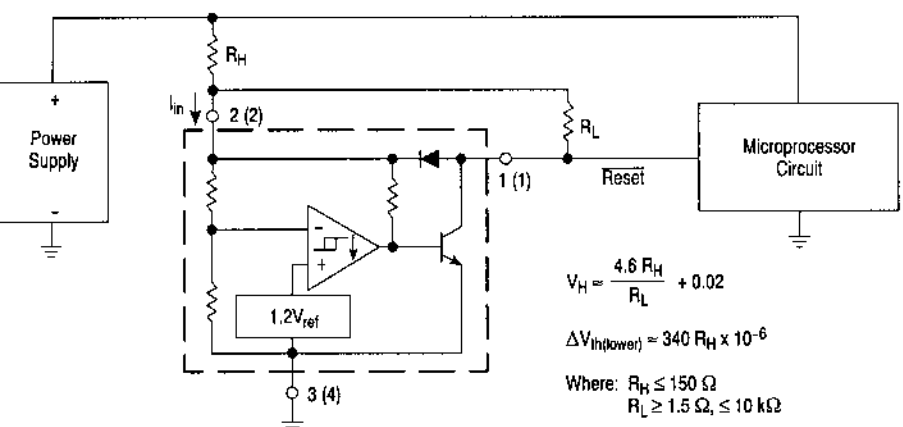
Figure 8. Clamp Diode Forward Current versus Voltage



A time delayed reset can be accomplished with the addition of C_{DLY}. For systems with extremely fast power supply rise times (<500 ns) it is recommended that the RC_{DLY} time constant be greater than 5.0 μs. $V_{th(MPU)}$ is the microprocessor reset input threshold.

$$t_{DLY} = RC_{DLY} \ln \left(\frac{1}{1 - \frac{V_{th(MPU)}}{V_{in}}} \right)$$

Figure 9. Low Voltage Microprocessor Reset



$$V_H \approx \frac{4.6\ R_H}{R_L} + 0.02$$

$$\Delta V_{th(lower)} \approx 340\ R_H \times 10^{-6}$$

Where: $R_H \leq 150\ \Omega$
$R_L \geq 1.5\ \Omega, \leq 10\ k\Omega$

Comparator hysteresis can be increased with the addition of resistor R_H. The hysteresis equation has been simplified and does not account for the change of input current I_{in} as V_{CC} crosses the comparator threshold (Figure 4). An increase of the lower threshold $\Delta V_{th(lower)}$ will be observed due to I_{in} which is typically 340 μA at 4.59 V. The equations are accurate to ±10% with R_H less than 150 Ω and R_L between 1.5 kΩ and 10 kΩ.

Test Data			
V_H (mV)	ΔV_{th} (mV)	R_H (Ω)	R_L (kΩ)
20	0	0	0
51	3.4	10	1.5
40	6.8	20	4.7
81	6.8	20	1.5
71	10	30	2.7
112	10	30	1.5
100	16	47	2.7
164	16	47	1.5
190	34	100	2.7
327	34	100	1.5
276	51	150	2.7
480	51	150	1.5

Figure 10. Low Voltage Microprocessor Reset with Additional Hysteresis

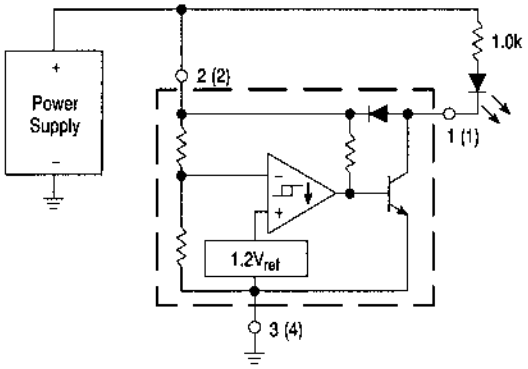


Figure 11. Voltage Monitor

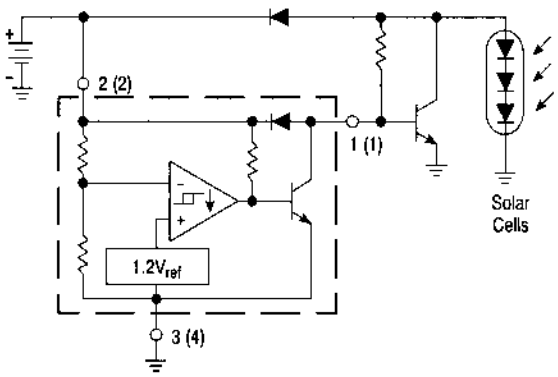
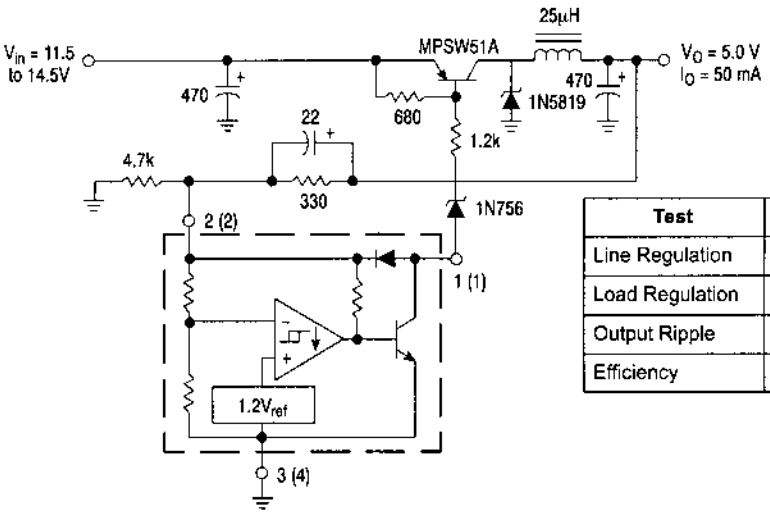
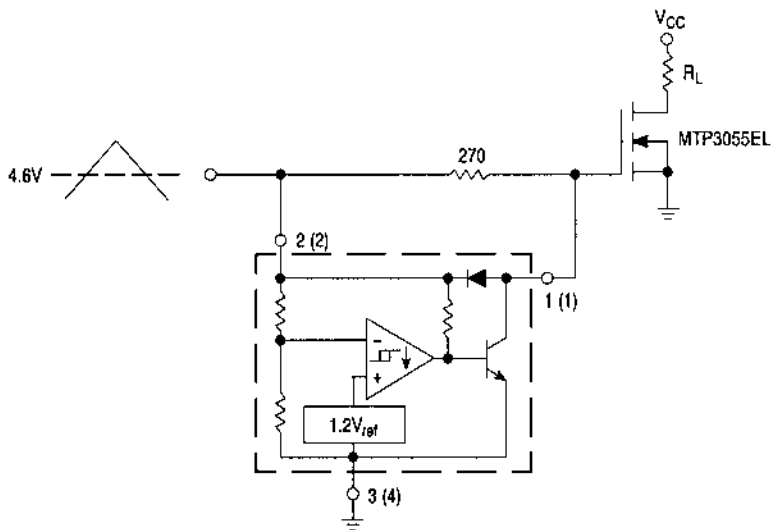


Figure 12. Solar Powered Battery Charger



Test	Conditions	Results
Line Regulation	V_{in} = 11.5 V to 14.5 V, I_O = 50 mA	35 mV
Load Regulation	V_{in} = 12.6 V, I_O = 0 mA to 50 mA	12 mV
Output Ripple	V_{in} = 12.6 V, I_O = 50 mA	60 mVpp
Efficiency	V_{in} = 12.6 V, I_O = 50 mA	77%

Figure 13. Low Power Switching Regulator



Overheating of the logic level power MOSFET due to insufficient gate voltage can be prevented with the above circuit. When the input signal is below the 4.6 V threshold of the MC34064, its output grounds the gate of the L^2 MOSFET.

Figure 14. MOSFET Low Voltage Gate Drive Protection

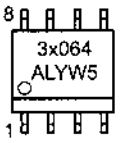
ORDERING INFORMATION

Device	Operating Temperature Range	Package	Shipping
MC34064D–5	T_A = 0°C to +70°C	SO–8	98 Units / Rail
MC34064D–5R2		SO–8	2500 Units/ Tape & Reel
MC34064DM–5R2		Micro8	4000 Units / Tape & Reel
MC34064P–5		TO–226AA	2000 Units / Bag
MC34064P–5RA		TO–226AA	2000 Units / Tape & Reel
MC34064P–5RP		TO–226AA	2000 Units / Ammo Pack
MC33064D–5	T_J = –40°C to +85°C	SO–8	98 Units / Rail
MC33064D–5R2		SO–8	2500 Units / Tape & Reel
MC33064DM–5R2		Micro8	4000 Units / Tape & Reel
MC33064P–5		TO–226AA	2000 Units / Bag
MC33064P–5RA		TO–226AA	2000 Units / Tape & Reel
MC33064P–5RP		TO–226AA	2000 Units / Ammo Pack
NCV33064D–5R2*	T_A = –40°C to +125°C	SO–8	2500 Units / Tape & Reel
NCV33064P–5RA*		TO–226AA	2000 Units / Tape & Reel
NCV33064P–5RP*		TO–226AA	2000 Units / Ammo Pack

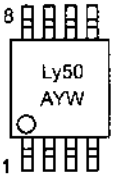
*NCV33064: T_{low} = –40°C, T_{high} = +125°C. Guaranteed by design. NCV prefix is for automotive and other applications requiring site and change control.

MARKING DIAGRAMS

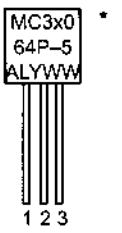
SO–8
D SUFFIX
CASE 751



Micro8
DM SUFFIX
CASE 846A



TO–226AA
P SUFFIX
CASE 29

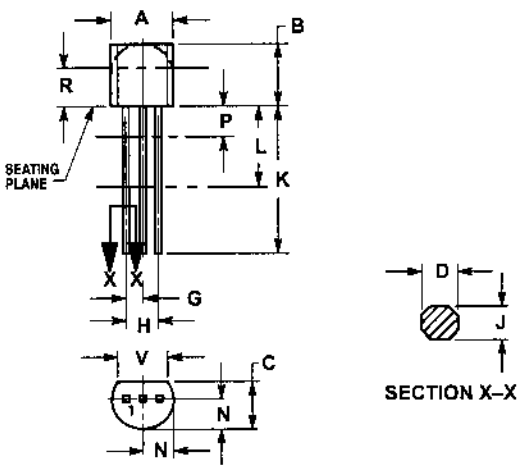


x = 3 or 4
y = I or C
A = Assembly Location
WL, L = Wafer Lot
YY, Y = Year
WW, W = Work Week

*This marking diagram also applies to NCV33064P.

PACKAGE DIMENSIONS

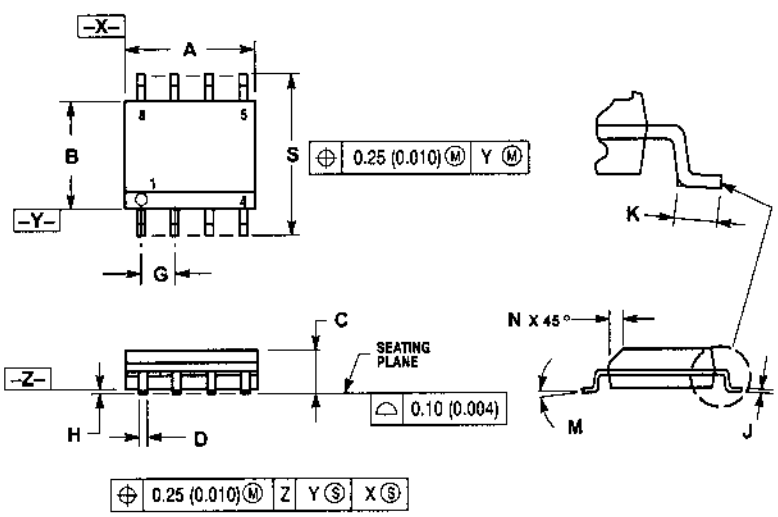
P SUFFIX
PLASTIC PACKAGE
CASE 29–11
(TO–226AA)
ISSUE AL



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: INCH.
3. CONTOUR OF PACKAGE BEYOND DIMENSION R IS UNCONTROLLED.
4. LEAD DIMENSION IS UNCONTROLLED IN P AND BEYOND DIMENSION K MINIMUM.

	INCHES		MILLIMETERS	
DIM	MIN	MAX	MIN	MAX
A	0.175	0.205	4.45	5.20
B	0.170	0.210	4.32	5.33
C	0.125	0.165	3.18	4.19
D	0.016	0.021	0.407	0.533
G	0.045	0.055	1.15	1.39
H	0.095	0.105	2.42	2.66
J	0.015	0.020	0.39	0.50
K	0.500	---	12.70	---
L	0.250	---	6.35	---
N	0.080	0.105	2.04	2.66
P	---	0.100	---	2.54
R	0.115	---	2.93	---
V	0.135	---	3.43	---

D SUFFIX
PLASTIC PACKAGE
CASE 751–07
(SO–8)
ISSUE W

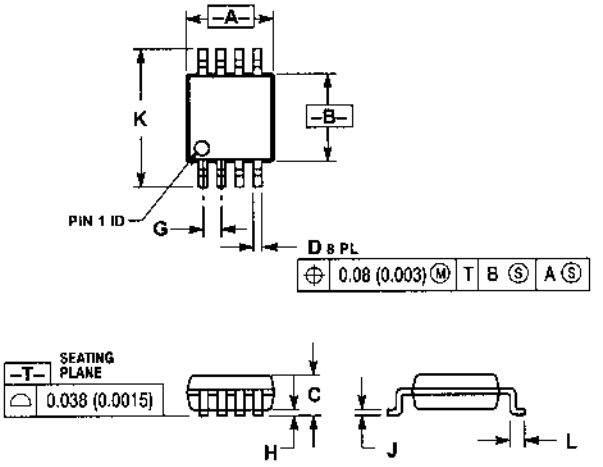


NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSION A AND B DO NOT INCLUDE MOLD PROTRUSION.
4. MAXIMUM MOLD PROTRUSION 0.15 (0.006) PER SIDE.
5. DIMENSION D DOES NOT INCLUDE DAMBAR PROTRUSION. ALLOWABLE DAMBAR PROTRUSION SHALL BE 0.127 (0.005) TOTAL IN EXCESS OF THE D DIMENSION AT MAXIMUM MATERIAL CONDITION.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	4.80	5.00	0.189	0.197
B	3.80	4.00	0.150	0.157
C	1.35	1.75	0.053	0.069
D	0.33	0.51	0.013	0.020
G	1.27 BSC		0.050 BSC	
H	0.10	0.25	0.004	0.010
J	0.19	0.25	0.007	0.010
K	0.40	1.27	0.016	0.050
M	0 °	8 °	0 °	8 °
N	0.25	0.50	0.010	0.020
S	5.80	6.20	0.228	0.244

PACKAGE DIMENSIONS

DM SUFFIX
PLASTIC PACKAGE
CASE 846A–02
(Micro8)
ISSUE E



NOTES:
1. DIMENSIONING AND TOLERANCING PER ANSI Y14.5M, 1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSION A DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS. MOLD FLASH, PROTRUSIONS OR GATE BURRS SHALL NOT EXCEED 0.15 (0.006) PER SIDE.
4. DIMENSION B DOES NOT INCLUDE INTERLEAD FLASH OR PROTRUSION. INTERLEAD FLASH OR PROTRUSION SHALL NOT EXCEED 0.25 (0.010) PER SIDE.

	MILLIMETERS		INCHES	
DIM	MIN	MAX	MIN	MAX
A	2.90	3.10	0.114	0.122
B	2.90	3.10	0.114	0.122
C	---	1.10	---	0.043
D	0.25	0.40	0.010	0.016
G	0.65 BSC		0.026 BSC	
H	0.05	0.15	0.002	0.006
J	0.13	0.23	0.005	0.009
K	4.75	5.05	0.187	0.199
L	0.40	0.70	0.016	0.028

ON Semiconductor and ON are registered trademarks of Semiconductor Components Industries, LLC (SCILLC). SCILLC reserves the right to make changes without further notice to any products herein. SCILLC makes no warranty, representation or guarantee regarding the suitability of its products for any particular purpose, nor does SCILLC assume any liability arising out of the application or use of any product or circuit, and specifically disclaims any and all liability, including without limitation special, consequential or incidental damages. "Typical" parameters which may be provided in SCILLC data sheets and/or specifications can and do vary in different applications and actual performance may vary over time. All operating parameters, including "Typicals" must be validated for each customer application by customer's technical experts. SCILLC does not convey any license under its patent rights nor the rights of others. SCILLC products are not designed, intended, or authorized for use as components in systems intended for surgical implant into the body, or other applications intended to support or sustain life, or for any other application in which the failure of the SCILLC product could create a situation where personal injury or death may occur. Should Buyer purchase or use SCILLC products for any such unintended or unauthorized application, Buyer shall indemnify and hold SCILLC and its officers, employees, subsidiaries, affiliates, and distributors harmless against all claims, costs, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use, even if such claim alleges that SCILLC was negligent regarding the design or manufacture of the part. SCILLC is an Equal Opportunity/Affirmative Action Employer.

PUBLICATION ORDERING INFORMATION

Literature Fulfillment:
Literature Distribution Center for ON Semiconductor
P.O. Box 5163, Denver, Colorado 80217 USA
Phone: 303–675–2175 or 800–344–3860 Toll Free USA/Canada
Fax: 303–675–2176 or 800–344–3867 Toll Free USA/Canada
Email: ONlit@hibbertco.com

N. American Technical Support: 800–282–9855 Toll Free USA/Canada

JAPAN: ON Semiconductor, Japan Customer Focus Center
4–32–1 Nishi–Gotanda, Shinagawa–ku, Tokyo, Japan 141–0031
Phone: 81–3–5740–2700
Email: r14525@onsemi.com

ON Semiconductor Website: http://onsemi.com

For additional information, please contact your local Sales Representative.

ANEXO VII

Tabla de registros y asignación de bits de control

Table 3-1. Register and Control Bit Assignments (Sheet 1 of 2)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0		
$1000	Bit 7	—	—	—	—	—	—	Bit 0	PORTA	I/O Port A
$1001									Reserved	
$1002	STAF	STAI	CWOM	HNDS	OIN	PLS	EGA	INVB	PIOC	Parallel I/O Control Register
$1003	Bit 7	—	—	—	—	—	—	Bit 0	PORTC	I/O Port C
$1004	Bit 7	—	—	—	—	—	—	Bit 0	PORTB	Output Port B
$1005	Bit 7	—	—	—	—	—	—	Bit 0	PORTCL	Alternate Latched Port C
$1006									Reserved	
$1007	Bit 7	—	—	—	—	—	—	Bit 0	DDRC	Data Direction for Port C
$1008			Bit 5	—	—	—	—	Bit 0	PORTD	I/O Port D
$1009			Bit 5	—	—	—	—	Bit 0	DDRD	Data Direction for Port D
$100A	Bit 7	—	—	—	—	—	—	Bit 0	PORTE	Input Port E
$100B	FOC1	FOC2	FOC3	FOC4	FOC5				CFORC	Compare Force Register
$100C	OC1M7	OC1M6	OC1M5	OC1M4	OC1M3				OC1M	OC1 Action Mask Register
$100D	OC1D7	OC1D6	OC1D5	OC1D4	OC1D3				OC1D	OC1 Action Data Register
$100E	Bit 15	—	—	—	—	—	—	Bit 8	TCNT	Timer Counter Register
$100F	Bit 7	—	—	—	—	—	—	Bit 0		
$1010	Bit 15	—	—	—	—	—	—	Bit 8	TIC1	Input Capture 1 Register
$1011	Bit 7	—	—	—	—	—	—	Bit 0		
$1012	Bit 15	—	—	—	—	—	—	Bit 8	TIC2	Input Capture 2 Register
$1013	Bit 7	—	—	—	—	—	—	Bit 0		
$1014	Bit 15	—	—	—	—	—	—	Bit 8	TIC3	Input Capture 3 Register
$1015	Bit 7	—	—	—	—	—	—	Bit 0		
$1016	Bit 15	—	—	—	—	—	—	Bit 8	TOC1	Output Compare 1 Register
$1017	Bit 7	—	—	—	—	—	—	Bit 0		
$1018	Bit 15	—	—	—	—	—	—	Bit 8	TOC2	Output Compare 2 Register
$1019	Bit 7	—	—	—	—	—	—	Bit 0		
$101A	Bit 15	—	—	—	—	—	—	Bit 8	TOC3	Output Compare 3 Register
$101B	Bit 7	—	—	—	—	—	—	Bit 0		
$101C	Bit 15	—	—	—	—	—	—	Bit 8	TOC4	Output Compare 4 Register
$101D	Bit 7	—	—	—	—	—	—	Bit 0		
$101E	Bit 15	—	—	—	—	—	—	Bit 8	TCO5	Output Compare 5 Register
$101F	Bit 7	—	—	—	—	—	—	Bit 0		

Table 3-1. Register and Control Bit Assignments (Sheet 2 of 2)

	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0		
$1020	OM2	OL2	OM3	OL3	OM4	OL4	OM5	OL5	TCTL1	Timer Control Register 1
$1021			EDG1B	EDG1A	EDG2B	EDG2A	EDG3B	EDG3A	TCTL2	Timer Control Register 2
$1022	OC1I	OC2I	OC3I	OC4I	OC5I	IC1I	IC2I	IC3I	TMSK1	Timer Interrupt Mask Register 1
$1023	OC1F	OC2F	OC3F	OC4F	OC5F	IC1F	IC2F	IC3F	TFLG1	Timer Interrupt Flag Register 1
$1024	TOI	RTII	PAOVI	PAII			PR1	PR0	TMSK2	Timer Interrupt Mask Register 2
$1025	TOF	RTIF	PAOVF	PAIF					TFLG2	Timer Interrupt Flag Register 2
$1026	DDRA7	PAEN	PAMOD	PEDGE			RTR1	RTR0	PACTL	Pulse Accumulator Control Register
$1027	Bit 7	—	—	—	—	—	—	Bit 0	PACNT	Pulse Accumulator Count Register
$1028	SPIE	SPE	DWOM	MSTR	CPOL	CPHA	SPR1	SPR0	SPCR	SPI Control Register
$1029	SPIF	WCOL		MODF					SPSR	SPI Status Register
$102A	Bit 7	—	—	—	—	—	—	Bit 0	SPDR	SPI Data Register
$102B	TCLR		SCP1	SCP0	RCKB	SCR2	SCR1	SCR0	BAUD	SCI Baud Rate Control
$102C	R8	T8		M	WAKE				SCCR1	SCI Control Register 1
$102D	TIE	TCIE	RIE	ILIE	TE	RE	RWU	SBK	SCCR2	SCI Control Register 2
$102E	TRDE	TC	RDRF	IDLE	OR	NF	FE		SCSR	SCI Status Register
$102F	Bit 7	—	—	—	—	—	—	Bit 0	SCDR	SCI Data (Read RDR, Write TDR)
$1030	CCF		SCAN	MULT	CD	CC	CB	CA	ADCTL	A/D Control Register
$1031	Bit 7	—	—	—	—	—	—	Bit 0	ADR1	A/D Result Register 1
$1032	Bit 7	—	—	—	—	—	—	Bit 0	ADR2	A/D Result Register 2
$1033	Bit 7	—	—	—	—	—	—	Bit 0	ADR3	A/D Result Register 3
$1034	Bit 7	—	—	—	—	—	—	Bit 0	ADR4	A/D Result Register 4
$1035 thru $1038									Reserved	
$1039	ADPU	CSEL	IRQE	DLY	CME		CR1	CR0	OPTION	System Configuration Options
$103A	Bit 7	—	—	—	—	—	—	Bit 0	COPRST	Arm/Reset COP Timer Circuitry
$103B	ODD	EVEN		BYTE	ROW	ERASE	EELAT	EEPGM	PPROG	EEPROM Program Control Register
$103C	RBOOT	SMOD	MDA	IRV	PSEL3	PSEL2	PSEL1	PSEL0	HPRIO	Highest Priority I-Bit Int and Misc
$103D	RAM3	RAM2	RAM1	RAM0	REG3	REG2	REG1	REG0	INIT	RAM and I/O Mapping Register
$103E	TILOP		OCCR	CBYP	DISR	FCM	FCOP	TCON	TEST1	Factory TEST Control Register
$103F	—	—	—	—	NOSEC	NOCOP	ROMON	EEON	CONFIG	COP, ROM, and EEPROM Enables